

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
"Київський політехнічний інститут імені Ігоря Сікорського"

В.В. Макаренко

ПРОГРАМНІ ЗАСОБИ ПРОЕКТУВАННЯ

навчальний посібник

Рекомендовано Методичною радою КПІ ім. Ігоря Сікорського
як навчальний посібник для студентів, які навчаються
за спеціальністю 6.050803 "Акустотехніка"
спеціалізації "Аудіо-, відео- та кінотехніка" та 171 "Електроніка"
спеціалізації "Електронні та інформаційні системи
і технології телебачення, кінематографії та звукотехніки"

Київ

КПІ ім. Ігоря Сікорського

2018

Рецензенти:

Коржик О.В., д.т.н., професор

Прізвище, ініціали, науковий ступінь, вчене звання

Відповідальний редактор:

Савченко Ю.Г., д.т.н., професор

Прізвище, ініціали, науковий ступінь, вчене звання

*Гриф надано Методичною радою КПІ ім. Ігоря Сікорського (протокол № 9 від 24.05 2018 р.)
за поданням Вченої ради факультету (протокол № 04/2018 від 23.04 2018 р.)*

Електронне мережне навчальне видання

Макаренко Володимир Васильович, канд. техн. наук, доц.

ПРОГРАМНІ ЗАСОБИ ПРОЕКТУВАННЯ НАВЧАЛЬНИЙ ПОСІБНИК

УДК 621.38

Програмні засоби проектування: Навч. посіб. для студ. спеціальності 6.050803 "Акустотехніка" спеціалізації "Аудіо-, відео- та кінотехніка" та 171 "Електроніка" спеціалізації "Електронні та інформаційні системи і технології телебачення. кінематографії та звукотехніки" / В.В. Макаренко ; КПІ ім. Ігоря Сікорського. – Електронні текстові данні (1 файл: 9.78 Мбайт). – Київ: КПІ ім. Ігоря Сікорського, 2018. – 244 с.

У навчальному посібнику розглянуті основні положення роботи з програмами для розробки і оформлення функціональних і принципових схем електронних пристроїв, а також для їх моделювання. Посібник складається з трьох частин: створення елементів і принципових схем за допомогою САПР Orcad; створення структурних і функціональних схем, а також інших креслень за допомогою програми Visio; моделювання радіоелектронних пристроїв за допомогою програми NI Multisim. Наведені приклади моделей для дослідження цифрових та аналогових електронних пристроїв за допомогою програми Multisim.

© В.В. Макаренко 2018

© КПІ ім. Ігоря Сікорського, 2018

ЗМІСТ

Зміст	3
Вступ	6
Розділ 1. Система автоматизованого проектування ORCAD	7
1.1 Програмні засоби, що використовуються при розробці схем	7
1.2 Система автоматизованого проектування ORCAD	7
1.2.1 Призначення та основні можливості програми.....	7
1.2.2 Створення проекту в OrCAD Capture	8
1.3 Використання програми FsCapture для зняття зображень з екрану	24
1.4 Створення та редагування елементів, що складаються з декількох частин.....	26
1.5 Створення нової бібліотеки елементів на базі існуючої	32
1.6 Створення принципової схеми в програмі Orcad	35
1.6.1 Підготовка робочого аркуша і штампу	35
1.6.2 Розміщення елементів принципової схеми.....	38
Контрольні питання	45
Розділ 2. Створення складних принципових схем в ORCAD	46
2.1 Використання шин для з'єднання елементів на схемі	46
2.2 Створення функціонально-завершених блоків для скорочення числа елементів на схемі	47
2.3 Розміщення принципової схеми на кількох аркушах.....	53
2.4 Перелік елементів до принципової схеми	55
2.5 Температурний коефіцієнт ємності (ТКЄ)	62
2.6 Основні параметри резисторів.....	64
Контрольні питання	65
Розділ 3. Редактор векторної графіки Visio.....	66
3.1 Налаштування інтерфейсу користувача	66
3.2 Групування та розгрупування декількох елементів	75
3.3 Стрілки і лінії	76
3.4 Створення складних фігур	80
3.5 Форматування написів.....	82
3.6 Розміщення об'єктів на різних планах.....	86
3.7 Вирівнювання об'єктів	87
3.8 Підготовка функціональних і структурних схем в Visio	88
3.9 Інтеграція ілюстрацій створених в Visio з Microsoft Word.....	91
Контрольні питання	91
Розділ 4. Моделювання електронних пристроїв	92
4.1 Програма моделювання електронних схем NI Multisim та її призначення.....	92

4.2 Початок роботи з програмою NI Multisim.....	94
4.3 Компоненти й прилади Multisim	97
4.4 Правила роботи з осцилографом	105
4.5 Індикаторні пристрої в цифрових схемах.....	107
4.6 Використання логічного аналізатора для контролю багаторозрядних слів.....	110
4.7 Використання логічного конвертера для синтезу цифрових схем.....	112
4.8 Формування тестових багаторозрядних слів за допомогою генератора слів	115
4.9 Моделювання формувача коротких імпульсів.....	121
4.10 Дослідження програмованих лічильників.....	122
4.11 Формувачі коду, побудовані на реверсивних лічильниках.....	123
4.12 Обмеження діапазону перебудови коду	132
Контрольні питання	133
Розділ 5. Основи моделювання цифрових пристроїв у NI Multisim	135
5.1 Дослідження системи фазового автопідстроювання частоти.....	135
5.2 Перенесення спектру сигналу в область низьких частот.....	138
5.3 Аналіз роботи системи ФАПЧ у динамічному режимі	144
5.4 Вимірювання частоти і часових характеристик сигналів	145
5.5 Принципи побудови цифро-аналогових перетворювачів	148
5.6 Дослідження роботи ЦАП з ваговими резисторами.....	151
5.7 Дослідження ЦАП зматрицею R-2R	154
5.8 Формування сигналів довільної форми за допомогою ЦАП.....	155
Контрольні запитання.....	160
Розділ 6. Формування складних сигналів цифровими методами.....	161
6.1 Запам'ятовуючі пристрої.....	161
6.2 Побудова моделі ПЗП в Multisim	166
6.3 Використання ЦАП для регулювання рівня сигналу	172
6.3 Проблеми моделювання генераторів імпульсних сигналів на цифрових ІМС в програмі Multisim.....	173
6.4 Створення моделі логічного елементу в Multisim	175
6.5 Мультивібратор на двох логічних інверторах	178
6.6 Одновібратор на базі RS-тригера	182
6.7 Одновібратор на базі RS-тригера з інверсними входами.....	184
Контрольні питання	185
Розділ 7. Генератори імпульсів і програмовані дільники частоти.....	187
7.1 Проектування програмованих дільників частоти при обмеженому числі використовуваних елементів	187

7.2 Одновібратори на логічних елементах	192
7.3 Моделювання мультівібраторів, реалізованих на цифрових ІМС	193
7.3.1 Мультівібратор на логічних ІС типу НІ	193
7.3.2 Мультівібратор на КМОН ІС з одним часозадаючим колом	195
7.3.3 Мультівібратори на RS-тригерах	196
7.3.4 Регулювання тривалості імпульсів в мультівібраторах	198
7.4 Компаратори напруги	200
7.5 Компоненти аналого-цифрових перетворювачів	205
7.5.1 Структура АЦП	205
7.5.2 Пристрої вибірки-зберігання	205
Контрольні питання	215
Розділ 8. Моделювання аналого-цифрових перетворювачів	217
8.1 Параметри АЦП	217
8.1.1 Параметри, що характеризують статичну точність	217
8.1.2 Параметри, що характеризують динамічну точність	218
8.2 АЦП розгортуючого врівноваження	220
8.3 АЦП послідовних наближень	224
8.2 Паралельні АЦП	227
Контрольні питання	230
Розділ 9. Моделювання аналого-цифрових перетворювачів	231
9.1 Моделювання АЦП двотактного інтегрування	231
9.2 АЦП із проміжним перетворенням напруги в частоту	237
Контрольні питання	242
Література	243

ВСТУП

Навчальний посібник "Програмні засоби проектування" забезпечує цикл професійної підготовки бакалаврів спеціальності 171 "Електроніка" спеціалізації: "Електронні та інформаційні системи і технології телебачення, кінематографії та звукотехніки". Навчальний посібник складено у відповідності до навчальної та робочої програм дисципліни "Програмні засоби проектування" та затверджено деканом факультету електроніки (ФЕЛ) НТУУ ім. Ігоря Сікорського.

Матеріал, що міститься у посібнику, дозволить познайомити студентів з правилами та теоретичними відомостями для розробки і оформлення документації на принципові схеми електронних пристроїв. Наведені приклади виконання схем і створення бібліотек елементів, а також численні приклади моделей різних електронних пристроїв та вузлів, дозволять більш детально ознайомитись з процесом розробки електронних пристроїв.

Мета даного курсу навчити студентів правильно оформляти структурні, функціональні та принципові схеми електронних пристроїв, малюнки і таблиці, переліки елементів і ознайомити з основними вимогами до оформлення технічної документації відповідно до вимог стандартів.

Для проектування навіть нескладних електронних пристроїв необхідно розуміння процесів, що відбуваються як в окремих його частинах, так і в пристрої в цілому. Так як більшість студентів не можуть перевірити роботу електронних пристроїв на фізичних макетах, то для засвоєння принципів роботи основних цифрових і аналогових пристроїв доцільно провести моделювання їх роботи за допомогою програми-симулятора.

Найбільш зручною з точки зору інтерфейсу користувача є програма схемотехнічного моделювання NI Multisim. Спеціально для компанії Analog Devices компанією National Instruments була розроблена безкоштовна версія програми, в якій обмежена кількість компонентів в базі користувача і встановлені жорсткі обмеження на число компонентів, які можуть бути використані для створення схеми, не більше 25.

Як показує практика такого числа елементів на схемі досить для того щоб створити будь-який з пристроїв, які вивчаються в базових курсах схемотехніки.

На додаток до курсу розроблений цикл лабораторних робіт, що дозволяє закріпити матеріал, який вивчається в рамках курсу, набутти навичок роботи з вимірювальною апаратурою різного призначення (хоча і віртуальною) і освоїти методику організації і проведення експериментів у відповідності з поставленим завданням.

Розділ 1. Система автоматизованого проектування ORCAD

1.1 Програмні засоби, що використовуються при розробці схем

Види програмних засобів:

1. Для оформлення: документації, принципів схем, друкованих плат, креслень механічних вузлів, електричних схем автоматики, універсальні (Visio) та ін.
2. Для проектування: принципів схем, друкованих плат, конструкцій електронних блоків, приміщень, будівель, механізмів і машин, інтегральних мікросхем, антен, структурованих кабельних систем, локальних мереж, мереж зв'язку та ін.
3. Для моделювання: аналогових схем, цифрових схем, мікроконтролерів, програмованих логічних інтегральних схем, теплових режимів електронних вузлів, електромагнітних полів та ін.

1.2 Система автоматизованого проектування ORCAD

1.2.1 Призначення та основні можливості програми

У березні 2000 р. відділення Cadence PCB System Division фірми Cadence Design Systems, в яку перетворена компанія OrCAD, випустило версію САПР OrCAD 9.2. У 2011 р. випущена версія пакету 16.5, яка несумісна по бібліотекам з попередніми версіями. Усі версії, випущені до цього (починаючи з 7 і закінчуючи 16.3), мали сумісні бібліотеки. Уявлення про версію OrCAD 9.2 дає перелік програмних модулів, що входять до її складу [1]:

- OrCAD Capture – графічний редактор схем;
- OrCAD Capture CIS (Component Information System) – графічний редактор схем, доповнений засобом ведення баз даних компонентів; при цьому зареєстровані користувачі отримують через Інтернет (за допомогою служби ICA, Internet Component Assistant) доступ до каталогу компонентів, що містить більше 200 тис. найменувань;
- PSpice Schematics – графічний редактор схем, запозичений з пакету DesignLab;
- OrCAD PSpice A/D – програма моделювання аналогових і змішаних аналого-цифрових пристроїв, дані в яку передаються як з PSpice Schematics, так і з OrCAD Capture;
- OrCAD PSpice Optimizer – програма параметричної оптимізації;
- OrCAD Layout – графічний редактор друкованих плат;

- OrCAD Layout Plus – програма OrCAD Layout, доповнена безсітковим автотрасувальником SmartRoute, що використовує методи оптимізації нейронних мереж (використовується також в системах Protel 99 SE і P-CAD 2000);
- OrCAD Layout Engineer's Edition – програма перегляду друкованих плат, створених за допомогою Layout або Layout Plus, засіб для загального розташування компонентів на платі та прокладки найбільш критичних колоїв, виконуваних інженером-схемотехніком перед видачею завдання на проектування друкованої плати конструктору;
- OrCAD GerbTool – програма створення і доопрацювання керуючих файлів для фотоплоттерів (розробка фірми WISE Software Solutions спеціально для OrCAD, аналог програми CAM350);
- Visual CADD – графічний редактор фірми Numera Software (спрощений аналог AutoCAD).

1.2.2 Створення проекту в OrCAD Capture

1.2.2.1 Інтерфейс користувача та його налаштування

Після запуску програми OrCAD Capture відкривається вікно, у верхній частині якого є меню і виводиться панель інструментів (рис. 1.1). Починати роботу перший раз слід з налаштування параметрів програми та робочого аркуша, які в подальшому можна змінити (при необхідності).

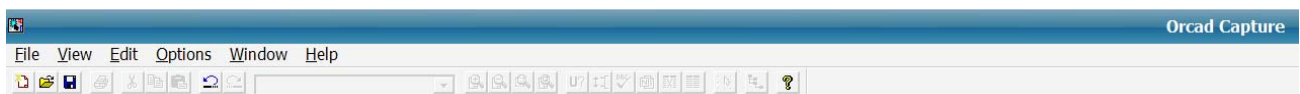


Рис. 1.1. Верхня частина робочого вікна програми OrCAD Capture після відкриття програми

Для налаштування програми необхідно в меню **Options** відкрити закладку **Preferences** (рис. 1.2).

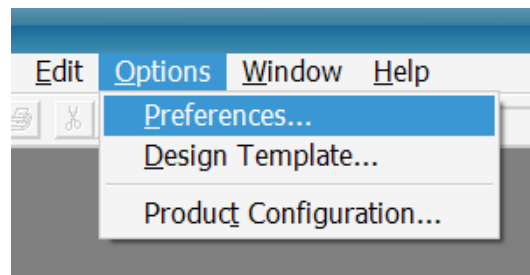


Рис. 1.2. Відкриття меню Preferences для налаштування параметрів

Після відкриття пункту меню Preferences слід встановити кольори та ознаки друку різних елементів схеми у вкладці **Colors Print** (рис. 1.3).

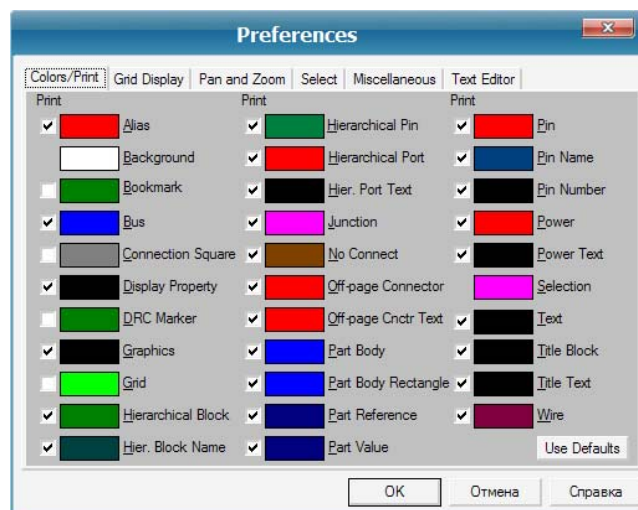


Рис. 1.3. Меню Colors/Print для налаштування кольору елементів схеми

Щоб всі написи і елементи під час друку на ч.б. принтері відображалися з однаковою яскравістю, необхідно встановити колір всіх елементів чорним, крім Background (фон робочого столу), Grid (сітка), Connection Square (область з'єднання) і Selection (виділення). Сітку слід задати світло-зеленою, Connection Square білою, а виділення та фон робочого столу залишити такого кольору, який був заданий за замовчуванням. Для зміни кольору потрібно клацнути лівою кнопкою “миші” в прямокутнику, колір якого ми хочемо змінити і вибрати новий колір (рис. 1.4), після чого натиснути кнопку ОК.

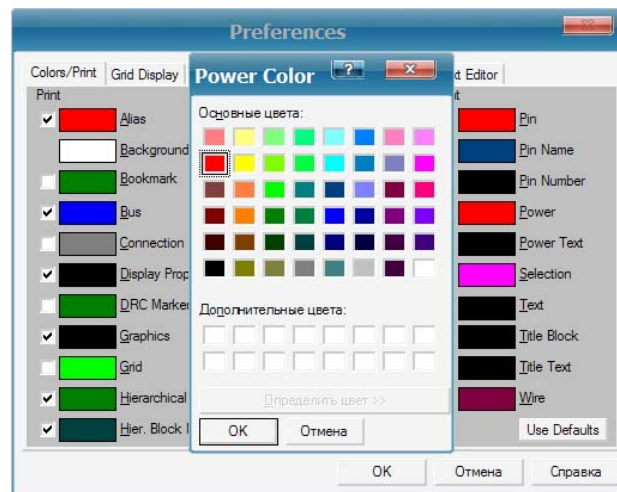


Рис. 1.4. Вибір кольору елемента схеми

Щоб на друк не виводилася сітка, область з'єднання, область виділення і фон робочого столу (за замовчуванням білий) необхідно зняти “пташки” біля необхідних параметрів. Щоб елемент схеми виводився на друк, необхідно поставити “пташку” в маленькому прямокутнику, що знаходяться зліва від вікна, в якому відображається колір.

Після цього потрібно перейти до вкладки **Grid Display** (рис. 1.5) і задати відображення сітки у вигляді ліній **Lines**. За замовчуванням сітка відображається у вигляді точок сірого кольору, яку погано видно при малому збільшенні розміру робочого аркуша.

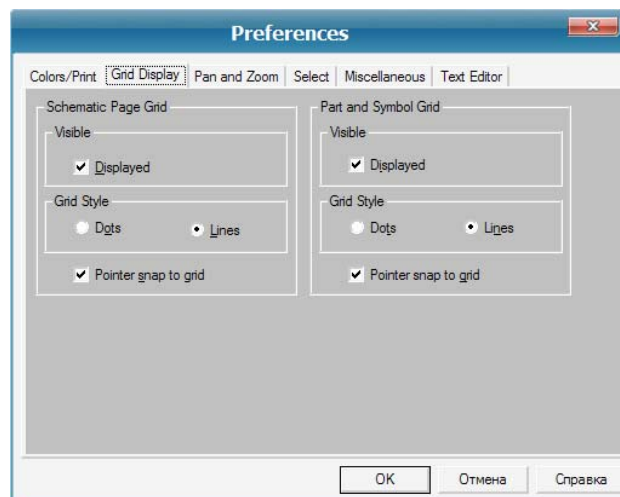


Рис. 1.5 – Налаштування параметрів сітки у вигляді ліній

У вкладках **Pan and Zoom** і **Select** нічого змінювати не потрібно, а у вкладці **Miscellaneous** слід поставити пташку в прямокутнику **Auto Recovery** (автозбереження) і

встановити необхідний час в активному вікні **Update every minutes** (рис. 1.6). За замовчуванням він заданий рівним 15 хв.

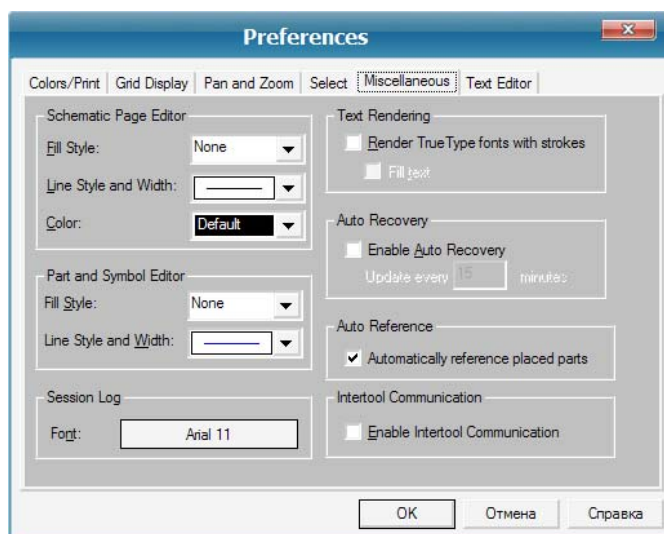


Рис. 1.6. Налаштування часу автозбереження редагованого файлу

Шрифт текстового редактора, що дозволяє робити пояснюючі написи на схемі, встановлюється у вкладці **Text Edditor** (рис. 1.7). Слід замінити кодування із Західного на Кириличний.

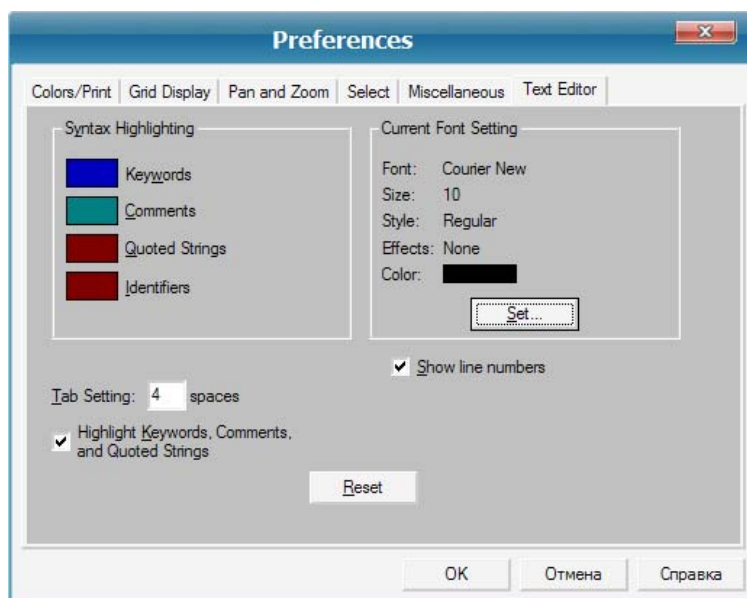


Рис. 1.7. Налаштування параметрів шрифту текстового редактора

Для цього необхідно клацнути лівою кнопкою “миші” у вікні **Set** та у вікні, що відкрилося задати кодування Кириличний (рис. 1.8). При бажанні можна вибрати інший шрифт із доступних у вікні Шрифт, але він обов’язково має відображати кириличні символи.

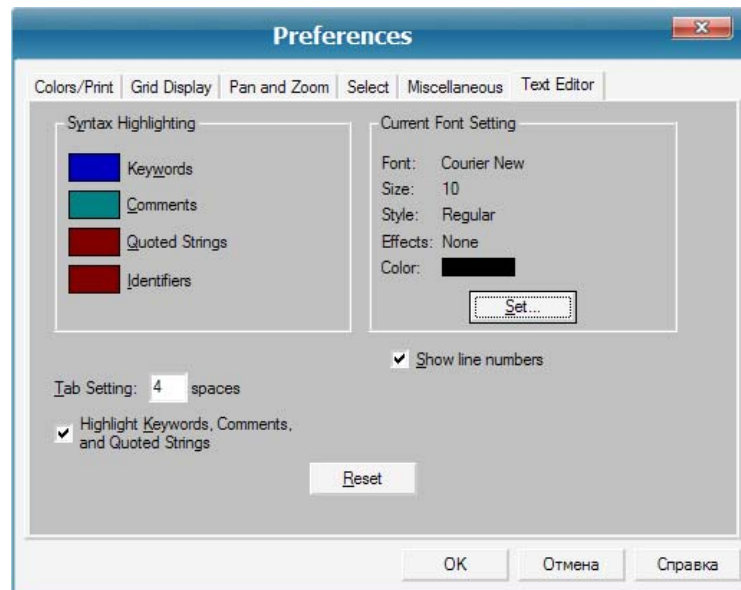


Рис. 1.8. Вибір кодування шрифтів текстового редактора

Для налаштування параметрів шрифтів та ін. налаштувань необхідно перейти до пункту **Design Templates** (шаблон проекту) в меню **Options** (рис. 1.9).

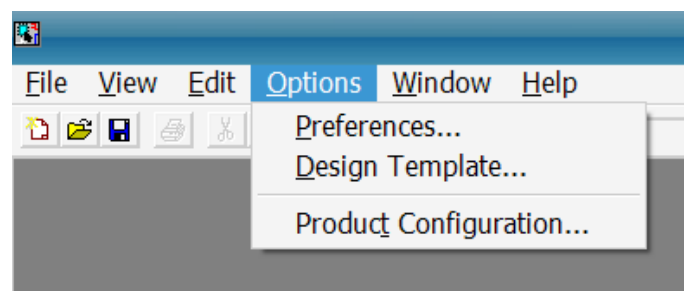


Рис. 1.9. Вибір пункту Design Templates (шаблон проекту) в меню Options

У вікні, що відкрилося (рис. 1.10) необхідно скрізь задати шрифт Arial 7 пт і кодування Кириличний (за аналогією з пунктом встановлення кодування в текстовому редакторі). За замовчуванням у всіх пунктах встановлене кодування Західний.

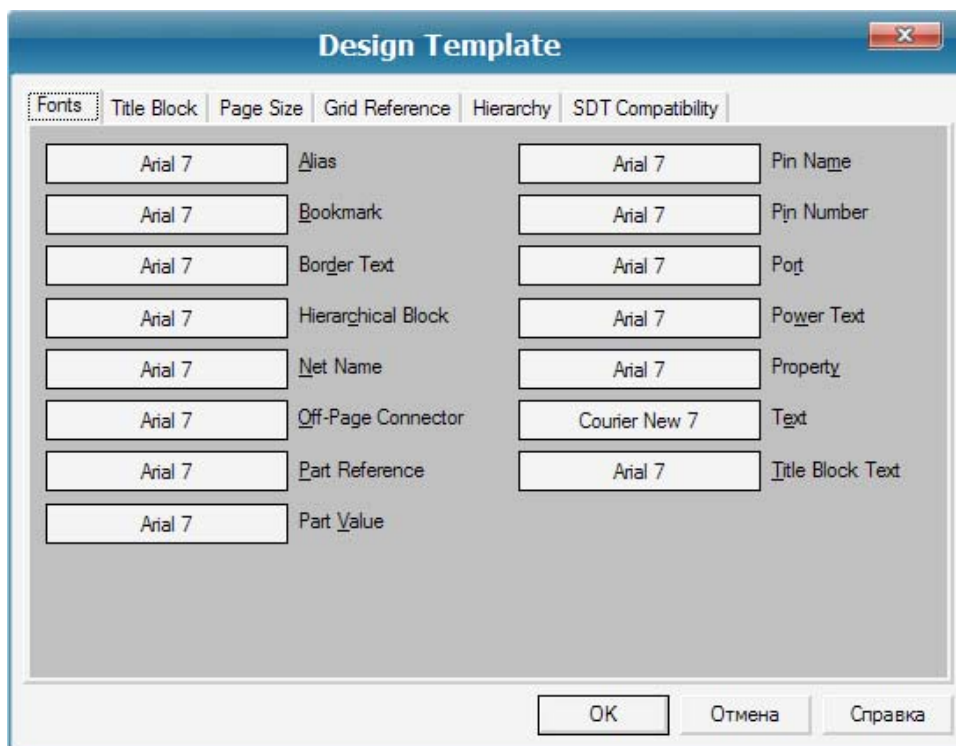
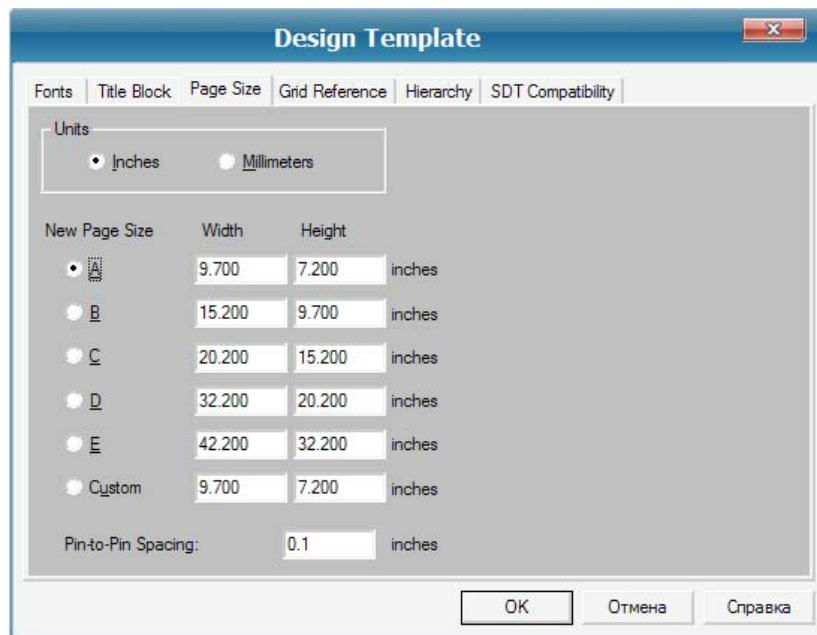


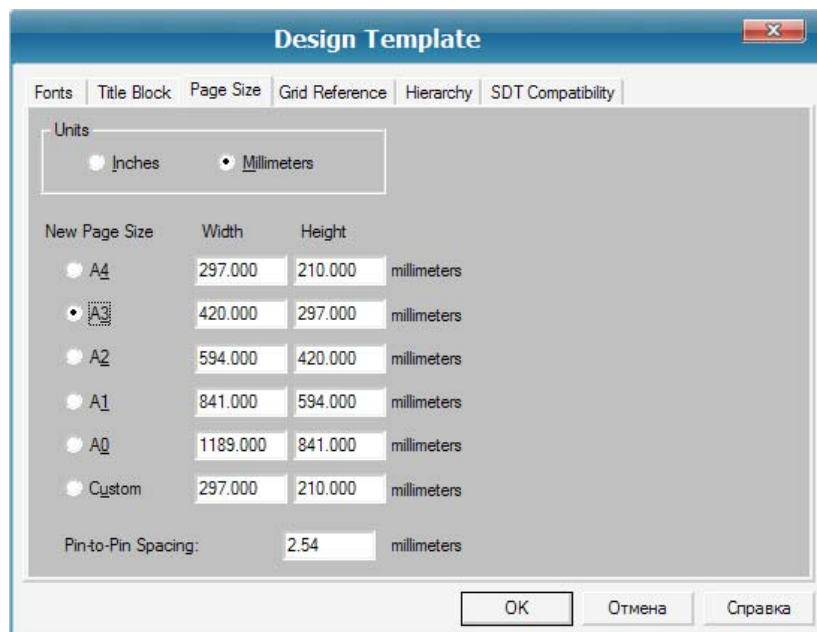
Рис. 1.10. Налаштування шрифтів для відображення текстових та цифрових даних на робочому аркуші

У вкладці **Title Block** редагувати нічого не потрібно, так як штамп OrCAD Capture не відповідає вимогам ЄСКД. У вкладці **Page Size** (рис. 1.11) необхідно вибрати одиниці виміру **Milimeters** та необхідний розмір аркуша. На рис. 1.11, а показані налаштування програми за замовчуванням, а на рис. 1.11, б – необхідні. Крок координатної сітки задається 2,54 м, так як програма розрахована на роботу з одиницями виміру “дюйми” (один дюйм дорівнює 25,4 мм) і тому всі налаштування кратні цій величині.

У всіх інших вкладках меню Design Templates змін вносити не потрібно. На цьому попередні налаштування схемного редактора OrCAD Capture закінчуються.



а)



б)

Рис. 1.11. Вибір одиниць вимірювання та розміру аркуша за замовчуванням (а)
і необхідних користувачу (б)

1.2.2.2 Створення та редагування елементів принципових схем відповідно до ЄСКД

Створення нової бібліотеки символів

Для створення нової бібліотеки символів необхідно в меню **File** вибрати **New/Library** (рис. 1.12).

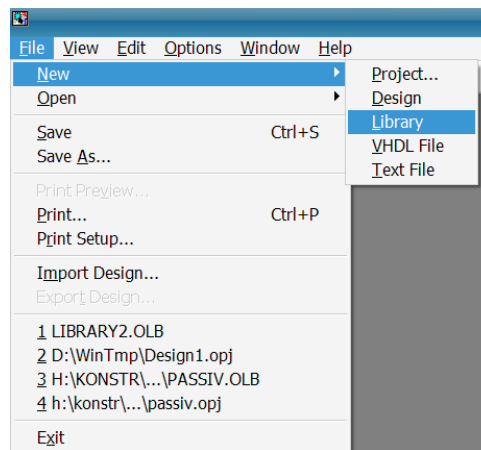


Рис. 1.12. Створення нової бібліотеки елементів

У вікні (рис. 1.13) заданий шлях до папки, в якій буде зберігатися файл нової бібліотеки library3.olb.

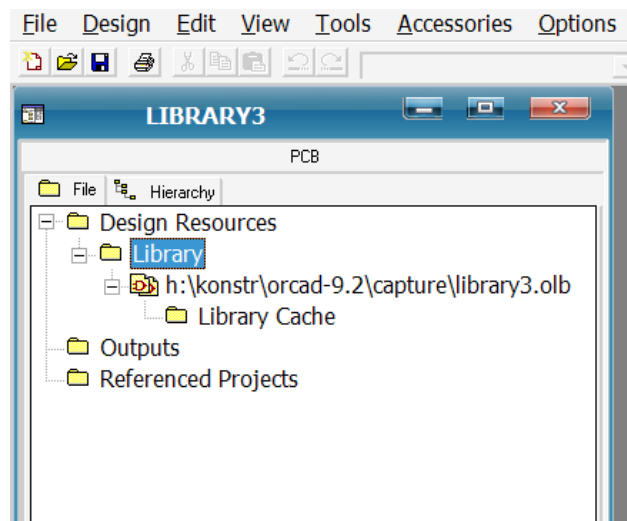


Рис. 1.13. Вікно із зазначенням назви та шляху до новостворюваної бібліотеці

Якщо виділити рядок H:\Konstr\Orcad-9.2\Capture\LIBRARY3.OLB і натиснути праву кнопку “миші”, то в контекстному меню можна вибрати пункт **Library Properties** і переглянути параметри новоствореної бібліотеки. При необхідності щоб відредагувати шлях та ім'я бібліотеки, можна обрати в контекстному меню пункт **Save As...** і задати шлях та ім'я файлу (рис. 1.15). Задамо, наприклад, шлях H:\Konstr\Orcad-9.2\Capture\Library\New Library\PASSIV.OLB, змінивши ім'я файлу на PASSIV.OLB, щоб в назви відображалось призначення бібліотеки. У новій бібліотеці будуть зберігатися пасивні компоненти: резистори, конденсатори, котушки індуктивності, перемикачі і т.д.

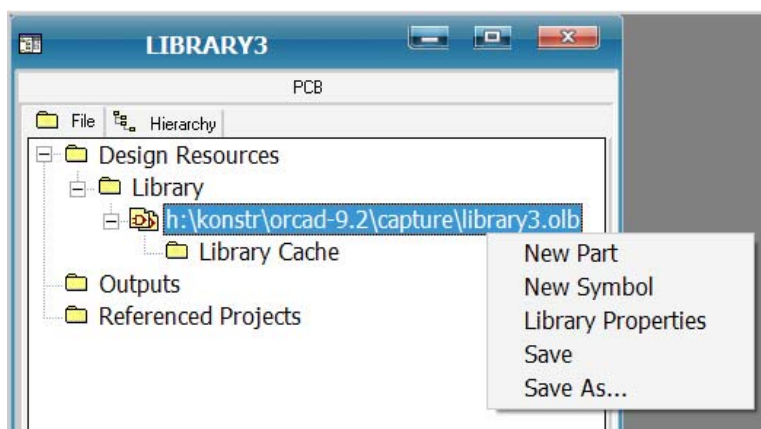


Рис. 1.14. Редагування шляху та назви бібліотеки символів

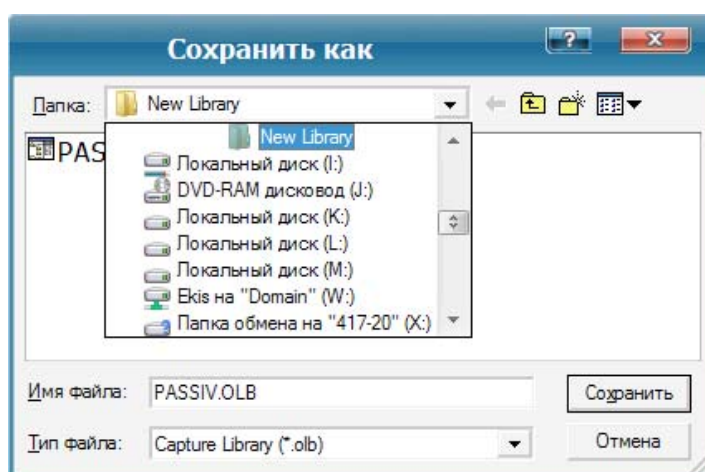


Рис. 1.15. Введення нового шляху та назви бібліотеки символів

Після задання шляху та назви бібліотеки слід вибрати пункт **New Part** в контекстному меню (рис. 1.14) і у вікні **New Part Properties** (рис. 1.16) ввести ім'я елемента у віконце **Name** (наприклад, С для конденсатора постійної ємності), а у віконце **Part Preference Prefix** слід ввести буквене позначення елемента на принциповій схемі відповідно до ЄСКД. Для конденсатора це буква С.

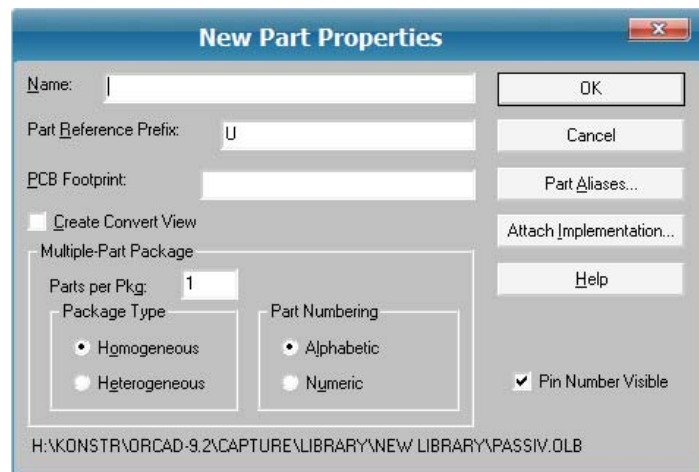


Рис. 1.16. Введення назви та позначення нового елемента у вікно New Part Properties

Так як конденсатори можуть бути полярними і неполярними, електролітичними, змінної ємності, підлаштувальний та ін., то для позначення кожного з цих типів конденсаторів слід використовувати свої позначення. Наприклад, C-var для позначення конденсатора змінної ємності, C-pol. для позначення полярного конденсатора і т.д.

Так як створювана бібліотека призначена тільки для схемного редактора, то вікно **PCB Footprint** (позначення елемента на друкованій платі) залишаємо порожнім. Якщо в одному корпусі знаходиться кілька однотипних елементів, то слід задати число елементів в корпусі у вікні **Parts per Pkg** і вибрати функцію **Numeric** в **Part Numbering**.

Після введення заданих значень, вікно New Part Properties матиме вигляд (рис. 1.17).

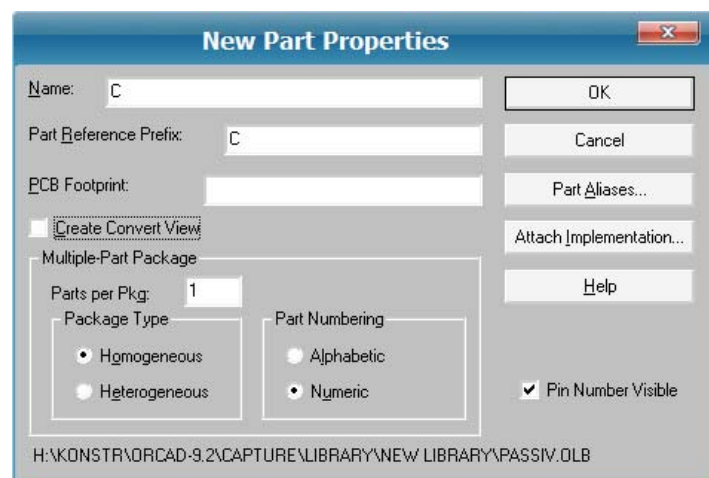


Рис. 1.17. Відредаговане позначення елемента

Після натискання кнопки ОК на екран буде виведене вікно з позначенням C? і порожнім прямокутником (рис. 1.18), в якому розміщуватиметься створюваний елемент.

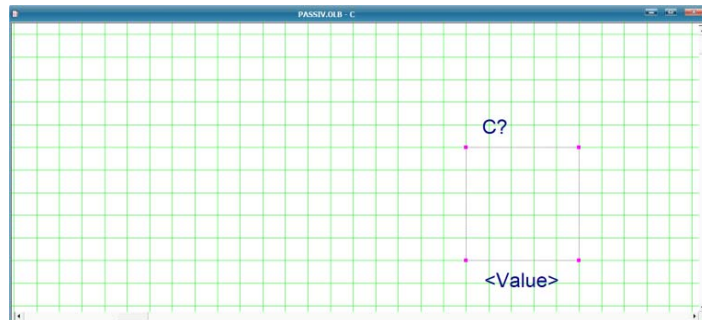


Рис. 1.18. Поле для створення елемента

Розміри елементів можна подивитися в [2,3]. Для конденсатора за стандартом встановлено такі розміри: ширина обкладок 8 мм, а відстань між ними становить 1,5...2 мм. Слід зауважити, що при створенні великих принципових схем **ГОСТ допускає зменшення масштабу зображення у 2 рази. З урахуванням цього необхідно створювати бібліотеку в масштабі 1: 2.** У цьому випадку розміри конденсатора складатимуть 4 і 1 мм, відповідно.

Так як в OrCAD Capture заданий крок координатної сітки 2,54 мм і програма здійснює жорстку прив'язку до ліній координатної сітки, то для створення елемента з такими розмірами потрібно зменшити крок розміщення ліній і елементів до 0,254 мм. Це робиться натисканням кнопки в панелі інструментів із зображенням стрілки (рис. 1.19).

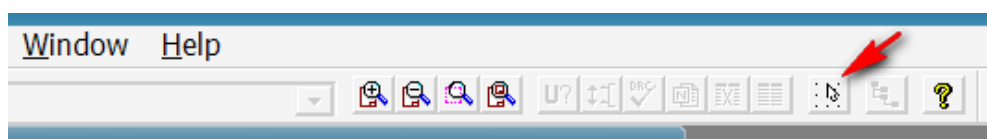


Рис. 1.19. Інструмент для зменшення кроку переміщення елементів

Зменшивши крок переміщення до 0,254 мм, намалюємо дві паралельні лінії і фрагменти виводів конденсатора, як показано на рис. 1.20.

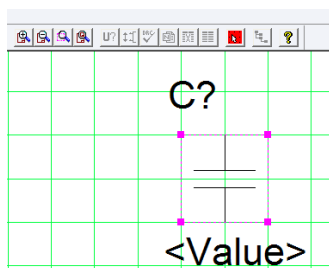


Рис. 1.20. Зображення заготовки конденсатора

Для малювання ліній слід скористатися інструментом **Place line** (намалювати лінію) з набору інструментів, розташованих уздовж правої межі робочого вікна програми (рис. 1.21).

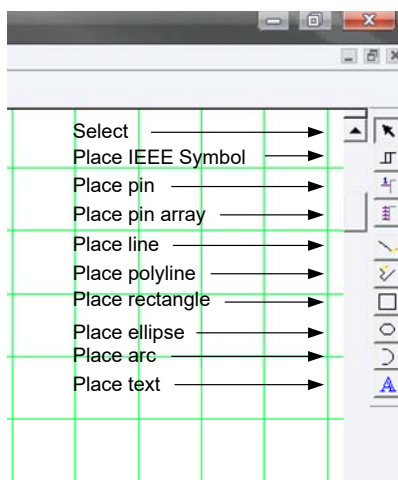


Рис. 1.21. Призначення інструментів для створення елементів

У розпорядженні користувача є цілий ряд інструментів для створення елементів, перелік і призначення яких наведено в табл. 1.1.

Табл. 1.1. Призначення інструментів OrCAD для створення елементів

Найменування	Призначення
Select	виділення об'єкта або групи об'єктів
Place IEEE Symbol	розміщення одного зі стандартних символів в позначеннях елементів (рис. 1.22)
Place pin	розміщення виводу елемента (рис. 1.23)
Place pin array	розміщення ряду (кількох) виводів елементів в напівавтоматичному режимі (рис. 1.24)

Продовження табл. 1.1

Найменування	Призначення
Place line	розміщення лінії
Place polyline	розміщення ламаної складної лінії
Place rectangle	розміщення прямокутника
Place ellipse	розміщення еліпса
Place arc	розміщення дуги
Place text	розміщення тексту

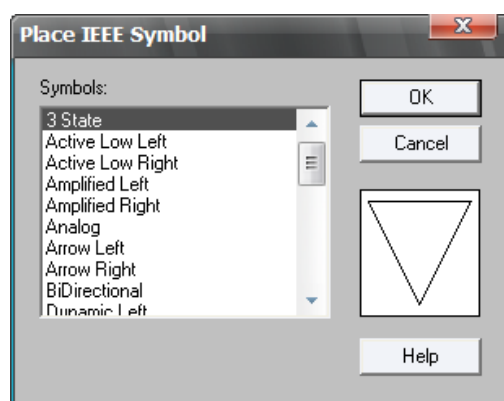


Рис. 1.22. Стандартні елементи IEEE Symbol для розміщення в УГП елементів

Під УГП мається на увазі умовне графічне позначення елементів на схемі.

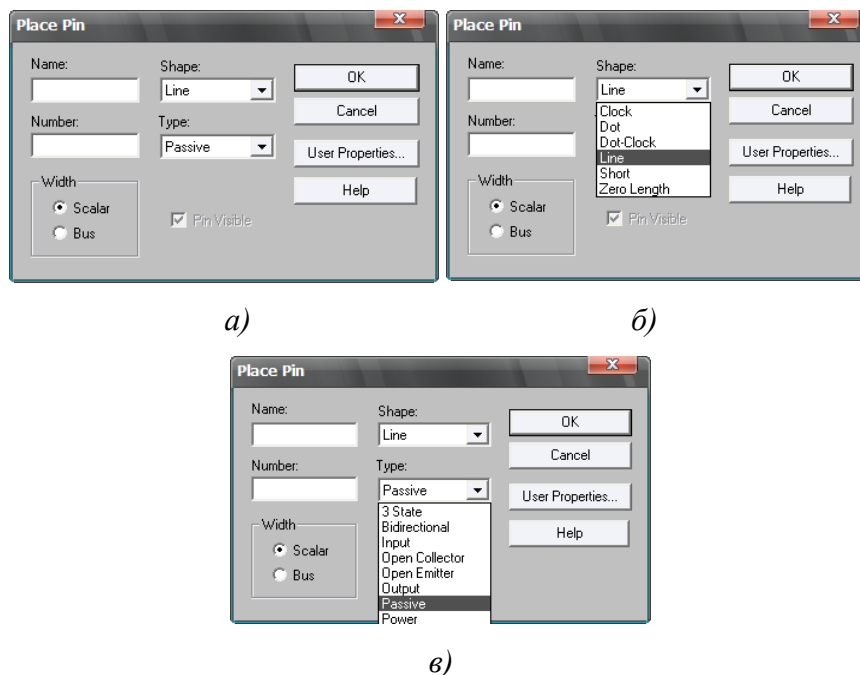


Рис. 1.23. Інструмент розміщення виводів елементів (а), можливі види ліній виводів (б)

і тип виводів (в)

Лінії виводів можуть бути довгими (Line), короткими (Short), колами синхронізації (Clock), з інверсією (Dot), колами синхронізації з інверсією (Dot Clock) і нульової довжини (Zero Length).

Тип виводів підрозділяється на пасивні (Passiv), входні (Input), вихідні (Output), двонаправлені (Bidirectional), з трьома станами (3 State), підключення джерела живлення (Power), з відкритим колектором (Open Colector) і з відкритим емітером (Open Emitter).

При розміщенні виводу за допомогою інструменту **Place pin** необхідно не тільки вибрати вид лінії і тип виводу, але і задати ім'я виводу (Name) і його номер (Number).

При використанні інструменту **Place pin array** на екран виводиться вікно (рис. 1.24), в якому необхідно задати ім'я першого виводу (Starting Name), початковий номер виводу (Starting Number), число виводів (Number of pins), крок зміни номера виводу (Increment) і відстань між выводами в цілих числах кроку сітки (Pin Spacing). Всі ці параметри можна редагувати вже і на створеному елементі.

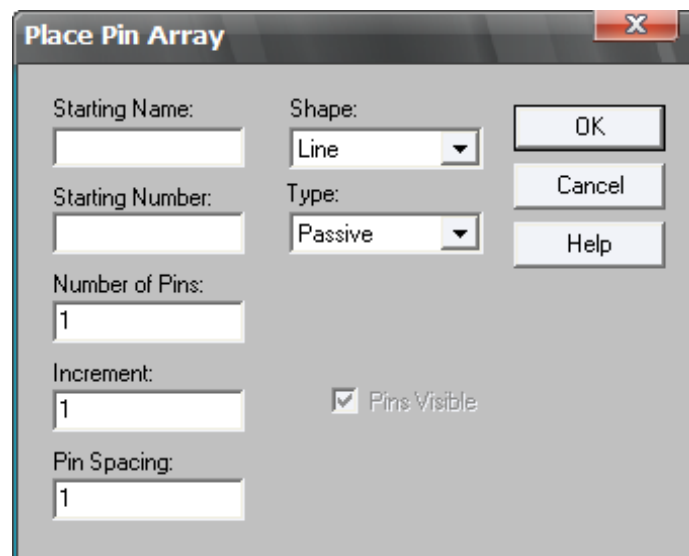


Рис. 1.24. Вікно введення параметрів інструмента Place pin array

Враховуючи, що на зображенні заготовки конденсатора (рис. 1.20) вже існують короткі виводи, можна використовувати лінію нульової довжини (Zero Length) (рис. 1.25, а) і для порівняння коротку лінію (Short) (рис. 1.25, б). Як правило, лінія нульової довжини використовується для виводів живлення і часто робиться невидимою (в елементах цифрової техніки).

Для розміщення виводу необхідно натиснути на піктограму інструменту Place pin, ввести ім'я виводу (для першого виводу використано ім'я 1), ввести номер виводу (так як у

конденсатора всього два виводи, то замість номера був введений пробіл, щоб не засмічувати зображення елементу непотрібними цифрами) . Після цього активується інструмент із зображенням обраної лінії, який потрібно підвести до прямокутного контуру, що оточує елемент і натиснути ліву кнопку “миші”, коли лінія буде розміщена в потрібному місці.

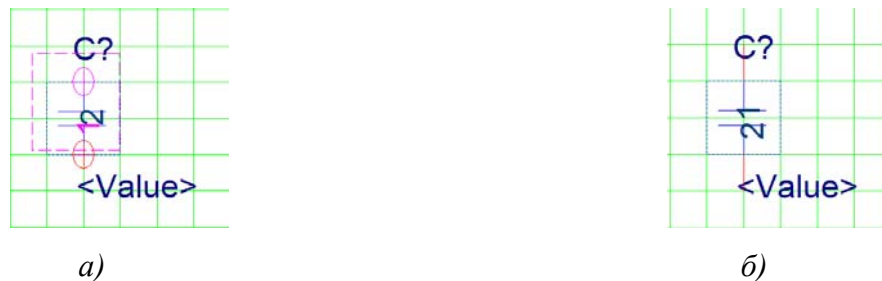


Рис. 1.25. Використання лінії нульової довжини (а) і короткої лінії (б) для розміщення виводів конденсатора

Як випливає з рис. 1.25, на зображенні конденсатора з’явилися імена виводів 1 і 2. Щоб прибрати ці написи із зображення необхідно вибрати в меню Options пункт Part Properties (рис. 1.26) і у вікні (рис. 1.27) відредагувати властивості елемента.

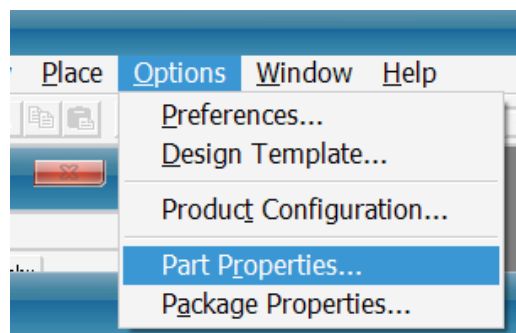


Рис. 1.26. Виклик меню для редагування властивостей елемента

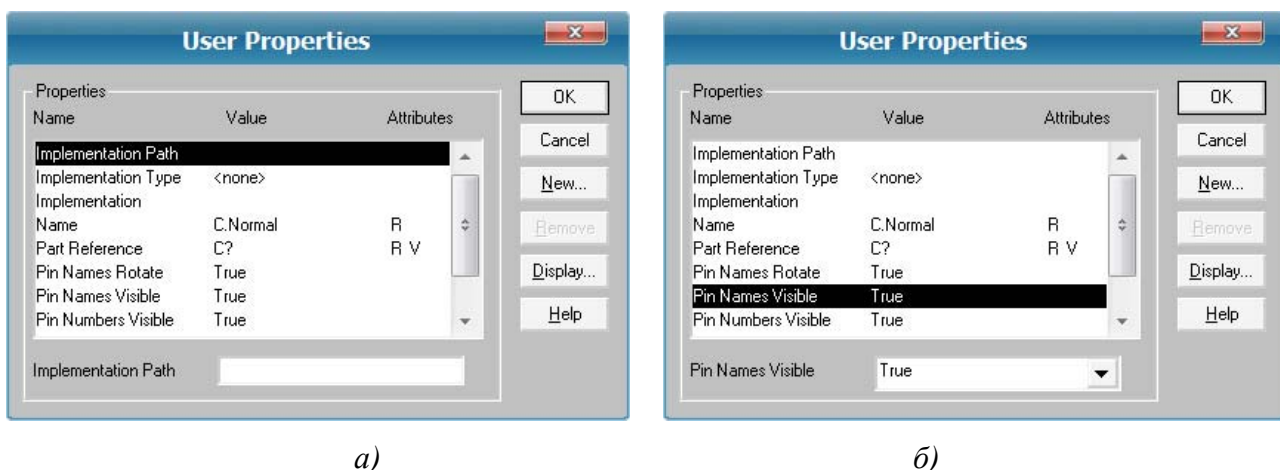


Рис. 1.27. Вікно редагування властивостей елемента (а) і його вигляд при виборі

редагованого параметра (б)

Для цього необхідно виділити рядок **Pin Name Visible** і в нижньому віконці натиснути на чорний трикутник. Крім напису True (істина) відкриється напис False (неправда). Необхідно вибрати False і натиснути кнопку ОК. Зображення елемента матиме вигляд, показаний на рис. 1.28.

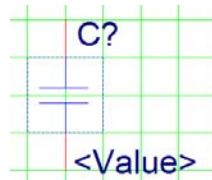


Рис. 1.28. Відредаговане зображення неполярного конденсатора постійної ємності

Редагування елемента завершено. Після цього необхідно зберегти результати роботи командою меню **File/Save** або натиснувши піктограму дискети на верхній панелі інструментів.

Для створення інших типів конденсаторів досить вибрати вже створений елемент C і зберегти його з іншим ім'ям, наприклад C-pol (полярний конденсатор), як показано на рис. 1.29.

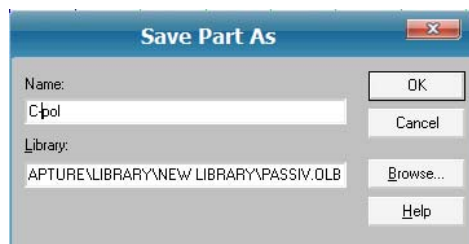


Рис. 1.29. Збереження елемента з бібліотеки під іншим ім'ям

Для розміщення знаку “+” над лівою обкладкою конденсатора необхідно натиснути на піктограму інструменту для зменшення кроку переміщення елементів (рис. 1.19) і вибравши на правій панелі інструмент Text, ввести знак плюс. Після натискання кнопки ОК необхідно перемістити цей знак на потрібне місце, утримуючи ліву кнопку “миші” і відпустити її, коли знак опиниться на потрібному місці. Зображення полярного конденсатора наведено на рис. 1.30.

Використання програми FScapture для підготовки звітів із виконання лабораторних робіт з графічними ілюстраціями процесу виконання роботи. Джерело інформації про розміри елементів. Методичні рекомендації з виконання курсових і дипломних проектів.

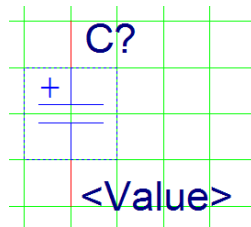


Рис. 1.30. Зображення полярного конденсатора, отримане шляхом редагування зображення неполярного конденсатора постійної ємності

1.3 Використання програми FsCapture для зняття зображень з екрану

Програма для зняття скріншотів. Крім звичайних скріншотів FastStone Capture може зробити повний знімок веб-сторінки, навіть якщо вона прокручується в браузері. Передбачена можливість додавання на скріншоти пояснювальних написів, підписів, вказівних стрілок і водяних знаків. Область зняття скріншота задається довільно або робиться знімок в повноекранному режимі. У програмі присутні засоби редагування отриманих скріншотів (обрізка, зміна кольору і розміру, поворот і дзеркальне відображення картинки).

Отримані скріншоти можна зберегти у файл одного з графічних форматів: bmp, gif, jpg, psx, png, tga, tif і pdf (рис. 1.31).

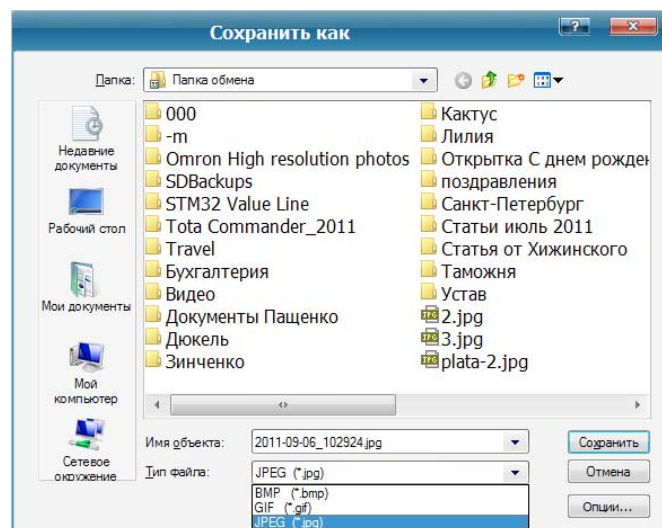


Рис. 1.31. Збереження скопійованого з екрану зображення в файл

Після запуску програми поверх всіх вікон виводиться панель з піктограмами управління FScapture (рис. 1.32), якими можна вибрати режим зняття області екрану, всього

екрану або активного вікна. Передбачені гарячі клавіші для управління програмою з клавіатури.

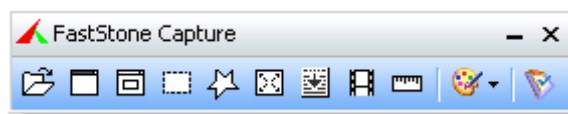


Рис. 1.32. Панель управління FScapture

На панелі управління FScapture зліва направо знаходяться піктограми, яким відповідають команди, які набираються комбінацією двох або трьох клавіш. Призначення піктограм панелі управління наведено в табл. 1.2.

Табл. 1.2. Призначення піктограм панелі управління FScapture

Піктограма	Команда	Комбінація клавіш
	відкрити файл в редакторі FScapture	
	зняти скріншот активного вікна	Alt + PrtSc
	зняти скріншот вікна / об'єкта	Shift + PrtSc
	зняти скріншот прямокутної області	Ctrl + PrtSc
	зняти скріншот області довільної конфігурації	Shift + Ctrl + PrtSc
	зняти скріншот всього екрану	PrtSc
	зняти скріншот вікна з прокручуванням	Alt + Ctrl + PrtSc
	запис відео з екрану	
	лінійка	
	відправити в редактор	
	налаштування	

Після запуску програми в системному треї з'являється іконка FScapture. Якщо навести на неї курсор і натиснути праву клавішу “миші”, то з'являється контекстне меню з усіма командами та налаштуваннями програми, яке дозволяє виконувати всі команди.

1.4 Створення та редагування елементів, що складаються з декількох частин

Розглянемо приклад створення УГП логічної мікросхеми КР1533ЛА3 (функціональний аналог SN7400), виконаної за технологією ТТЛ і яка містить у своєму складі чотири логічні елементи 2І-НІ, умовне графічне позначення якої наведено на рис. 1.33 [4].

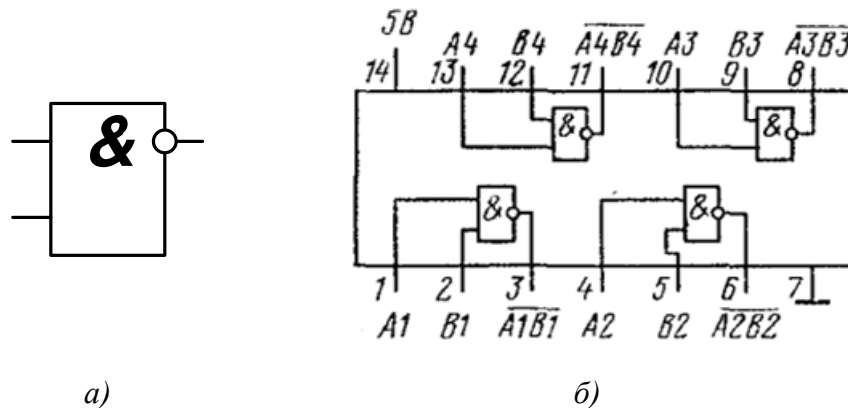


Рис. 1.33. Умовне графічне позначення логічного елемента 2І-НІ (а) і розташування виводів елементів в корпусі мікросхеми (б)

Для створення нової бібліотеки символів логічних елементів в меню **File** вибираємо пункт **New/Library** (рис. 1.34) і задамо, наприклад, шлях `H:\Konstr\Orcad-9.2\Capture\Library\NewLibrary\TTL.OLB`, щоб в назви відображалось призначення бібліотеки. У новій бібліотеці будуть зберігатися цифрові мікросхеми, виконані за технологією ТТЛ.

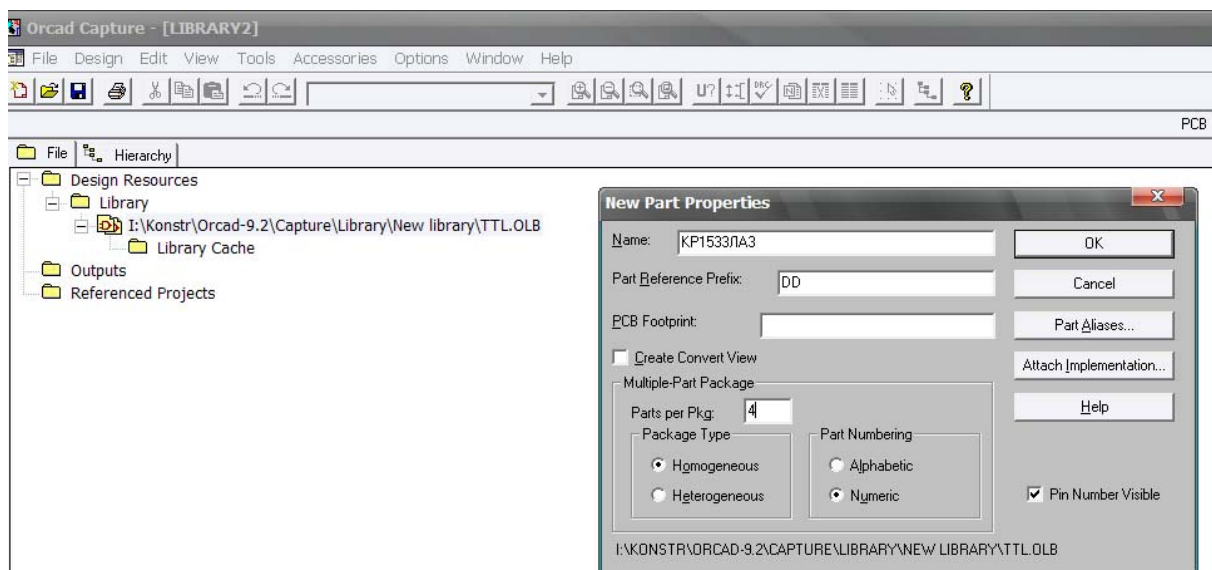


Рис. 1.34. Вікно із зазначенням назви та шляху до новоствореної бібліотеки та назви створюваного елемента

Після задання шляху та назви бібліотеки вибираємо пункт **New Part** в контекстному меню (рис. 1.14) і у вікні **New Part Properties** (рис. 1.34) вводимо ім'я елемента у вікно **Name**. Відповідно до ГОСТ цифрові логічні мікросхеми на принципових схемах позначаються як DD, а аналогові мікросхеми – DA.

У вікні **Part Preference Prefix** слід ввести буквене позначення елемента на принциповій схемі DD, а у вікні Name – KP1533ЛА3. Число елементів в корпусі (вікно Parts per Pkg) рівне 4 (рис. 1.33) і вибираємо функцію **Nymeric** в **Part Numbering**.

У вікні необхідно створити зображення елемента, як показано на рис. 1.33, а. Відповідно до ГОСТ 2.743-91 [3] інтегральні мікросхеми зображуються як прямокутник, а виводи розташовуються ліворуч і праворуч. Причому входи розташовуються тільки ліворуч, а виходи – праворуч. Відстань від краю УГП до першого виводу може бути встановлена 2,5 мм, а відстань між виводами дорівнює або кратна 5 мм. У зменшеному в 2 рази масштабі крок між виводами кратний 2,5 мм.

За допомогою інструменту **Place rectangle** (рис. 1.21) намалюємо прямокутник (рис. 1.35).

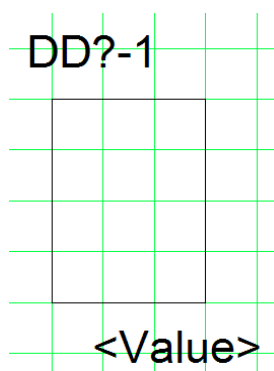


Рис. 1.35. Створення УГП логічного елемента 2I-HI

Для розміщення виводів мікросхеми скористаємося інструментом **Place pin** (рис. 1.21) і у вікні введемо ім'я першого виводу **In1**, номер виводу 1 (рис. 1.33, б), тип лінії виводу **Short** і тип виводу **Input** (рис. 1.36).

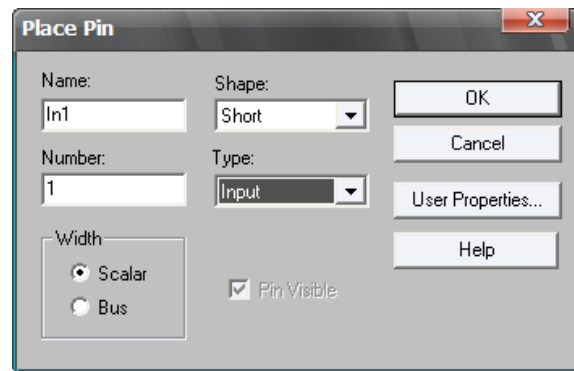


Рис. 1.36. Створення виводів логічного елемента 2I-НІ

Після натискання кнопки ОК до стрілки “миші” буде прикріплена коротка лінія, яку потрібно перемістити на ліву сторону прямокутника і зафіксувати на відстані 2,5 мм від верхнього краю, клацнувши лівою клавішею “миші”. До стрілки “миші” автоматично буде прив’язаний вивід **In2** з номером 2. Його необхідно зафіксувати на відстані 5 мм від першого виводу і на відстані 2,5 мм від нижнього краю УГП. Третій вивід **In3** з номером 3 розмістимо навпроти першого виводу з протилежного боку УГП (рис. 1.37).

Примітка:

* Надалі для простоти замість 2,54 мм будемо вказувати число 2,5 мм.

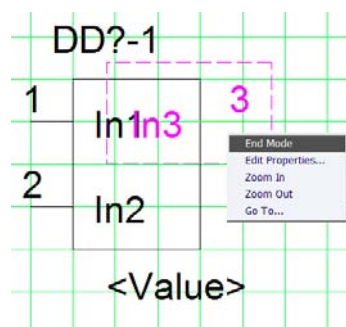


Рис. 1.37. Розстановка виводів логічного елемента 2I-НІ

Тепер потрібно відредагувати вивід **In3**, перетворивши його на вихід **Out1**. Для цього досить клацнути двічі лівою клавішею “миші”, встановивши її стрілку на вивід 3. У вікні (рис. 1.38) необхідно ввести ім’я виводу **Out1**, тип лінії виведення **Dot** (інверсія) і тип виводу **Output**.

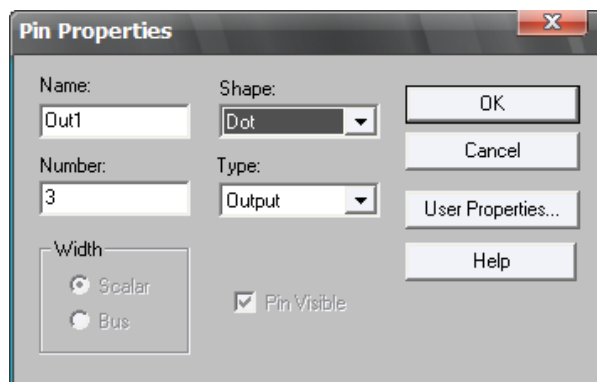


Рис. 1.38. Коригування назви та призначення виводу 3 логічного елемента 2I-НІ

Отримане зображення елемента (рис. 1.39) вимагає редагування. У простих логічних елементах не прийнято писати назву виводів. Тому необхідно вибрати в меню Options пункт Part Properties (рис. 1.26) і у вікні відредагувати властивості елемента, встановивши ознаку False для назви виводів. Отримане зображення наведено на рис. 1.39.

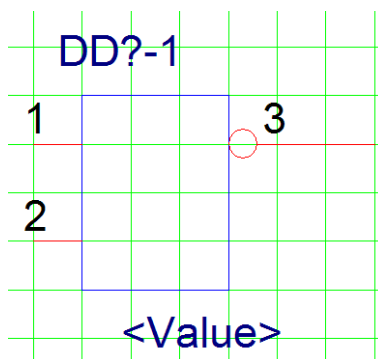


Рис. 1.39. Позначення логічного елемента 2I-НІ відповідно до вимог ЄСКД

Залишилося вписати в УГП позначення типу логічного елемента, для чого необхідно скористатися інструментом **Place Text** і розмістити букву & (I) всередині прямокутника УГП. Отримане зображення логічного елемента наведено на рис. 1.40.

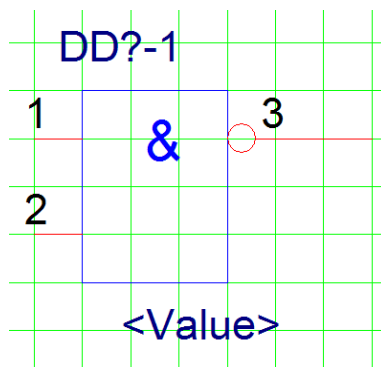
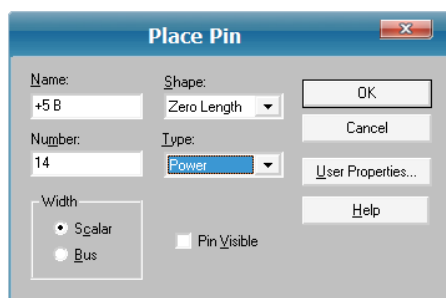


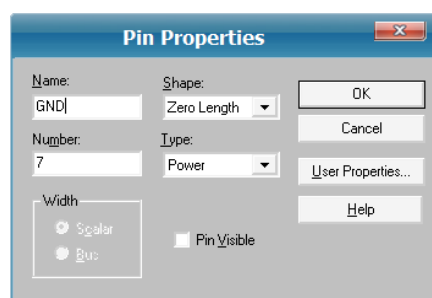
Рис. 1.40. Отримане зображення логічного елемента 2І-НІ

Тепер потрібно розмістити виводи живлення логічного елемента. У цифровій техніці не прийнято показувати виводи живлення на принципових схемах, однак вони обов'язково повинні бути вказані для подальшої можливості розведення друкованої плати. Отже, виводи живлення та їх номери повинні бути невидимими. Для цього створюємо два виводи живлення: 14 вивід +5 В і 7 вивід – загальний провід (рис. 1.33). Параметри, які необхідно ввести у вікно властивостей виводів показані на рис. 1.41.

Умове графічне позначення логічного елемента отримає вигляд, показаний на рис. 1.42. Виводи живлення, як правило, розташовують зверху і знизу УГП, щоб не заважати інформаційним входам і виходам. Так як ці виводи невидимі, то це не суперечить вимогам ЄСКД.



а)



б)

Рис. 1.41. Введення параметрів виводу живлення (а) і загального проводу (б)

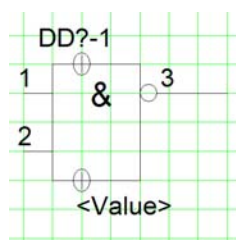
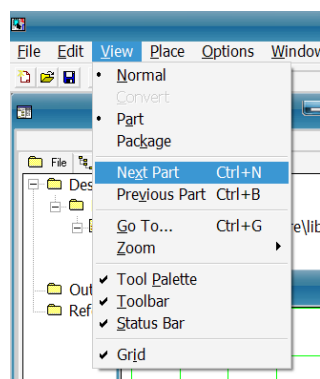
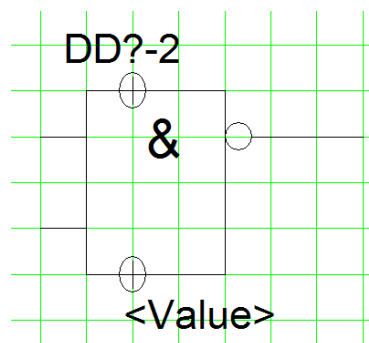


Рис. 1.42. Умовне графічне позначення логічного елемента з розміщеними на ньому виводами живлення

Після завершення редагування логічного елемента необхідно зберегти файл і потім відредагувати номери виводів інших трьох логічних елементів, які знаходяться в цьому ж корпусі мікросхеми (рис. 2.1). Для цього потрібно при відкритому вікні редагування елементу вибрати в меню **View** пункт **Next Part** (рис. 1.43, а) після чого у вікні редагування з'явиться зображення логічного елемента без номерів виводів з позиційним номером DD?-2 (рис. 1.43, б).



а)



б)

Рис. 1.43. Вибір режиму редагування наступних частин логічного елемента (а) і вигляд іншого логічного елемента у вікні редагування (б)

Скориставшись даними із довідника (рис. 1.33) відредагуємо це зображення, встановивши номери виводів для всіх наступних частин мікросхеми (рис. 1.44).

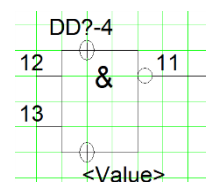
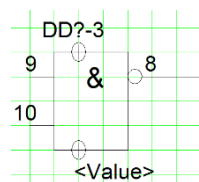
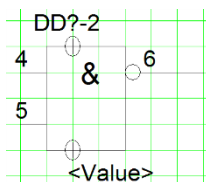
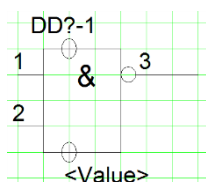


Рис. 1.44. Вид усіх чотирьох логічних елементів, що входять до складу мікросхеми KP1533ЛАЗ

Після завершення редагування необхідно зберегти отриманий результат.

1.5 Створення нової бібліотеки елементів на базі існуючої

Розглянемо шляхи створення нової бібліотеки елементів, шляхом редагування існуючої бібліотеки. Для прикладу розглянемо редагування бібліотеки елементів TTL.OLB, яка знаходиться в папці H:\Konstr\Orcad-9.2\Capture\Library\Oldlibs\ (шлях до папки вказаний для прикладу і він може відрізнятись від шляху встановленого на робочому комп'ютері користувача).

Для редагування бібліотеки необхідно в меню **File/Open** вибрати пункт **Library** і відкрити необхідну бібліотеку (рис. 1.45).

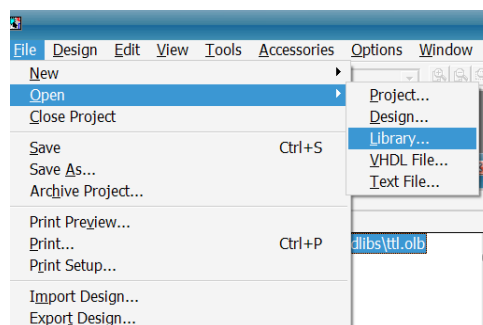


Рис. 1.45. Пункт меню для відкриття бібліотеки елементів

У вікні буде виведений весь список елементів, що міститься в бібліотеці (рис. 1.46).

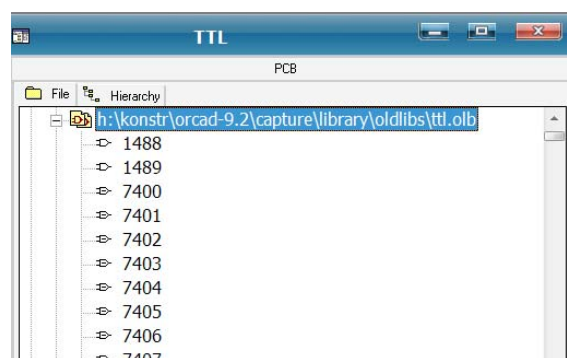


Рис. 1.46. Пункт меню для відкриття бібліотеки елементів

Як приклад розглянемо редагування програмованого двійкового реверсивного лічильника типу KP1533IE7, що є функціональним аналогом мікросхеми SN74ALS193. Умовне графічне позначення мікросхеми KP1533IE7 наведене на рис. 1.47 [4].

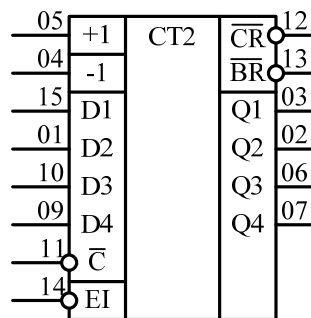


Рис. 1.47. Умовне графічне позначення двійкового реверсивного лічильника KP1533IE7

Знаходимо в списку елементів бібліотеки TTL.OLB елемент 74193 і двічі клацаємо лівою кнопкою “миші”. Відкривається вікно редагування елементів з поміщенням в нього елементом (рис. 1.48).

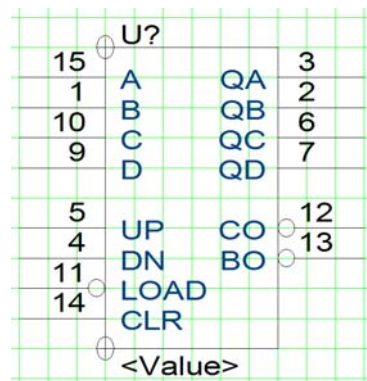


Рис. 1.48. Зображення елемента 74193

Щоб не зіпсувати існуючу бібліотеку (ще до початку редагування елементу) збережемо її під іншим ім'ям. Наприклад, KP1533.olb.

Редагування зводиться до зміни назви виводу мікросхеми та позиційного позначення. Замість U необхідно, згідно ЄСКД, писати DD. Для редагування назви необхідно по черзі, двічі клацнувши лівою клавішею “миші” по редагованому виводу, у вікні ввести нове ім'я (рис. 1.49).

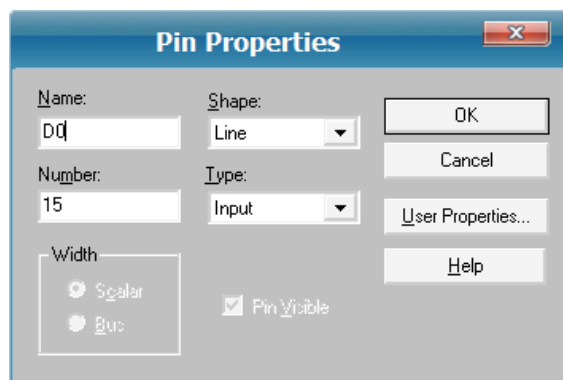


Рис. 1.49. Редагування назви виводу №15

Після завершення редагування найменувань всіх виводів УГП мікросхеми прийме вигляд, показаний на рис. 1.50.

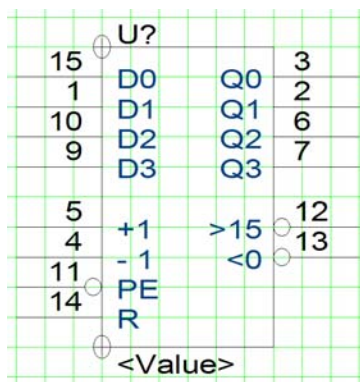


Рис. 1.50. Відредаговане зображення УГП мікросхеми KP1533IE7

Залишилося змінити назву мікросхеми та позиційне позначення. Для цього редагується зображення мікросхеми за допомогою **Options/Package Properties**. Після завершення редагування УГП KP1533IE7 прийме вигляд, показаний на рис. 1.51.

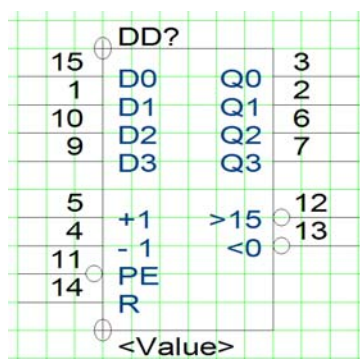


Рис. 1.51. Зображення УГП мікросхеми KP1533IE7 після зміни позиційного позначення та назви

Отриманий результат необхідно зберегти і при необхідності перейти до редагування наступного елемента.

1.6 Створення принципової схеми в програмі Orcad

1.6.1 Підготовка робочого аркуша і штампу

Для створення принципової схеми необхідно мати підготовлений за стандартом набір бібліотек елементів. Робота зі створення схеми починається з відкриття нового робочого аркуша. Для цього необхідно в меню **File** вибрати пункт **New** і вибрати **Design**. Відкрилося вікно показане на рис. 1.52.

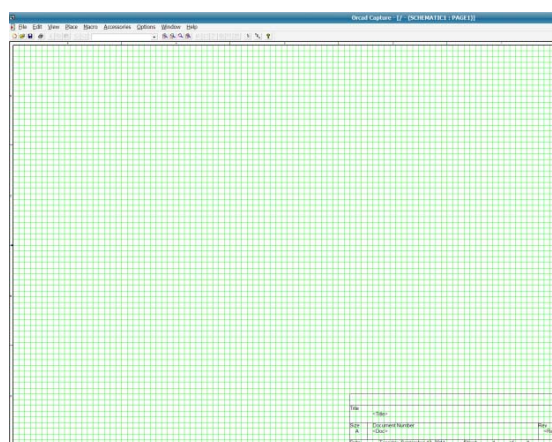


Рис. 1.52. Робочий аркуш нової принципової схеми

На аркуші розміщений штамп і рамка з координатами. Так як штамп не відповідає ЄСКД його потрібно видалити і замінити необхідним. Для видалення штампа достатньо в меню **Options/Design Templates/Grid Reference** зняти “пташки” у вікнах **Printed** і **Displayed** в рамках **Border Visible** і **Title Block Visible** (рис. 1.53).

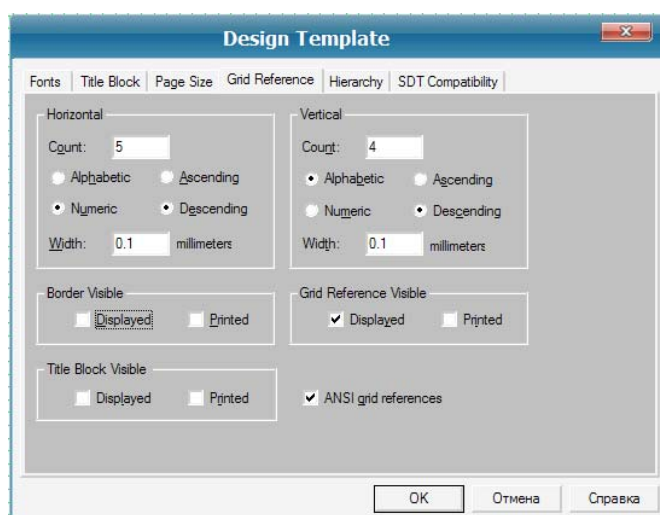


Рис. 1.53. Заборона виведення штампу і рамки Orcad на екран і на друк

Інший шлях, щоб прибрати штамп і рамку полягає в наступному. У меню **Options/Preferences/Colors/Print** замінити колір **Title Block** і **Title Text** на білий і зняти пташки в колонці **Print** (рис. 1.54).

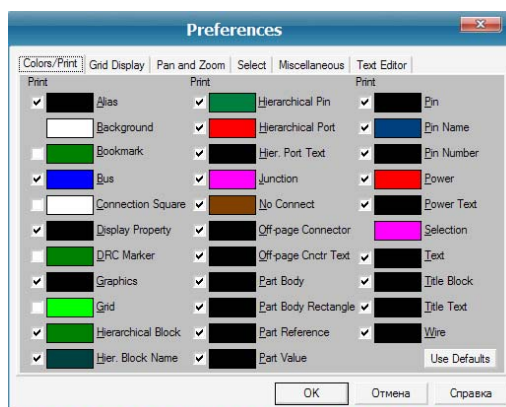


Рис. 1.54. Зміна кольору штампу і тексту для нього в Orcad

Потім в меню **Options/Design Templates/Page Size** задати одиниці вимірювання мм і розмір робочого аркуша A3 (при необхідності задається інший розмір). У відкритому аркуші виділити всі елементи (штамп, намальований білим кольором) і натиснувши кнопку **Del**, видалити штамп з робочого аркуша.

Після цього потрібно намалювати рамку і штамп відповідно до ЄСКД. Такий файл з порожньою рамкою і штампом зберігається як шаблон і надалі достатньо скопіювати його з іншим ім'ям і використовувати для створення нової схеми. Всі налаштування у ньому будуть збережені.

Стандартна рамка розташовується на відстані 20 мм від лівого краю і 5 мм від всіх інших країв аркуша. Штамп має розміри, зазначені на рис. 1.55 [3].

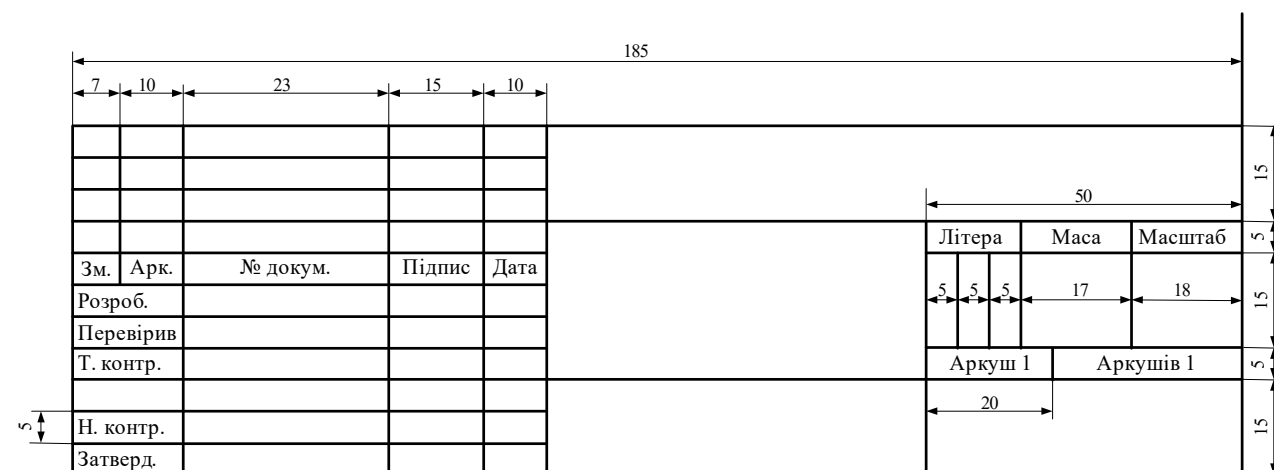


Рис. 1.55. Розміри штампа для розміщення на принципових схемах

Рамку і штамп потрібно малювати інструментом лінія (Place Line). С урахуванням кроку координатної сітки 2,5 мм легко намалювати рамку і штамп. Для припинення малювання лінії необхідно натиснути праву клавішу “миші” і у випадяючому контекстному меню вибрати пункт **End Mode**. Після чого, перемістивши стрілку миші в потрібну точку, можна почати малювати нову лінію. Для того, щоб не підраховувати велике число клітинок можна використовувати мірний відрізок. Намалювати, наприклад, лінію довжиною 50 мм і з її допомогою вимірювати відстань (рис. 1.56). Після завершення малювання штампа необхідно за допомогою інструменту **Place Text** вписати необхідні написи відповідно до рис. 1.55. Шрифт слід вибрати висотою 10 пт. Повністю завершений штамп показаний на рис. 1.57.

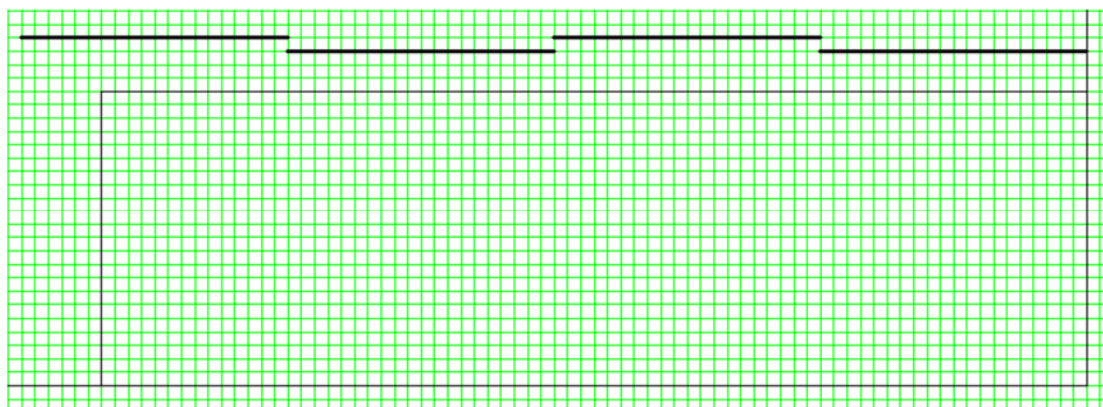


Рис. 1.56. Вимірювання довжини ліній за допомогою мірного відрізка

Зм.	Лист	№ докум.	Підпис	Дата	Назва пристрою Схема електрична функціональна	Літера	Маса	Масштаб
Розроб.	Виконавець							
Перевірив	Керівник							
Т. контр.						Аркуш 1	Аркушів 1	
Н. контр.					НТУУ "КПІ", ФЕЛ, ДВ-61			
Затверд.	Керівник							

Рис. 1.57. Завершений і заповнений штамп

1.6.2 Розміщення елементів принципової схеми

Після завершення підготовки робочого аркуша можна перейти до створення принципової схеми пристрою або окремої його частини. Для розміщення елементів схеми на робочому аркуші слід вибрати інструмент **Place Part** (рис. 1.58).

Частина інструментів уже знайома по редактору елементів бібліотек елементів. Призначення інших інструментів наведено нижче (рис. 1.58):

1. Place Part – розмістити елемент;
2. Place wire – розмістити провід;
3. Place net alias – поставити номер дроту вхідного або вихідного з шини;
4. Place bus – розмістити шину;
5. Place junction – поставити крапку;
6. Place bus entry – поставити значок введення дроту в шину;
7. Place power – поставити значок джерела живлення;
8. Place ground – поставити значок “загального проводу”;
9. Place hierarchical block – розмістити ієрархічний блок;
10. Place port – розмістити контакт роз’єму;
11. Place of-page connector – розмістити символ для зв’язку з іншими аркушами схеми;
12. Place no connect – відсутність з’єднання.

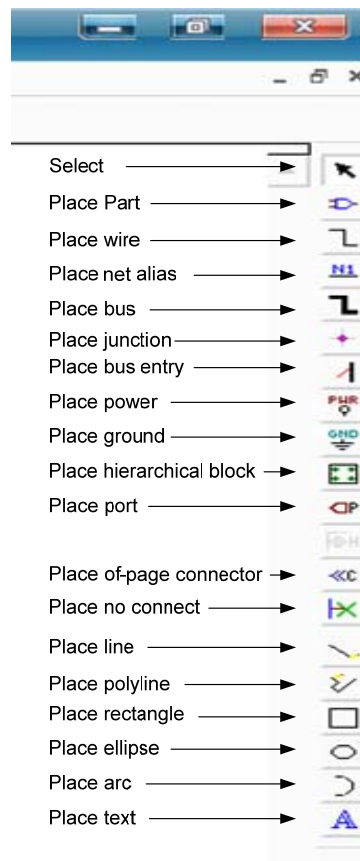


Рис. 1.58. Призначення інструментів схемного редактора Orcad Capture

Розміщення символів компонентів бібліотеки програми Capture містить в собі символи компонентів, джерел живлення і загального проводу. Вони розміщуються на схемі по команді меню **Place/Part** або натисканням на піктограму **Place Part** в меню інструментів. У діалоговому вікні цієї команди (рис. 1.59, а) при першому запуску відсутні будь-які компоненти. Щоб додати бібліотеки для використання в проекті необхідно натиснути кнопку **Add Library** і у вікні **Browse File** (рис. 1.59, б) вибрати одну або декілька бібліотек, зміст яких відображається на панелі **Part** (для вибору одночасно декількох бібліотек натискається і утримується клавіша Ctrl).

Після вибору бібліотек у вікні **Place Part** з'явиться список компонентів обраної бібліотеки, а в правому нижньому куті – зображення обраного компонента (рис. 1.60).

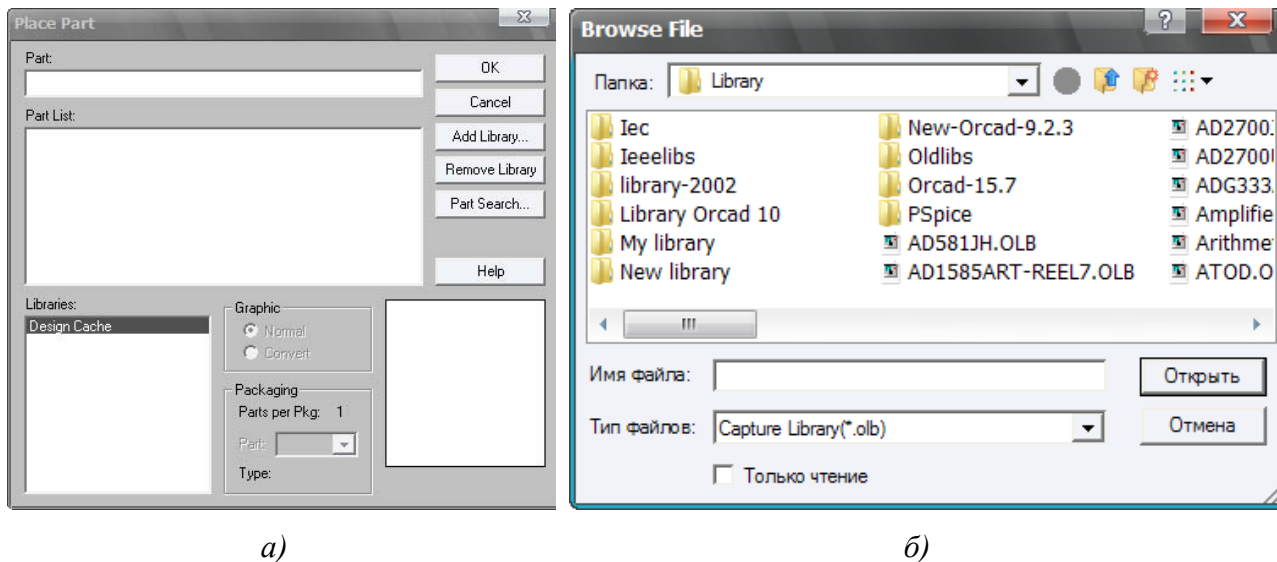


Рис. 1.59. Вікно вибору елементів (а) і вікно вибору бібліотек (б)

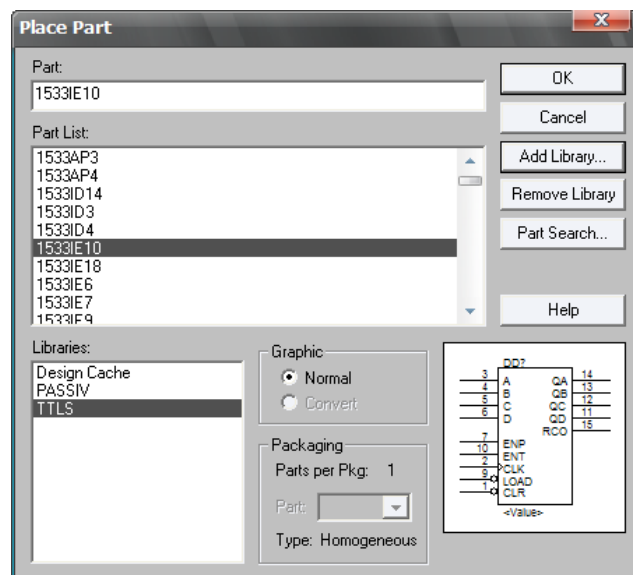


Рис. 1.60. Вибір компонента для розміщення на принциповій схемі

У розділі **Graphic** вибирається звичайне (Normal) або еквівалентне зображення логічних компонентів у стилі DeMorgan (Convert). У розділі **Packaging** вказується номер секції компонента, після чого в розташованому нижче вікні виводиться зображення обраної секції компонента із зазначенням номерів цоколівки його виводів (у рядку Parts per Pkg вказується загальна кількість секцій компонента). Натисканням на кнопку **Add Library** відкривається діалогове вікно для додавання бібліотек в список Libraries, натискання на кнопку **Remove Library** видаляє обрану бібліотеку зі списку. Кнопка **Part Search** призначена для пошуку конкретного компонента в бібліотеках зі списку Libraries.

Після натискання на кнопку ОК або подвійного клацання “мишею” символ обраного компонента переноситься на аркуш схеми. Рухом курсору компонент переміщується в

потрібне місце схеми і фіксується натисканням лівої кнопки миші. Після цього на схемі може бути розміщена ще одна копія цього ж символу. Натискання правої кнопки миші відкриває спливаюче контекстне меню (рис. 1.61), в якому дублюється виклик команд основного меню для обертання (Rotate), дзеркального відображення (Mirror), зміни масштабу зображення (Zoom), редагування параметрів компонента (Edit Properties) і ряд інших. Завершення розміщення на схемі символу обраного компонента проводиться після вибору в цьому меню команди **End Mode** або натисканням на клавішу **Esc**.

При розміщенні елементів на схемі їм автоматично присвоюються позиційні номери, які згодом можна відредагувати. Першому компоненту присвоюється перший номер, другому – другий і т.д.

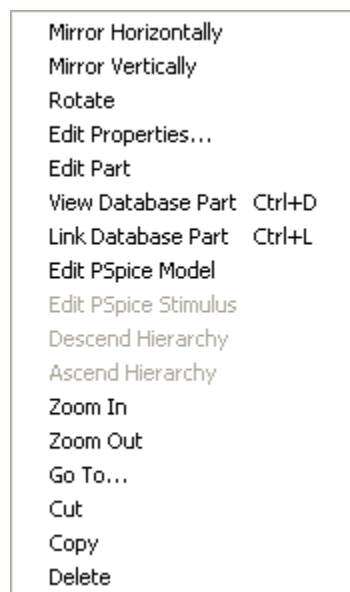


Рис. 1.61. Контекстне меню для зміни параметрів компонентів

Розглянемо приклад створення схеми, скориставшись рис. 1.62. Звичайно, щоб намалювати таку схему потрібно знати склад бібліотек компонентів. Але це відбувається в процесі роботи. Щоб легше орієнтуватися в якій з бібліотек знаходяться потрібні компоненти, кожній з них привласнюють ім'я, відповідне її вмісту. Наприклад, TTTL.OLB – бібліотека компонентів TTL, PASSIV.OLB – бібліотека пасивних компонентів.

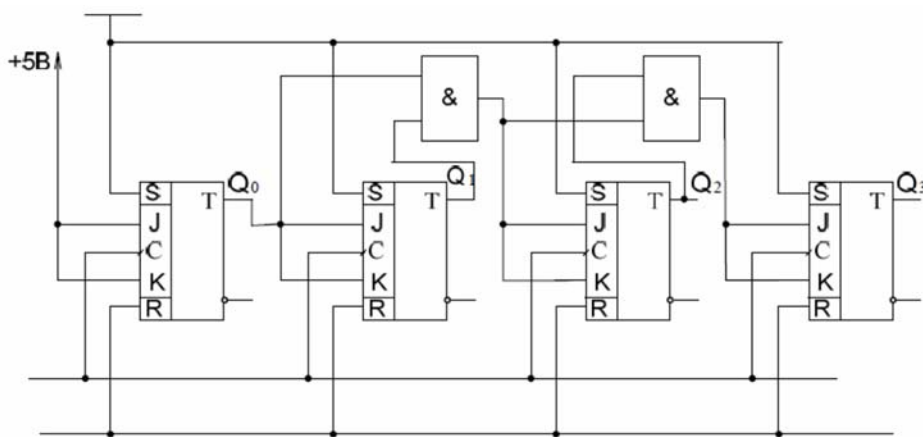
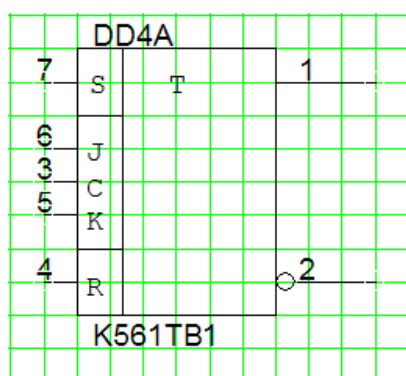
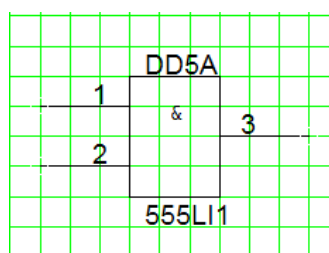


Рис. 1.62. Приклад лічильника для створення принципової схеми в OrCAD

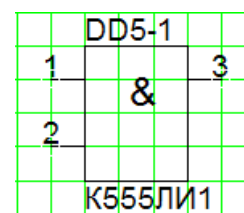
Елементи, які мають букву Т всередині відповідають мікросхемі K561TB1 (рис. 1.63,а) з бібліотеки CMOS.OLB (...\\Orcad-9.2\\Capture\\Library\\Mylibrary\\ CMOS.OLB). Другий елемент (логічний елемент 2І-НІ) відповідає компоненту 555LI1 з бібліотеки TTLS.OLB (рис. 1.63, б).



а)



б)



в)

Рис. 1.63. Зображення RSJK-тригера K561TB1 (а) і логічного елемента K555ЛИ1 до редагування (б) і після редагування (в)

Зображення та найменування логічного елемента потрібно трохи відредагувати: збільшити значок всередині УГП, перемістити вихід логічного елемента на одну клітинку вгору і написати його назву кирилицею.

Для редагування елемента можна викликати бібліотеку, в якій він знаходиться, і зробити потрібну корекцію. Тоді бібліотека буде містити виправлений символ. Другий шлях полягає в редагуванні елемента, який знаходиться на аркуші схеми. Після редагування зміни будуть збережені тільки для цієї схеми. Тому при його використанні в інших схемах доведеться редагувати елемент знову. Для редагування елемента на аркуші потрібно виділити цей елемент, натиснути праву кнопку “миші” і контекстному меню вибрати пункт **Edit Part** (рис. 1.61). Після закінчення редагування елемента потрібно закрити вікно редагування і

зберегти зміни, натиснувши на кнопку **Update Current** для збереження змін тільки в цьому компоненті або **Update All**, для зберігання та застосування змін до всіх подібних елементів, розташованих на аркуші принципової схеми (рис. 1.64).

Зображення відредагованого елемента наведено на рис. 1.65, в.

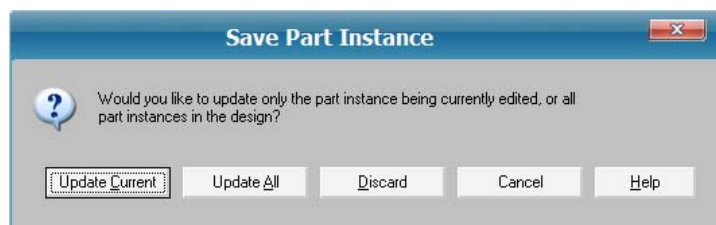


Рис. 1.64. Вікно збереження результатів редагування компонента

Розмістивши потрібні елементи на аркуші (рис. 2.33), можна приступити до їх з'єднання між собою.

Для з'єднання використовується інструмент **Place wire**. Після натискання на піктограму інструменту курсор перетворюється в перехрестя, центр якого спочатку встановлюють на початкову точку лінії, а потім ведуть цю лінію до потрібного місця, роблячи при необхідності вигини під кутом 90 градусів. Намальована схема показана на рис. 1.66.

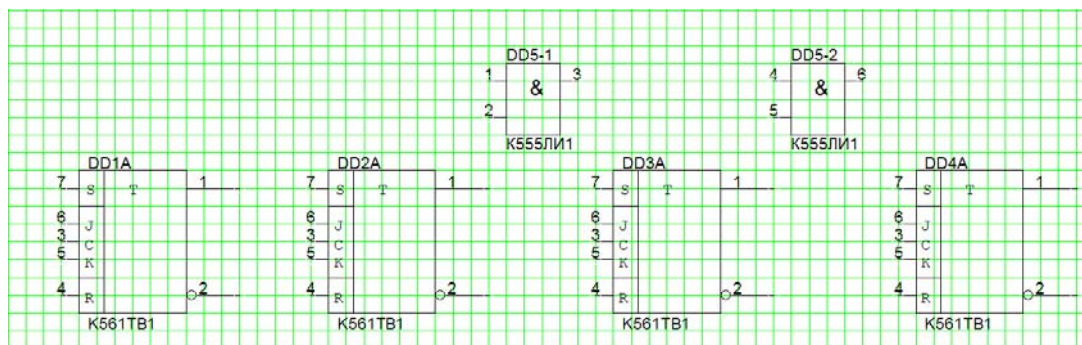


Рис. 1.65. Аркуш схеми з розміщеними на ньому компонентами

Символи загального проводу і напруги живлення знаходяться в бібліотеці **Capsym**. Швидкий доступ до них можливий при натисканні на піктограму **Pwr** (інструмент Place Power). Відповідно до ЄСКД прийнято позначати загальний провід однією лінією, довжиною 6...8 мм, а джерело живлення стрілкою із зазначенням напруги живлення, як показано на рис. 1.67. Значок загального проводу, використаний на рис. 1.66 використовують, коли на схемі необхідно розділити загальний провід аналогової частини схеми і загальний провід цифрової частини.

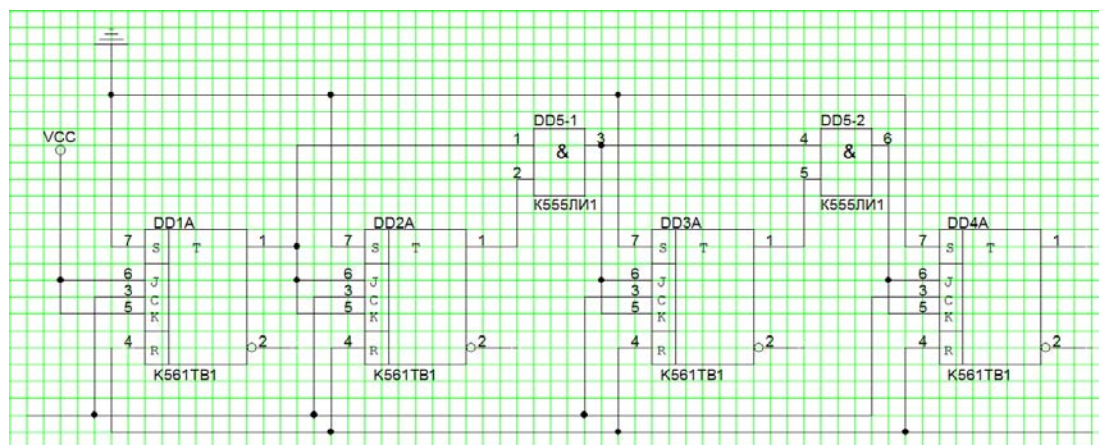


Рис. 1.66. Принципова схема пристрою

Відредагувавши елементи бібліотеки, можна сформувати потрібне зображення цих значків (рис. 1.67).

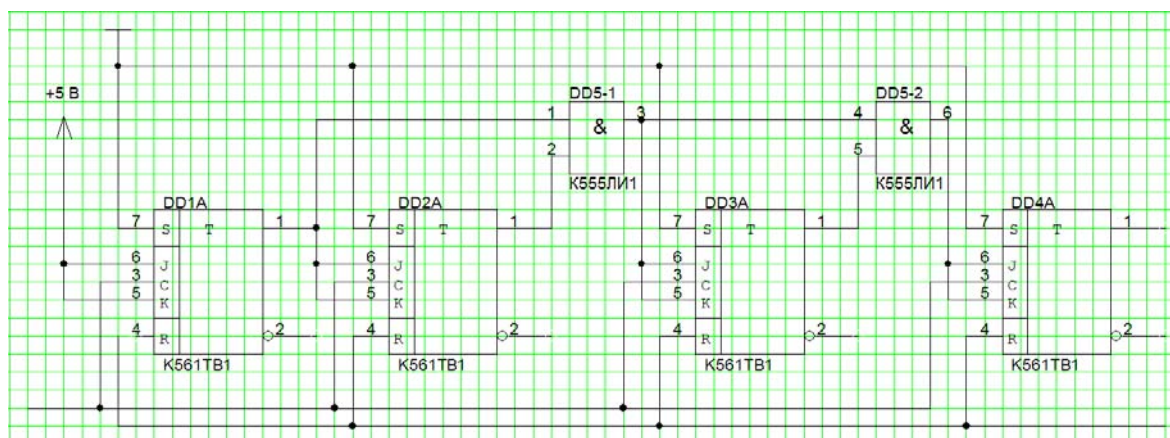


Рис. 1.67. Принципова схема пристрою з відредагованими значками загального проводу і джерела живлення

Контрольні питання

1. Як задати колір елементів і проводів на схемі в програмі Orcad?
2. Як заборонити друк координатної сітки і не під'єднаних контактів в Orcad?
3. Які варіанти відображення координатної сітки передбачені в програмі?
4. Який порядок створення, редагування і зберігання нових елементів у Orcad?
5. Який порядок створення, редагування і зберігання складних елементів в Orcad?
6. Як розмістити схему, створену в Orcad, на кількох аркушах?
7. Як зв'язати між собою аркуші, якщо схема розміщена на двох і більше аркушах, і показати зв'язок між елементами схеми?

Розділ 2. Створення складних принципових схем в ORCAD

2.1 Використання шин для з'єднання елементів на схемі

Для скорочення числа проводів на схемі можна кілька електрично не пов'язаних між собою провідників об'єднати в загальну лінію, яка називається шиною. Але при підключенні цих провідників до елементів схеми кожен провідник має бути показаний окремо.

При використанні в схемі ліній зв'язку об'єднаних в шину, ці лінії повинні бути пронумеровані або позначені однаковими числами або умовними кодами на обох кінцях (рис. 2.1).

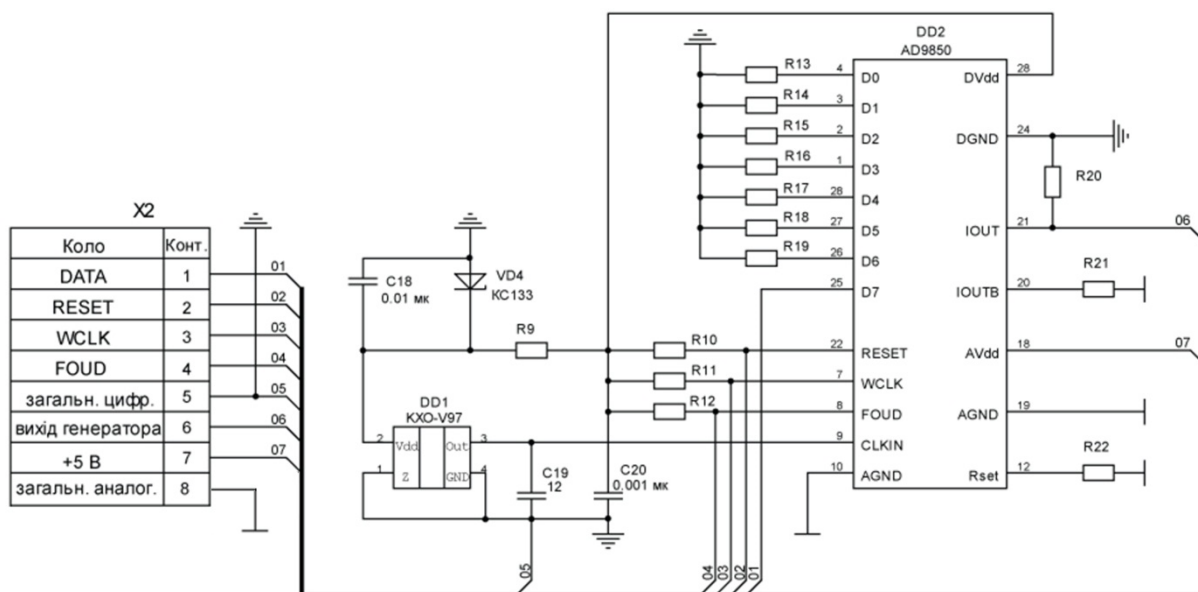


Рис. 2.1. Приклад виконання ліній зв'язку з використанням шини

Лінії зв'язку можна підключати до шини (об'єднувати в шину) під кутом 45 градусів (як показано на рис. 2.1) або під прямим кутом (рис. 2.2).

Якщо для виконання схеми використовується САПР, то лінії слід об'єднувати в шину під кутом 45 градусів (це правило закладено в схемних редакторах САПР).

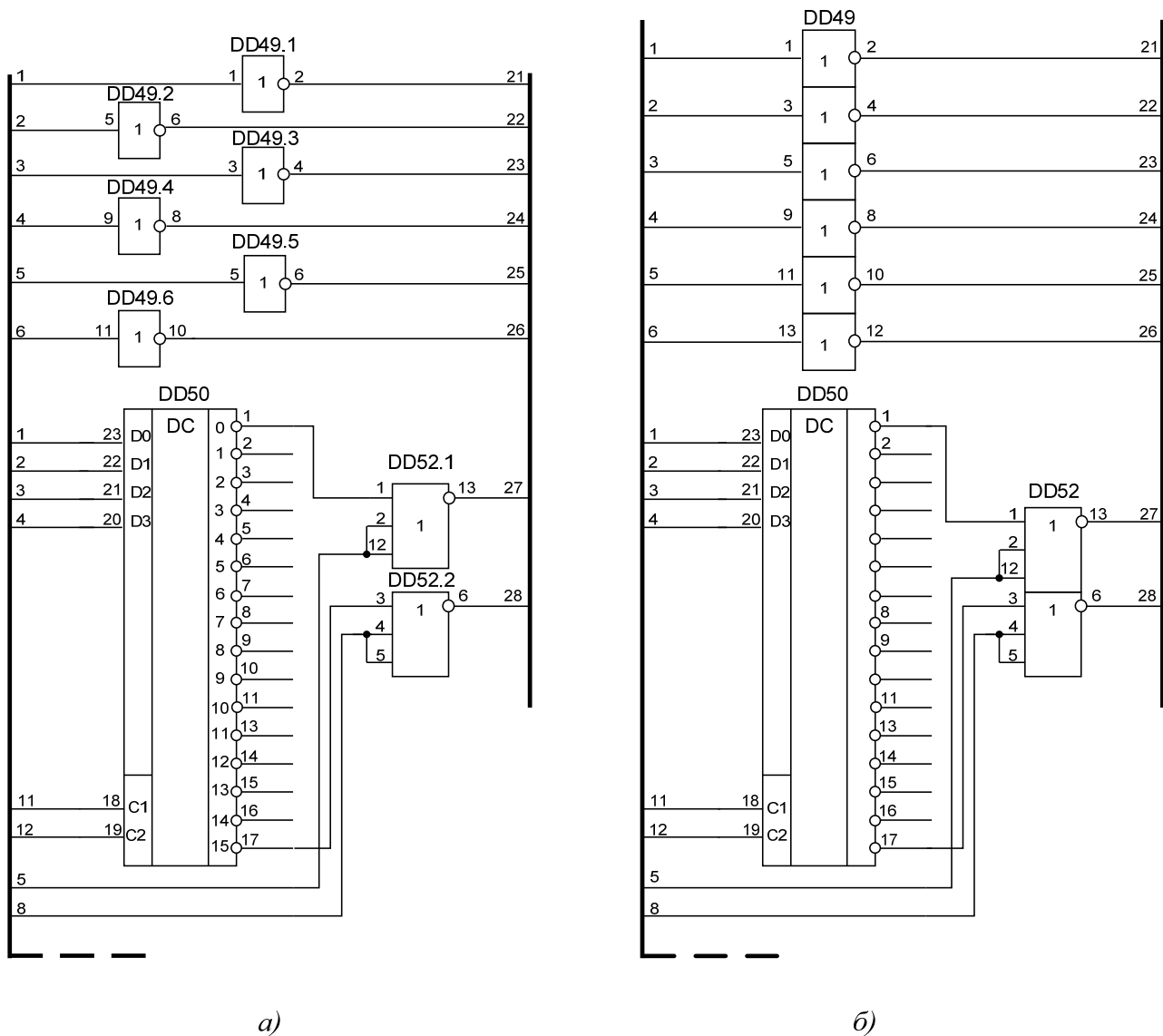


Рис. 2.2. Приклад введення проводів в шину під прямим кутом при розміщенні логічних елементів рознесеним (а) або поєднаним (б) способами

2.2 Створення функціонально-завершених блоків для скорочення числа елементів на схемі

Функціонально-завершеним вузлом називається елемент або група елементів, які можуть виконувати певну функцію. Наприклад, транзистор і два резистори можуть утворити насичений ключ, призначений для формування імпульсу по амплітуді.

Розглянемо приклад створення функціонально-завершеного блоку. Нехай необхідно зобразити принципову схему, що містить чотири однакові мікросхеми KP1554IE6, які з'єднані так, як показано на рис. 2.3.

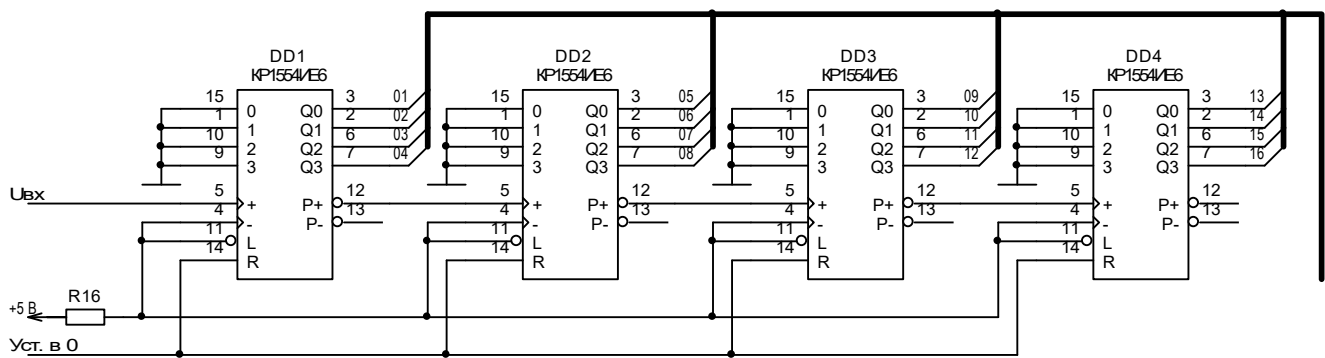


Рис. 2.3. Принципова схема десяткового лічильника, побудованого на мікросхемах KP1554IE6

Як випливає з рис. 2.3 схема містить однакові фрагменти, які повторюються чотири рази. Щоб зменшити місце, що займає схема, виділимо один з фрагментів і помістимо його в прямокутник, як показано на рис. 2.4.

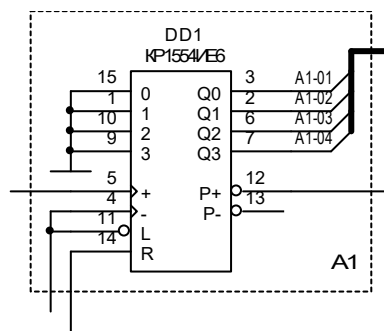


Рис. 2.4. Фрагмент схеми, що утворює функціонально завершений блок

Використовуючи таке позначення, можна побудувати спрощене зображення схеми, наведене на рис. 2.5.

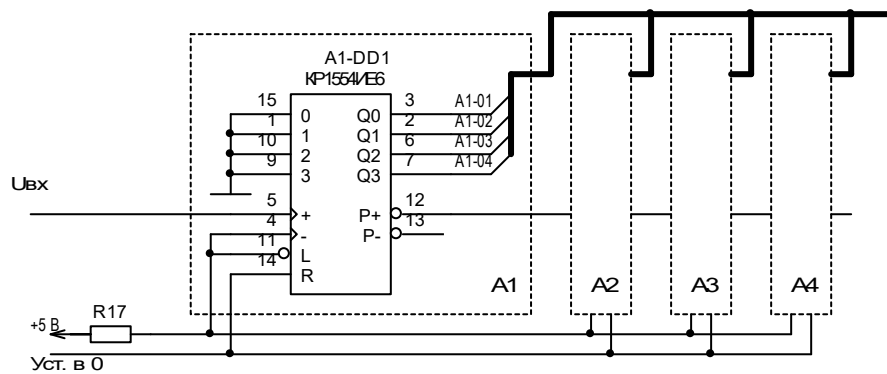


Рис. 2.5. Принципова схема десяткового лічильника, намальована з використанням функціонально-завершених блоків

Кожен блок позначається однією і тією ж літерою і цифрою, яка позначає номер блоку - A1, A2, A3, A4 і т.д. Якщо в схемі будуть використані ще блоки з іншим внутрішнім вмістом, їм потрібно призначити літеру В і відповідний позиційний номер.

Щоб позначити елементи в блоці і номера проводів, що входять в шину, перед відповідним позиційним позначенням або номером проводу додається літера з номером блоку і позиційне позначення елемента або номер провода. Наприклад, A1-R4, A1-01 і т.д.

При такому способі зображення схем позначення відповідають вимогам ЄСКД, але не вдається створити друковану плату в системі Orcad. Для створення таких блоків у Orcad передбачені “ієрархічні блоки” [1].

Будь який фрагмент схеми можна оформити у вигляді ієрархічного блоку, позначення якого являє собою прямокутник, і потім помістити його на схемі, що дозволяє зменшити її розміри. Інше застосування ієрархічних блоків – подання з їх допомогою повторюваних фрагментів схем: різних фільтрів, підсилювачів, випрямлячів, суматорів і т.п. Ієрархічний блок розміщується на схемі по команді **PlaceHierarchical Block** або натисканням на кнопку панелі інструментів. На рис. 2.6, а показано діалогове вікно цієї команди, в якому необхідно ввести позиційне позначення ієрархічного блоку (Reference) і тип ієрархічного блоку (Implementation Type).

Тип ієрархічного блоку може приймати наступні значення:

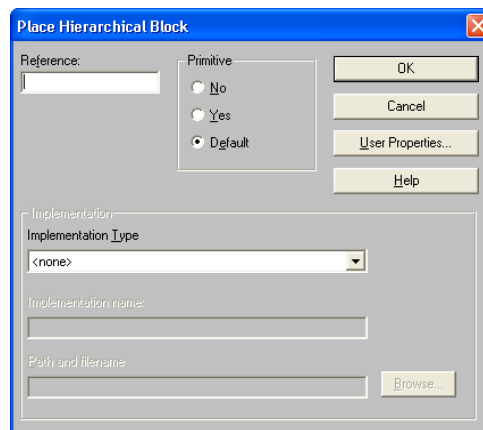
1. Schematic View – схема об’єкта;
2. VHDL – опис компонента мовою VHDL;
3. EDIF – список з’єднань у форматі EDIF;
4. Project – проект ПЛІС;
5. PSpice Model – файл математичної моделі у форматі PSpice; причому в цьому блоці необхідно вручну розмістити ієрархічні виводи;
6. PSpice Stimulus – файл зовнішнього впливу у форматі PSpice (причому в цьому блоці необхідно вручну розмістити ієрархічні виводи).

Крім того, після вибору типу ієрархічного блоку, стануть активними ще два рядки в цьому діалоговому вікні. Це **Implementation name** – ім’я ієрархічного блоку і **Path and filename** – повне ім’я файлу, в якому знаходиться опис ієрархічного блоку (не вказується, якщо файл розміщується в каталозі поточного проекту, в цьому випадку в якості назви його папки приймається ім’я ієрархічного блоку);

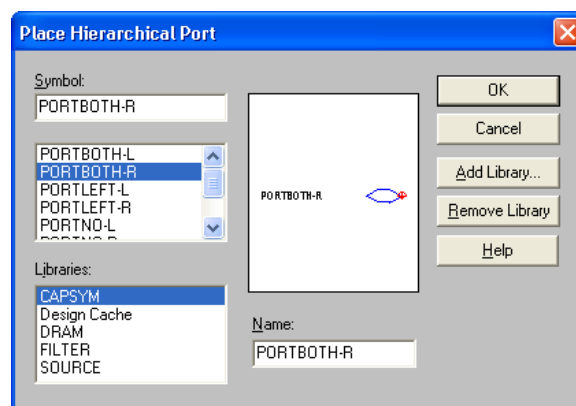
У рамці **Primitive** (базовий елемент) необхідно поставити позначку в потрібному місці: Yes – елементарний блок; No – блок, що має ієрархічну структуру, Default – встановлюється за замовчуванням (відповідно до налаштування конфігурації у закладці Hierarchy команди Options/Design Template).

Ввести додаткові установки блоку слід натиснувши кнопку **User Properties**.

Після закриття цього вікна курсором, на схемі наносяться прямокутні контури ієрархічного блоку і по команді **Place/Hierarchical Pin** або натисканням на кнопку панелі інструментів вводяться виводи цього блоку.



а)



б)

Рис. 2.6. Діалогові вікна створення ієрархічного блоку (а) і розміщення його виводів (б)

У діалоговому вікні команди (рис. 2.6, б) зазначаються:

- в рядку Name – ім'я виводу;
- в графі Type – тип виводу;
- 3 State – вивід цифрового компонента, що має три стани;
- Bidirectional – двонаправлений вивід цифрового компонента;
- Open Collector – вивід цифрового компонента типу відкритий колектор;
- Open Emitter – вивід цифрового компонента типу відкритий емітер;
- Output – вихід;
- Passive – вивід пасивного компонента;
- Power – виведення підключення до джерела живлення

- на панелі Width вибирається тип кола, який підключається до виводу;
- Scalar – одиночний коло;
- Bus – шина.

Щоб не відкривати це вікно кожен раз при розміщенні нового виводу, можна розмістити всі виводи блоку одного типу, а потім відредагувати таблицю всіх виводів (рис. 2.7), вибравши рядок **Edit Properties** у спливаючому меню [1].

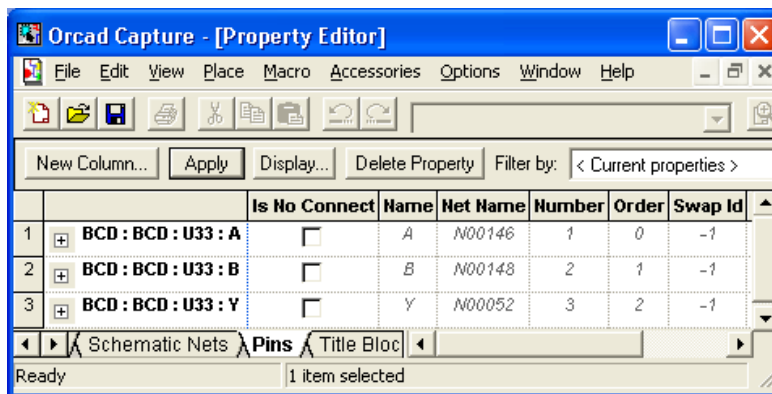


Рис. 2.7. Таблиця властивостей виводів

Після завершення команди **Place/Hierarchical Block** автоматично створюється папка з вказаним ім'ям (див. Рядки Implementation name, Path and filename на рис. 2.8). У цю папку необхідно помістити опис ієрархічного блоку у вигляді його схеми (якщо вибраний тип блоку Schematic View) або текстового опису мовою VHDL.

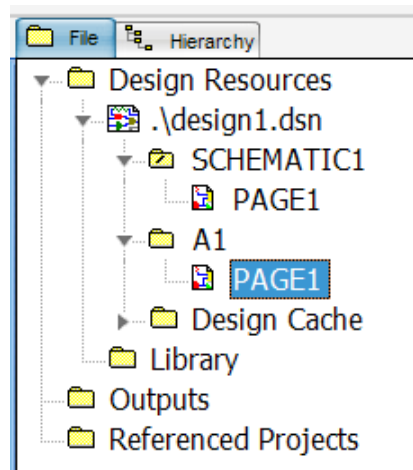


Рис. 2.8. Створення папки з ім'ям ієрархічного блоку A1

На рис. 2.9 наведено приклад схемного опису ієрархічного блоку. Колоам, які підключаються до виводів ієрархічного блоку, присвоюються імена, що збігаються з іменами відповідних виводів, або по команді Place/Hierarchical Port, або натисканням на кнопку панелі

інструментів вводяться зовнішні порти схеми цього блоку (імена портів також повинні збігатися з іменами відповідних виводів, щоб забезпечити їх електричне з'єднання).

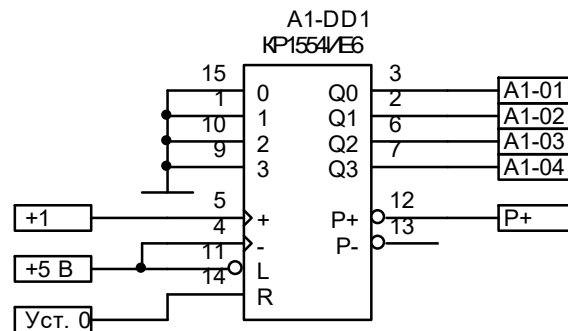


Рис. 2.9. Приклад схемного опису ієрархічного блоку

Сам ієрархічний блок виглядає, як показано на рис. 2.10.

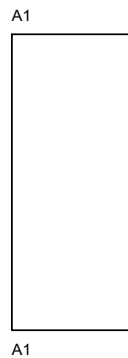


Рис. 2.10. Вид ієрархічного блоку на принциповій схемі до розміщення на ньому виводів

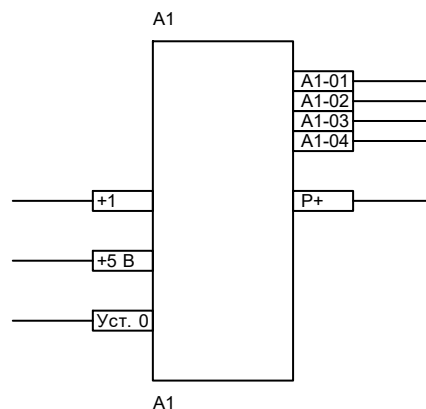


Рис. 2.11. Вид ієрархічного блоку на принциповій схемі після розміщення на ньому виводів

Як випливає з рис. 2.11 у полі ієрархічного блоку не видно принципової схеми. Щоб її побачити необхідно клацнути курсором “миші” всередині контуру ієрархічного блоку.

2.3 Розміщення принципової схеми на кількох аркушах

Якщо принципова схема не вміщується на одному аркуші, то її розміщують на кількох аркушах, а для зв'язку між окремими частинами схеми (якщо вона необхідна) відповідно до ЄСКД використовують шину з літерним позначенням (наприклад, А). Шину на першому і на другому аркуші розташовують на одному рівні по висоті. На першому аркуші праворуч, а на другому ліворуч, як показано на рис. 2.12.

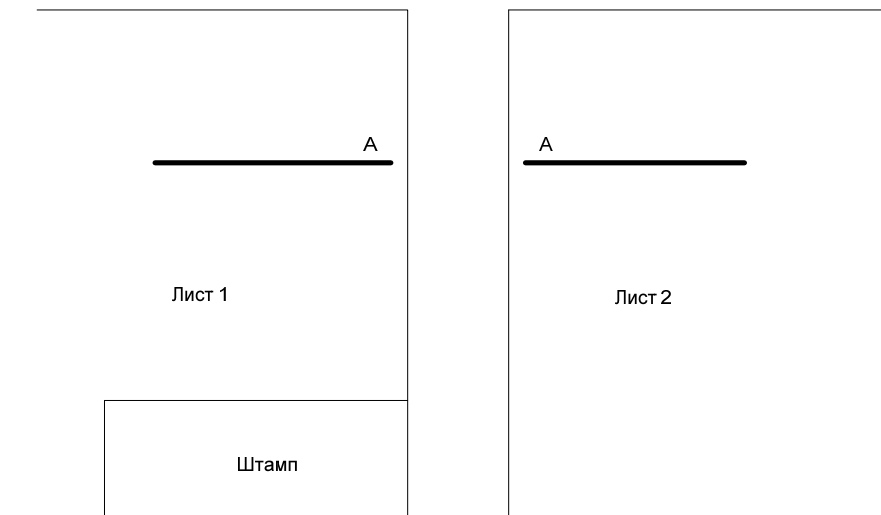


Рис. 2.12. З'єднання частин схеми, розміщених на окремих аркушах, за допомогою шин

На кожному аркуші оформляється штамп, в якому в графах Аркуш і Аркушів вказують число аркушів схеми і номер аркуша (рис. 2.13).

Літ.			Маса		Масштаб	
Аркуш 1			Аркушів 2			
НТУУ "КПІ", ФЕЛ , ДЗ-21						

Рис. 2.13. Заповнення штампу при виконанні схеми на кількох аркушах

У програмі Orcad передбачений інший спосіб з'єднання схеми, розташованої на різних аркушах.

Міжсторінкове з'єднання елементів використовується в багатолистових схемах. Для того щоб з'єднати два елементи на різних сторінках схеми, потрібно на першому аркуші схеми

в меню **PLACE** вибрати опцію **OFF-Page Connector**, в поле **Libraries** виділити бібліотеку **CAPSYM**, вибрати міжсторінковий порт, який підходить і приєднати його до провідника. У бібліотеці **CAPSYM** доступно два міжсторінкових порти (рис. 2.14). Один для розміщення на правій межі аркуша (**OFFPAGELEFT-R**), а другий – на лівій межі (**OFFPAGELEFT-L**).

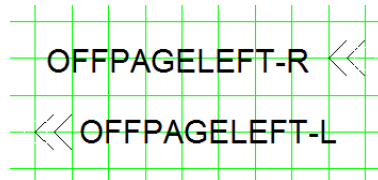


Рис. 2.14. Міжсторінкові порти в програмі Orcad

Для зміни назви порту можна виділити міжсторінковий порт і правою клавішею миші вибрати команду **Edit Properties** і в полі **Name** ввести ім'я порту. Другий спосіб простіший. Досить двічі клацнути лівою клавішею “миші” на назви порту, щоб відкрилося вікно **Display Properties**, у якому в рядку **Value** потрібно ввести потрібне ім'я. Наприклад, **Con_1**.

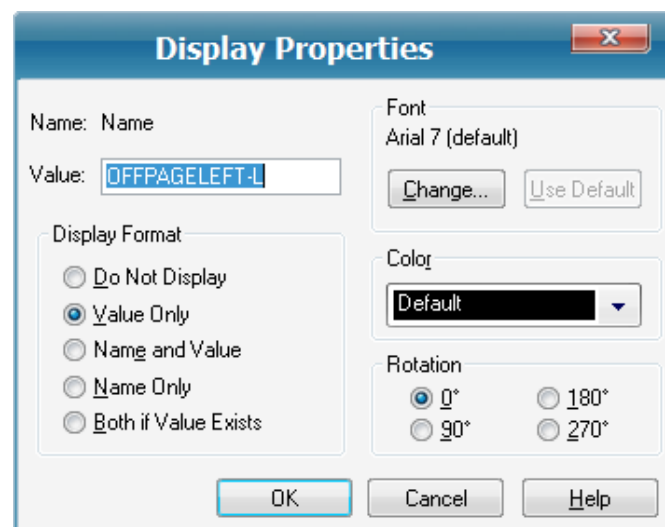


Рис. 2.15. Зміна назви порту у вікні **Display Properties**

Повторити всі ці операції на другому аркуші. При цьому імена міжсторінкових портів повинні збігатися. При з'єднанні шин з міжсторінковими портами необхідно, щоб число провідників, що входять в шину, на одному аркуші дорівнювало числу провідників, що виходять з шини на іншому аркуші (рис. 2.16).

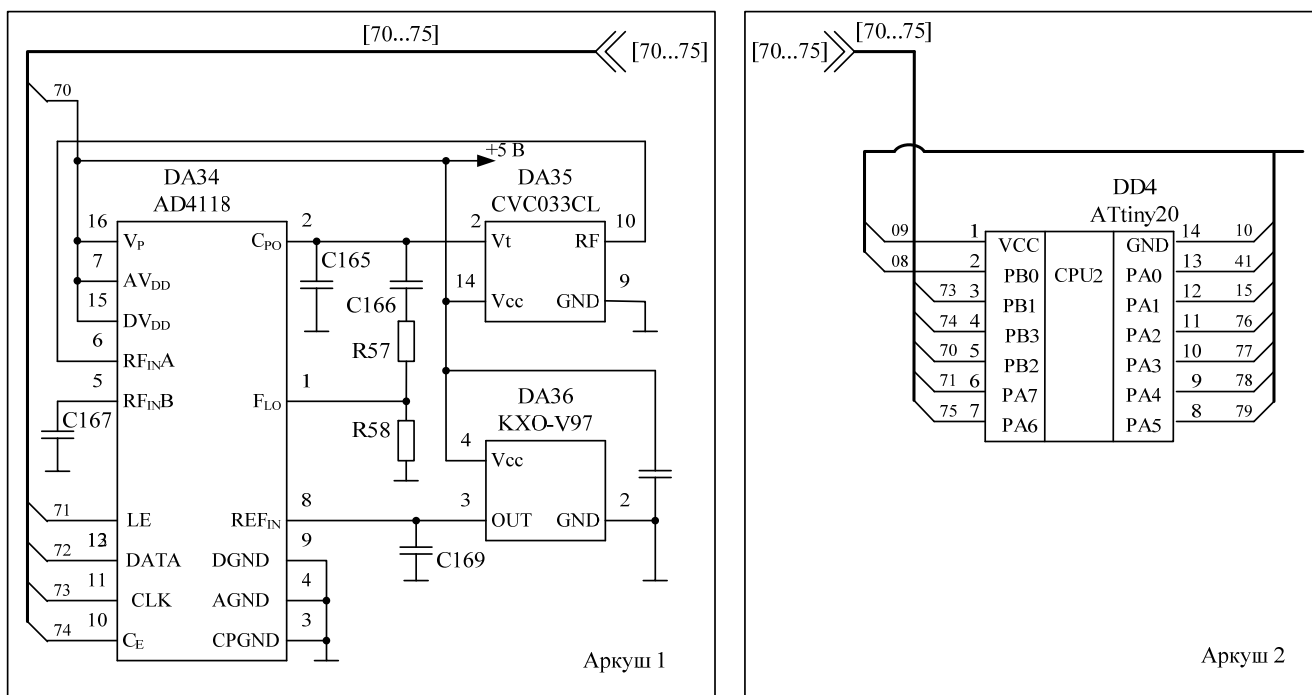


Рис. 2.16. Приклад міжсторінкових з'єднань

2.4 Перелік елементів до принципової схеми

Перелік елементів розміщують на першому аркуші схеми або виконують у вигляді окремих аркушів.

Перелік елементів оформляють у вигляді таблиці (рис. 2.17), яка заповнюється зверху до низу. Якщо перелік розміщують на першому аркуші схеми, то розташовують його, як правило, трохи вище основного напису схеми. Якщо при такому розміщенні недостатньо місця, то продовження переліку розміщують зліва від основного напису схеми.

Примітки:

1. У графі “Позиц. познач.” записують позиційне позначення елемента.
2. У графі “Позначення” записують позначення основного конструкторського документа.
3. У графі “Найменування” записують найменування елемента відповідно до документа, на базі якого цей елемент використаний, і номер документа (ГОСТ, ТУ).
4. Якщо необхідно відзначити технічні дані елемента, які не наводяться в нього найменуванні, то ці дані рекомендується вказувати в графі “Примітка”.
5. Якщо поле схеми розбите на зони, тоді в перелік елементів після графи “Позиц. познач.” розміщують графу “Зона” (розміром 8 мм), зменшуючи розмір графи “Позначення”.
6. При необхідності в перелік елементів можна вводити додаткові графи, збільшуючи розмір таблиці.

Поз. познач.	Позначення	Найменування	Кіл.	Примітка

Рис. 2.17. Загальний вигляд і розміри таблиці переліку елементів

Елементи в перелік записують у такому порядку:

а) елементи з буквено-цифровими позиційними позначеннями – групами в порядку розташування буквених позиційних позначень (в порядку латинського алфавіту). Наприклад, спочатку конденсатори (літера С), а потім мікросхеми (літера D). У межах кожної групи елементи, які мають одне і теж буквене позначення, розташовують у порядку збільшення порядкових номерів. Для полегшення здійснення процесу зміни, між окремими групами елементів, а також у випадку великої кількості елементів усередині груп і між елементами, дозволяється залишати кілька незаповнених рядків;

б) елементи з цифровими позиційними позначеннями – у порядку зростання номерів. Через певні інтервали дозволено залишати кілька незаповнених рядків; при цьому нумерація рядків повинна бути безперервною.

Елементи одного типу з однаковими електричними параметрами, які мають на схемі послідовні порядкові номери, можна записувати в перелік одним рядком. У цьому випадку в графі “Позиц. познач.” записують тільки буквені позначення з найменшим і найбільшим порядковими номерами, наприклад: R3, R4; C8 ... C12, а в графі “Кіл.” – загальну кількість таких елементів.

Потрібно звернути увагу на те, що елементи з однаковими номіналами, порядкові номери яких не послідовні, не можна записувати в одну графу “Поз. познач.”. **Завжди повинно дотримуватися правило за яким елемент з меншим порядковим номером не може бути записаний у переліку після елемента з великим номером.** Запис R3, R4, R8 неправильний, тому що в наступному рядку переліку елементів потрібно буде записати елемент з порядковим номером R5, що суперечить правилам.

При багаторазовому використанні в пристрої однотипних елементів для спрощення заповнення переліку елементи рекомендовано:

- замість повторення найменувань елементів (конденсатор, резистор і т.д.) у графі “Найменування” проставляти лапки або розміщувати ці найменування у вигляді заголовка;

- у разі застосування елементів, які відповідають умовам одного документа, замість повторення позначення цього документа потрібно проставляти лапки або розміщувати на полі схеми такий напис, як “Резистори по ГОСТ 7113-96”.

Якщо замість повторення найменувань елементів розміщують ці найменування у вигляді заголовка, то з таблиці можна виключити графу “Найменування”, збільшивши (рис. 4.2), відповідно, ширину графи “Позначення”.

Якщо на схемі позиційні позначення присвоєні елементам в межах приладів або функціональних груп, то в перелік елементи записують окремо для пристроїв і для функціональних груп. Запис елементів, які входять до кожного пристрою (функціональну групу), починають з відповідного заголовка. Якщо ж на схемі є елементи, які входять, крім приладів (функціональних груп), безпосередньо в пристрій, тоді заповнення переліку починають із запису зазначених елементів без заголовка.

Примітка.

Якщо в схемі застосовано кілька однакових пристроїв або функціональних груп, в переліку вказують кількість елементів, які входять в один пристрій (функціональну групу). Загальна кількість однакових пристроїв (функціональних груп) вказується у заголовку з позначенням цього пристрою (пристроїв) у графі “Кіл.”.

Якщо на схемі пристрою, який складається з декількох пристроїв, позиційні позначення присвоєні у межах всього пристрою, то можна записувати елементи в перелі роздільно по пристроях.

Якщо в схемі використані елементи, які не є самостійними конструкціями, тоді при записі їх у перелік до графи “Примітка” фіксуються позначення креслення тієї частини пристрою, в якій утворений даний елемент.

Якщо на схемі позначають номінали резисторів і конденсаторів, допускається використовувати такий спрощений образ позначення одиниць вимірювань.

Для резисторів:

- від 0 до 999 Ом – в Омах без вказівки одиниць виміру;
- від $1 \cdot 10^3$ до $99 \cdot 10^3$ Ом – в кілоомах з позначенням одиниць виміру літерою “к”;
- від $1 \cdot 10^6$ Ом і вище – у мегаомах із зазначенням одиниць виміру літерою “М”.

Для конденсаторів:

- від 0 до $9999 \cdot 10^{-12}$ Ф – в пікофарадах без вказівки одиниць виміру;
- від $1 \cdot 10^{-8}$ до $9999 \cdot 10^{-6}$ Ф – в мікрофарадах без вказівки одиниць виміру. У цьому випадку величини ємностей записують або у вигляді дрібних величин, або у вигляді цілих чисел, ставлячи після них через кому знак 0 (нуль), наприклад: 0,01; 0,2; 30,0; 50,0.

Номинальні значення опорів резисторів і ємностей конденсаторів стандартизовані. Для постійних резисторів, згідно ГОСТ 2825-67, встановлено 6 рядів: E6, E12, E24, E48, E96, E192, а для змінних резисторів, згідно ГОСТ 10318-80, встановлено ряд E6. Число після літери E вказує на кількість номінальних значень в кожному десятичному інтервалі (інтервал в якому значення номіналів змінюються в десять разів). Ряди номінальних значень елементів (резисторів, конденсаторів) наведені нижче.

Номинальні значення опорів резисторів і ємностей конденсаторів в кожній декаді відповідають зазначеним у табл. 4.1 числам, які отримані шляхом множення або ділення їх на 10^n , де n – ціле позитивне або негативне число, або дорівнює нулю.

Зона	Поз. познач.	Найменування	Кіл.	Примітка					
		Конденсатори К10-43 ОЖ0.460.165ТУ							
		Конденсатори К10-17 ОЖ0.460.107ТУ							
		Конденсатори К50-35 ОЖ0.464.214ТУ							
	C1...C8	K10-43а-МП0-1000 пФ – 1%-5-В	8						
	C9	K10-17-26-Н50-0,1 мкФ – 10%-2.5-В	1						
	C11	K50-35-16В-100 мкФ-И-В-А	1						
		Мікросхеми							
	DA1	MUX-24	1	Analog Devices					
	DA2...DA8	AD845	7	Analog Devices					
	DD1, DD2	K561ЛН2 6К0.348.457-012ТУ	2						
		Резистори С2-23 ОЖ0.467.104ТУ							
		Резистори С2-29 ОЖ0.467.099ТУ							
	R1	C2-23-0,125-5,1 кОм±5%-А-В-В	1						
	R2	C2-29-0,125-10 кОм±0,5%-А-В-В	1						
	R3... R8	C2-23-0,125-18 кОм±5%-А-В-В	6						
ЕТДФ.465235.015 ПЕ									
Зм.	Арк.	№ докум	Підпис	Дата	Генератор імпульсів Перелік елементів				
Розроб.		Петренко		12.11.16					
Перев.									
Н. контр.					НТУУ “КПІ”, ФЕЛ, ДЗ-82				

Затв.	Ліхтарчук		18.11.16		
-------	-----------	--	----------	--	--

Рис. 2.18. Приклад переліку елементів з найменуваннями, оформленими
у вигляді заголовків

Таблиця 2.1. Ряди номінальних значень опорів постійних резисторів і ємностей конденсаторів

Ряд	Числові коефіцієнти											
E6	1	1.5	2.2	3.3	4.7	6.8						
E12	1	1.2	1.5	1.8	2.2	2.7	3.3	3.9	4.7	5.6	6.8	8.2
E24	1	1.1	1.2	1.3	1.5	1.6	1.8	2	2.2	2.4	2.7	3
	3.3	3.6	3.9	4.3	4.7	5.1	5.6	6.2	6.8	7.5	8.2	9.1
E48	1	1.05	1.1	1.15	1.21	1.27	1.3	1.4	1.47	1.54	1.62	1.69
	1.78	1.87	1.96	2.05	2.15	2.26	2.37	2.49	2.61	2.74	2.81	3.01
	3.16	3.32	3.48	3.65	3.83	4.02	4.22	4.42	4.64	4.87	5.11	5.36
	5.62	5.9	6.19	6.49	6.81	7.15	7.5	7.87	8.25	8.66	9.09	9.53
E96	1	1.02	1.05	1.07	1.1	1.13	1.15	1.18	1.21	1.24	1.27	1.3
	1.33	1.37	1.4	1.43	1.47	1.5	1.54	1.58	1.62	1.65	1.69	1.74
	1.78	1.82	1.87	1.91	1.96	2	2.05	2.1	2.15	2.21	2.26	2.32
	2.37	2.43	2.49	2.55	2.61	2.67	2.74	2.8	2.87	2.94	3.01	3.09
	3.16	3.24	3.32	3.4	3.48	3.57	3.65	3.74	3.83	3.92	4.02	4.12
	4.22	4.32	4.42	4.53	4.64	4.75	4.87	4.99	5.11	5.23	5.36	5.49
	5.62	5.76	5.9	6.04	6.19	6.34	6.49	6.65	6.81	6.98	7.15	7.32
	7.5	7.58	7.87	8.06	8.25	8.45	8.66	8.87	9.09	9.31	9.53	9.76
E192	1	1.01	1.02	1.04	1.05	1.06	1.07	1.09	1.1	1.11	1.13	1.14
	1.15	1.17	1.18	1.2	1.21	1.23	1.24	1.26	1.27	1.29	1.3	1.32
	1.33	1.35	1.37	1.38	1.4	1.42	1.43	1.45	1.47	1.49	1.5	1.52
	1.54	1.56	1.58	1.6	1.62	1.64	1.65	1.67	1.69	1.72	1.74	1.76
	1.78	1.8	1.82	1.84	1.87	1.89	1.91	1.93	1.96	1.98	2	2.03
	2.05	2.08	2.1	2.13	2.15	2.18	2.21	2.23	2.26	2.29	2.32	2.34
	2.37	2.4	2.43	2.46	2.49	2.52	2.55	2.58	2.61	2.64	2.67	2.71
	2.74	2.77	2.8	2.84	2.87	2.91	2.94	2.98	3.01	3.05	3.09	3.13
	3.16	3.2	3.24	3.28	3.32	3.36	3.4	3.44	3.48	3.52	3.57	3.61
	3.65	3.7	3.74	3.79	3.83	3.88	3.92	3.97	4.02	4.07	4.12	4.17
	4.22	4.27	4.32	4.37	4.42	4.48	4.53	4.59	4.64	4.7	4.75	4.81
	4.87	4.93	4.99	5.05	5.11	5.17	5.23	5.3	5.36	5.42	5.49	5.56
	5.62	5.69	5.76	5.83	5.9	5.97	6.04	6.12	6.19	6.26	6.34	6.42
	6.49	6.57	6.65	6.73	6.81	6.9	6.98	7.06	7.15	7.23	7.32	7.41
	7.5	7.59	7.68	7.77	7.87	7.95	8.06	8.16	8.25	8.35	8.45	8.56
	8.66	8.76	8.87	8.98	9.09	9.2	9.31	9.43	9.53	9.65	9.76	9.88

Примітки:

1. Якщо позначення виводів привласнені умовно, відповідні вказівки розміщують на полі схеми.

2. Якщо в пристрої використано кілька однотипних елементів (пристроїв), то позначення виводів можна вказувати тільки на одному з елементів (пристроїв) за умови, що розташування їх виводів щодо графічних позначень однакове.

У разі використання рознесеного способу зображення однотипних елементів (пристроїв) позначення виводів вказують на кожній складовій частині елемента (пристрою).

На схемі біля умовних графічних позначень елементів, призначення або використання яких в умовах експлуатації потребує пояснення (наприклад, перемикачі, потенціометри, запобіжники тощо), повинні бути розміщені відповідні написи. Написи, які призначені для нанесення на схему, пишуть в лапках. Наприклад, струм на який розрахований запобіжник “3 А”.

На схемі рекомендовано вказувати характеристики вхідних і вихідних кіл пристрою (частота, напруга, сила струму, опір, індуктивність і т.п.), а також параметри, які необхідно виміряти в місцях контрольних контактів і т.п. Якщо неможливо вказати характеристики або параметри вхідних і вихідних кіл, то вказують найменування кіл або величин, які треба контролювати.

Параметри резисторів і конденсаторів наведені в довіднику [5]. Там наведені приклади запису значень ємності і опору в перелік елементів.

2.5 Температурний коефіцієнт ємності (ТКЄ)

Величина, що застосовується для характеристики конденсаторів з лінійною залежністю ємності від температури і рівна відносній зміні ємності при зміні температури навколишнього середовища на один градус Цельсія (Кельвіна), називається температурним коефіцієнтом ємності (ТКЄ).

Табл. 2.2. Конденсатори з ненормованим ТКЄ

Група ТКЄ	Допуск % (в діапазоні температур -60...85 °C)	Буквенний код	Колір*
H10	±10	B	помаранчевий (+чорний)
H20	±20	Z	помаранчевий (+червоний)

H30	±30	D	помаранчевий (+зелений)
H50	±50	X	помаранчевий (+блакитний)
H70	±70	E	помаранчевий (+фіолетовий)
H90	±90	F	помаранчевий (+білий)

* Сучасне колірне кодування. Кольорові смужки або точки.

Другий колір може бути представлений кольором корпусу.

Табл. 2.3. Конденсатори з лінійною залежністю від температури

Позначення ГОСТ	Міжнародне позначення	ТКЄ (ppm/°C) *	Буквенн ий код	Колір **
П100	P100	+100	A	червоний (+фіолетовий)
П33		+33	N	сірий
МП0	NP0	0 (+30...-75)	C	чорний
M33	N030	-33 (+30...-80)	H	коричневий
M47	N050	-47 (+30...-80)	M	жовтий
M75	N080	-75 (+30...-80)	L	червоний
M150	N150	-150 (+30...-105)	P	помаранчевий
M220	N220	-220 (+30...-120)	R	жовтий
M330	N330	-330 (+60...-180)	S	зелений
M470	N470	-470 (+60...-210)	T	блакитний
M750	N750	-750 (+120...-330)	U	фіолетовий
M1500	N1500	-1500(-1300)	V	помаранчевий (+помаранчевий)
M2200	N2200	-2200	K	жовтий (+помаранчевий)

* У дужках наведено реальний розкид для імпортованих конденсаторів в діапазоні температур - 55...85 °C, 1 ppm = 0,001 ‰ = 0,0001 % = 0,000001 = 10⁻⁶.

** Сучасне колірне кодування. Кольорові смужки або точки. Другий колір може бути представлений кольором корпусу.

1 ppm = 0,001 ‰ = 0,0001 % = 0,000001 = 10⁻⁶

Табл. 2.4. Конденсатори з нелінійною залежністю від температури

Група ТКЄ *	Допуск (%)	Температура ** (°C)	Буквенний код ***	Колір ***
Y5F	±7,5	-30...+85		

Y5P	± 10	-30...+85		срібний
Y5R		-30...+85		сірий
Y5S	± 22	-30...+85	R	коричневий
Y5U	+22...-56	-30...+85	S	
Y5V (2F)	+22...-82	-30...+85	A	
X5F	$\pm 7,5$	-55...+85		
X5P	± 10	-55...+85		
X5S	± 22	-55...+85		
X5U	+22...-56	-55...+85		синій
X5V	+22...-82	-55...+85		
X7R (2R)	± 15	-55...+85		
Z5F	$\pm 7,5$	-10...+85	B	
Z5P	± 0	-10...+85	C	
Z5S	± 22	-10...+85		
Z5U (2E)	+22...-56	-10...+85	E	
Z5V	+22...-82	-10...+85	F	зелений
SLO (GP)	+150...-1500	-55...+150		білий

* Позначення приведено відповідно до стандарту EIA, в дужках – IEC.

** Залежно від технологій, якими володіє фірма, діапазон може бути іншим.

*** Відповідно до EIA. Деякі фірми користуються іншим кодуванням.

2.6 Основні параметри резисторів

Температурний коефіцієнт електричного опору (ТКО) – величина, рівна відносній зміні електричного опору ділянки електричного кола або питомого опору речовини при зміні температури на одиницю. ТКО вимірюється в ppm/°C.

Температурний коефіцієнт опору (ТКО) характеризується відносною зміною опору резистора при зміні температури навколишнього середовища на 1°C. У недротяних резисторів, застосовуваних у БРЕА, ТКО не перевищує $\pm 0,04...0,2\%$, а у дротяних – $\pm 0,003...0,2\%$.

Резистори одного і того ж номіналу, що випускаються промисловістю, мають розкид опорів. Значення можливого розкиду визначається точністю резистора. Випускають резистори з точністю 20%, 10%, 5%, і т. д. аж до 0,01%. Номінали резисторів не довільні: їх значення вибираються зі спеціальних номінальних рядів, найбільш часто з номінальних рядів E12 або

E24 (для резисторів з точністю до 5%), для більш точних резисторів використовуються більш точні ряди (наприклад, E48).

Ряди E24 і E12, точність 2%, 5% і 10%.

Резистори, що випускаються промисловістю, характеризуються також певним значенням максимальної розсіюваною потужності 0.01, 0.025, 0.05, 0.062, 0.125, 0.5, 1, 2, 3, 4, 5, 8, 10, 16, 25, 40, 63, 100, 160, 250, 500 Вт.

Контрольні питання

1. Які правила введення проводів в шину?
2. Що таке ієрархічний блок і в яких випадках він використовується?
3. Як здійснюється нумерація проводів в шині?
4. Як позначаються виводи ієрархічного блоку?
5. Як здійснюється нумерація елементів в програмі Orcad?
6. Які правила складання переліку елементів?
7. У якому порядку розміщуються елементи в переліку?
8. Як записується значення ємності конденсаторів?
9. Як знайти потрібну інформацію про номінал елемента і про форму запису до переліку елементів?

Розділ 3. Редактор векторної графіки Visio

3.1 Налаштування інтерфейсу користувача

Більшість програм, пов'язаних з графікою, передбачає наявність у користувача певних художніх навичок, однак, за допомогою Visio відобразити важливі речі наочно значно простіше. Варто тільки відкрити шаблон, перетягнути документ з потрібною фігурою і, як останній штрих, застосувати теми. Є можливість приступити до роботи без будь-якої попередньої підготовки. У Office Visio+2007 за допомогою вікна, яке називається “Приступаючи до роботи”, можна точно підібрати відповідний шаблон: “Бізнес”, “Блок-схеми”, “Мережа”, “Розклади”, “Техніка”, “Плани поверхів” та ін. (рис. 3.1). За бажанням появу цього вікна при запуску програми можна відключити [6].

Крім того, попередній перегляд шаблонів у вигляді збільшених ескізів, а також опис кожного шаблону, допомагають швидко знайти найбільш підходящі для схем шаблони.

Для першого запуску програми виберемо шаблон **“Блок-схема” – Проста блок-схема**. У вікні (рис. 3.2) зверху розташовується меню, яке дуже схоже на меню Microsoft Word, а ліворуч розташовуються шаблони фігур: фігури простої блок-схеми, стрілки, фонові рисунки, рамки і заголовки.

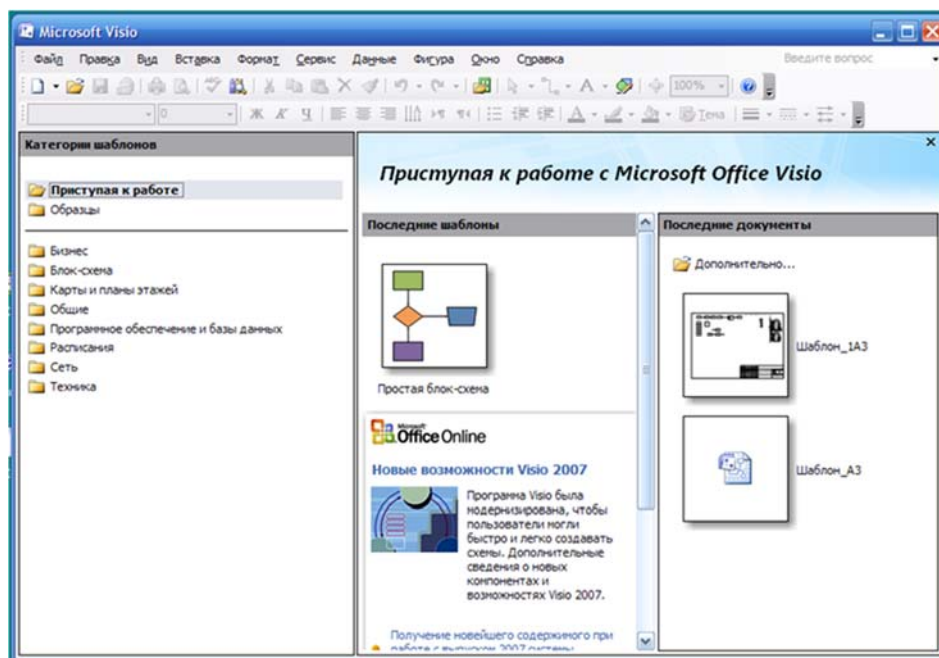


Рис. 3.1 – Вікно “Приступаючи до роботи з Microsoft Office Visio”

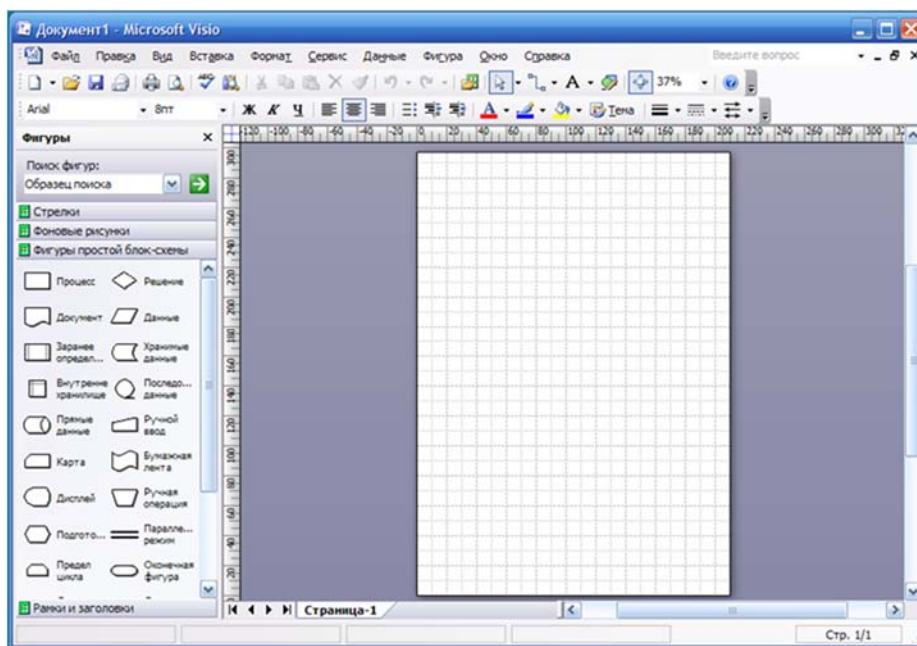


Рис. 3.2. Вікно, що відкривається після вибору шаблону
“Проста блок-схема”

У бібліотеках Visio таких шаблонів фігур дуже багато. Їх можна підключати через пункт меню **Файл/Фігури** (рис. 3.3) і, вибравши відповідну тему, відкрити список шаблонів фігур по цій темі (рис. 3.4).

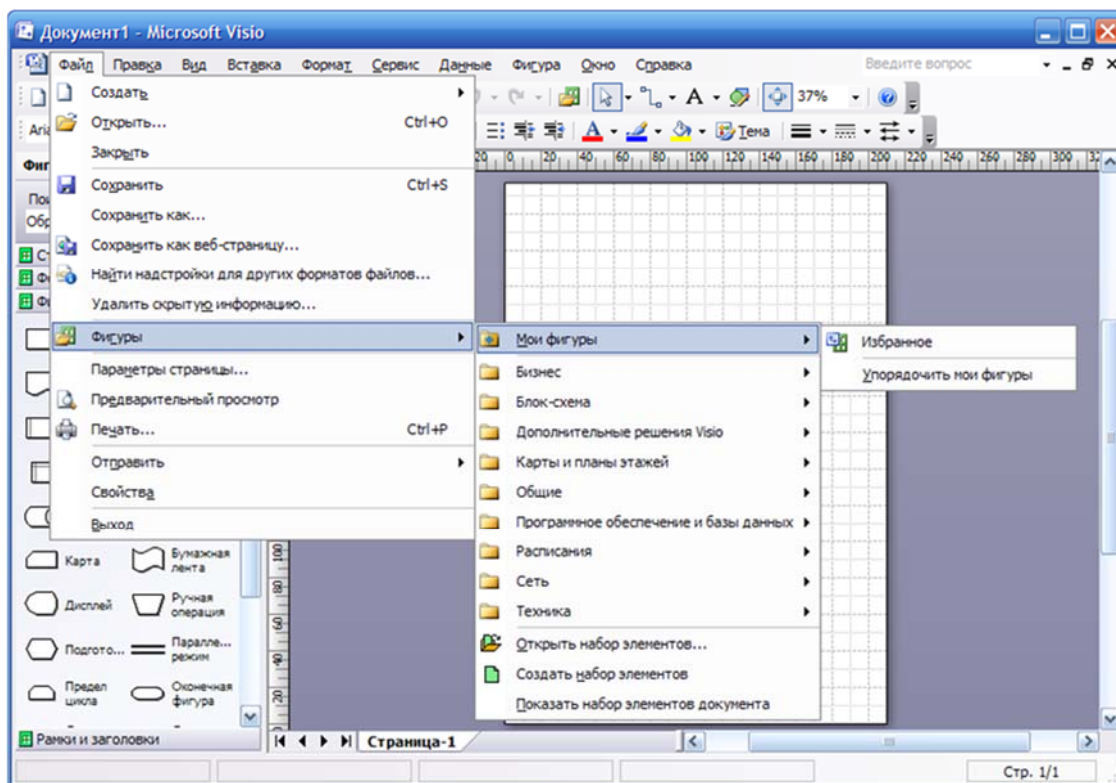


Рис. 3.3. Вікно вибору шаблонів фігур

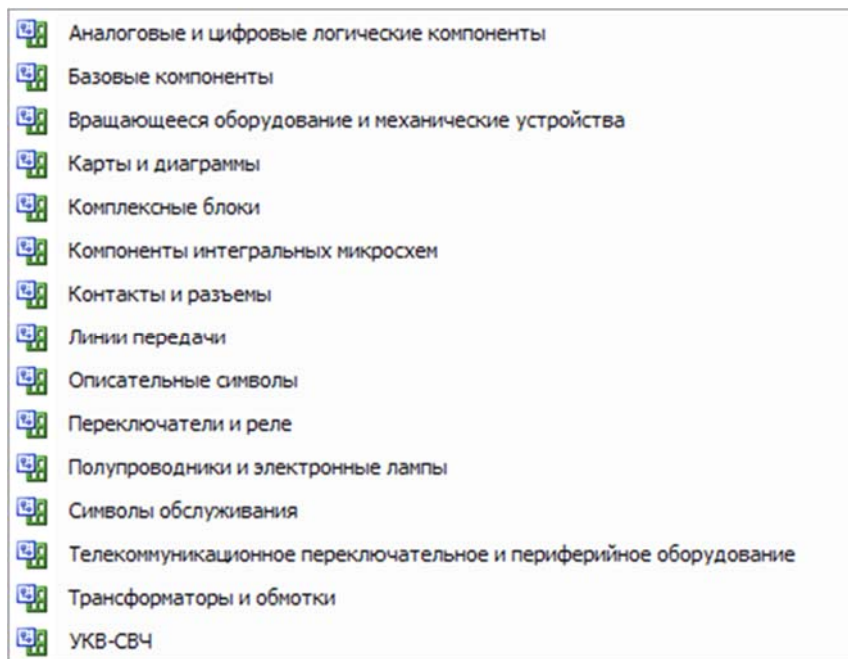


Рис. 3.4. Шаблоны фігур однієї з бібліотек “Техніка”

Для зручності роботи з програмою необхідно налаштувати інтерфейс користувача, включивши додаткові панелі інструментів. Для їх підключення необхідно курсор “миші” помістити на вільне поле поряд з панеллю інструментів і натиснути праву кнопку. У контекстному меню (рис. 3.5) слід поставити пташки (включити) панелі “Дія”, “Прив'язати і приклеїти”, “Рис.”, “Формат тексту” і “Формат фігури”.

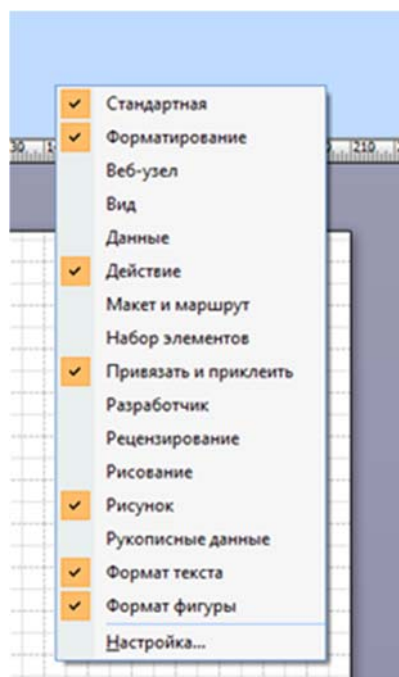


Рис. 3.5. Включення додаткових панелей інструментів

Включені панелі слід шляхом перетягування розмістити як показано на рис. 3.6.

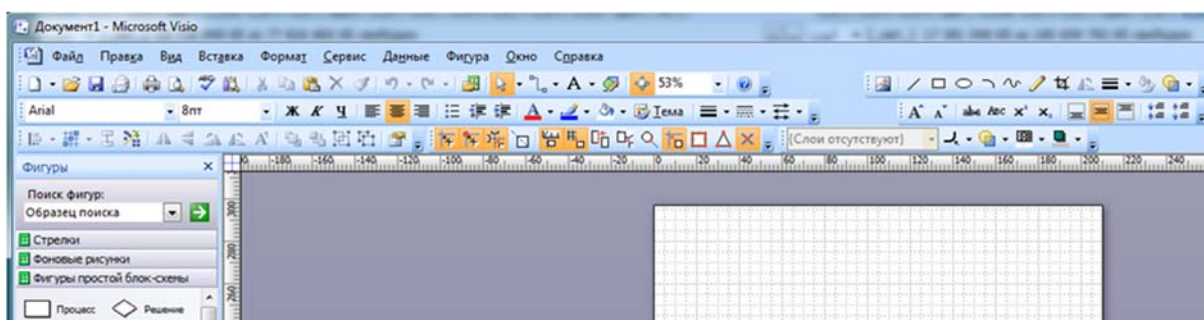


Рис. 3.6. Розміщення додаткових панелей інструментів

Після цього необхідно налаштувати параметри сторінки. Для цього в меню **Файл** вибрати пункт **Параметри сторінки** і у вікні (рис. 3.7) вибрати необхідні параметри.

У цьому вікні є декілька закладок:

Налаштування друку (рис. 3.8) – задаються параметри принтера (за замовчуванням формат аркуша A4).

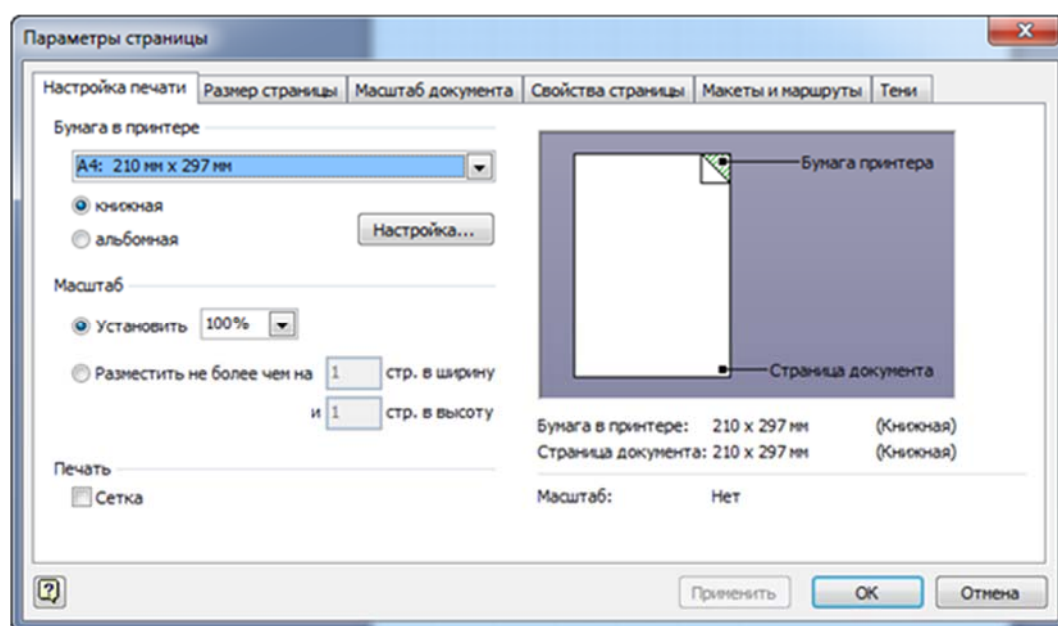


Рис. 3.7. Вікно налаштування параметрів сторінки – “Налаштування друку”

Розмір сторінки (рис. 3.8) – або залишається розмір як в принтері, або позначається пункт “Зумовлений розмір” і потім вибирається розмір аркуша. Для роботи знадобиться формат аркуша A3 в метричній системі мір. При необхідності вибрати нестандартний розмір

аркуша позначається пункт “Інший розмір аркуша” і вводиться розмір у відповідні вікна. Після цього задається орієнтація сторінки. Для роботи необхідно вибрати альбомну орієнтацію.

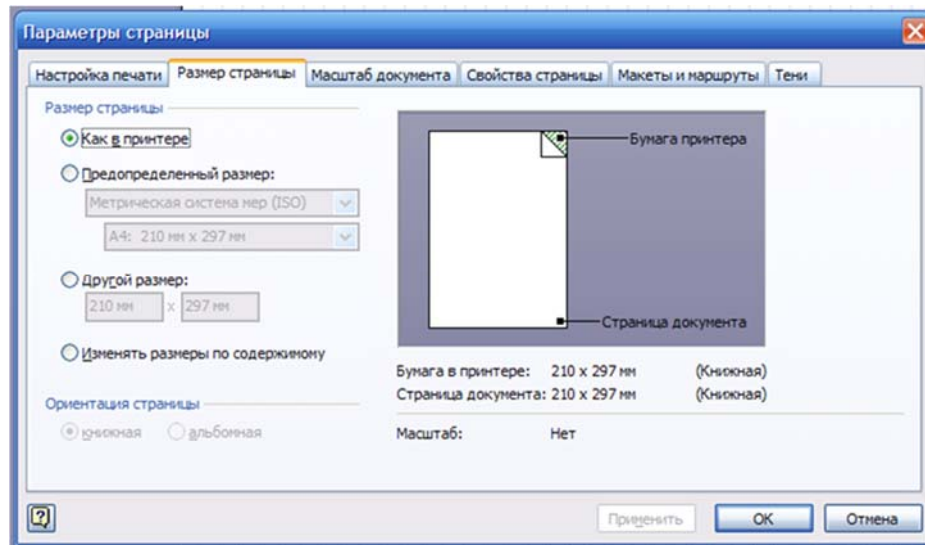


Рис. 3.8. Вікно налаштування параметрів сторінки – “Розмір сторінки”

Масштаб документа (рис. 3.9) – за замовчуванням 1: 1. При необхідності його можна легко змінити. На рис. 3.9 в сірому вікні видно який розмір паперу принтера і розмір сторінки документа, встановлений на попередньому кроці. Порівняйте з рис. 3.8.

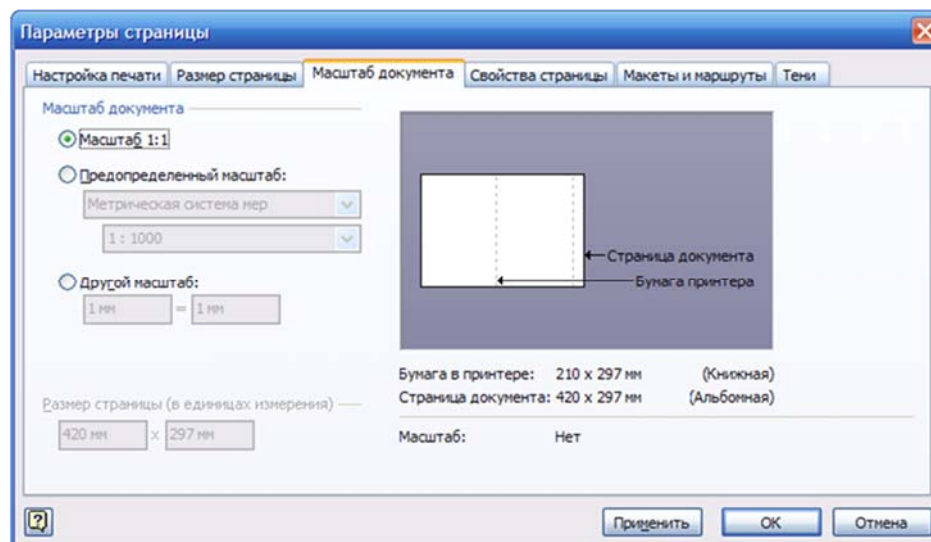


Рис. 3.9. Вікно налаштування параметрів сторінки – “Масштаб документа”

Властивості сторінки (рис. 3.10) – задаються одиниці виміру і положення сторінки (підкладка або сторінка знаходиться на передньому плані). Якщо за замовчуванням не встановлені одиниці виміру мм, потрібно це зробити.

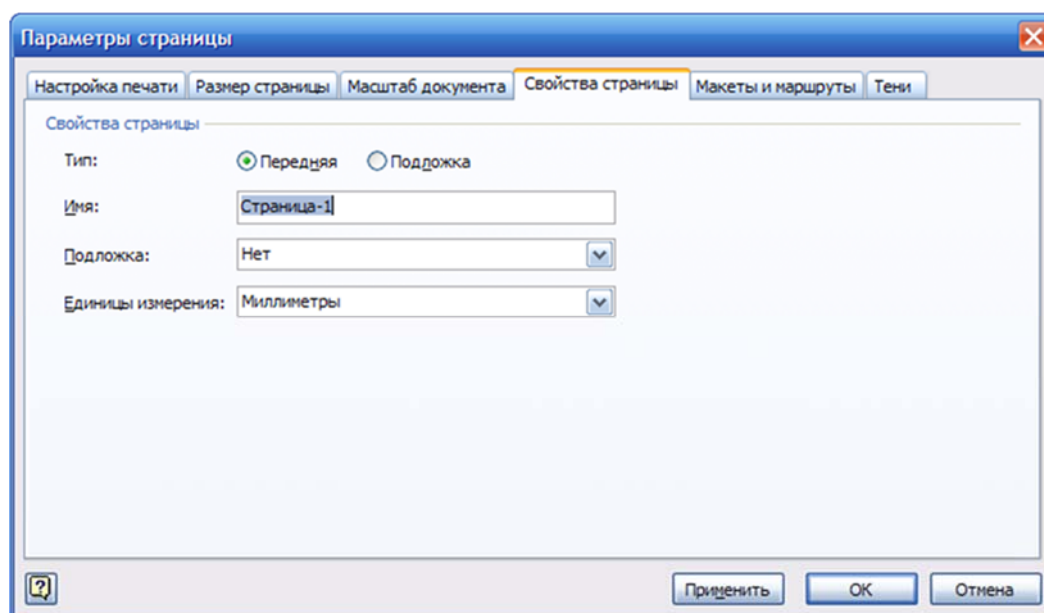


Рис. 3.10. Вікно налаштування параметрів сторінки – “Масштаб документа”

В закладках “Макети і маршрути” та “Тіні” можна нічого не змінювати, так як цими параметрами для виконання функціональних схем і рисунків можна не користуватися. У закладці “Макети і маршрути” задається стиль виконання блок-схеми алгоритму або програми (при завантаженні програми був вибраний шаблон “Проста блок-схема”), а в закладці “Тіні” – розташування тіні по відношенню до об’єкта і відстань тіні від об’єкта.

Після завершення налаштувань параметрів сторінки слід натиснути кнопку ОК.

Відкриється робочий аркуш заданого розміру. На наступному кроці необхідно налаштувати сітку і параметри прив’язки до сітки. У Visio передбачена можливість використання фіксованої сітки та динамічно змінюваної сітки. У меню “Сервіс” необхідно вибрати пункт “Лінійка і сітка” (рис. 3.11).

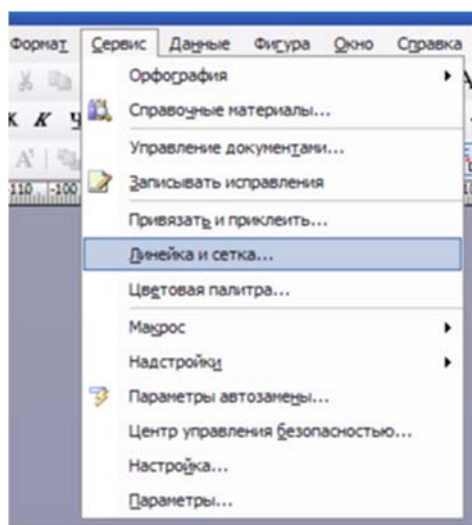


Рис. 3.11. Вибір пункту меню “Лінійка і сітка”

У вікні (рис. 3.12) необхідно задати мінімальні інтервали по горизонталі і по вертикалі 2,5 мм (при необхідності можна задати інший необхідний розмір), у віконцях “Інтервал між лініями сітки” по горизонталі і по вертикалі встановити “Фіксована”. Всі інші варіанти інтервалу створюють динамічну сітку, масштаб якої змінюється при збільшенні або зменшенні рисунка. Після завершення налаштувань параметрів сітки слід натиснути кнопку ОК і перейти до налаштування панелі інструментів “Прив’язати і приклеїти” (рис. 3.13).

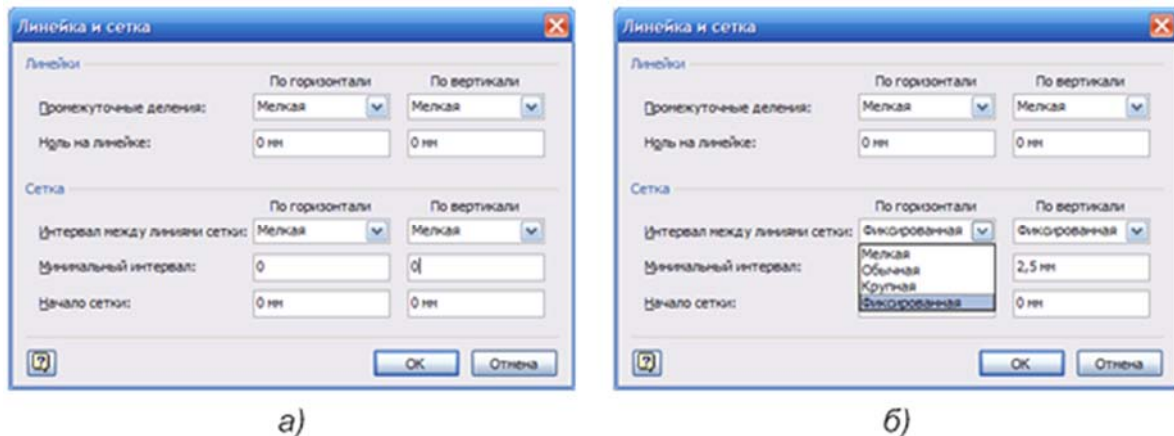


Рис. 3.12. Вікно налаштування параметрів сітки

На рис. 3.13,а показаний початковий стан цієї панелі. Необхідно встановити прив’язку відповідно до рис. 3.13,б. Призначення кнопок на цій панелі наведено на рис. 3.14.



Рис. 3.13. Налаштування панелі “Прив’язати і приклеїти”
за замовчуванням (а) і після налаштування (б)

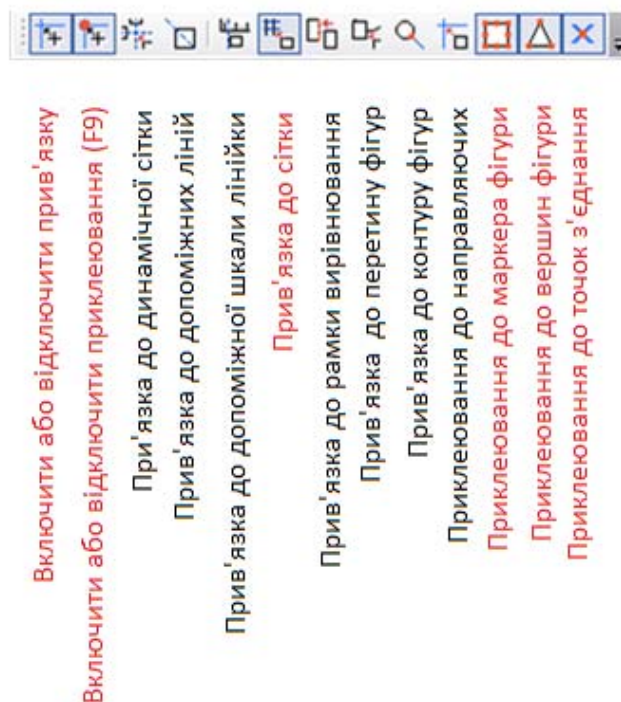


Рис. 3.14. Призначення кнопок панелі “Прив’язати і приклеїти”

Панель інструментів “Дія” (рис. 3.15) призначена для вирівнювання і дзеркального відображення фігур по вертикалі і горизонталі, повороту фігур і тексту на фіксований кут 90 градусів за годинниковою або проти годинникової стрілки, переміщенні об’єкта або фігури на передній або на задній план (жовтий прямокутник між двома сірими), групування і розгрупування декількох об’єктів (два пустотілих прямокутника). При підведенні курсору “миші” до будь-якої піктограми виводиться підказка про призначення кнопки.



Рис. 3.15. Панель інструментів “Дія”

Панель інструментів “Формат тексту” (рис. 3.16) містить зрозумілі по позначенню піктограми. Слід звернути піктограми з прямокутниками, в яких нанесено по три горизонтальних штриха – положення тексту в нижній частині, посередині і у верхній частині напису.



Рис. 3.16. Панель інструментів “Формат тексту”

Панель інструментів “Рисування” (рис. 3.17) містить інструменти рисування прямокутників, еліпсів і кіл, прямих ліній, дуг, ліній складної конфігурації і олівець, який дозволяє коригувати вже нарисовану лінію.

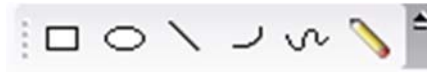


Рис. 3.17. Панель інструментів “Рисування”

Застереження! Не використовуйте готові фігури прямокутників з шаблону фігур для рисування функціональних схем, а рисуйте їх інструментом “прямокутник” з панелі інструментів “Рисування”. З’єднувати елементи схем можна тільки інструментом “Лінія” з панелі інструментів “Рисування”.

Для того щоб легко контролювати параметри використовуваних фігур (довжина, ширина, кут повороту) необхідно включити вікно “Розмір і положення” через меню “Вигляд” (рис. 3.18).

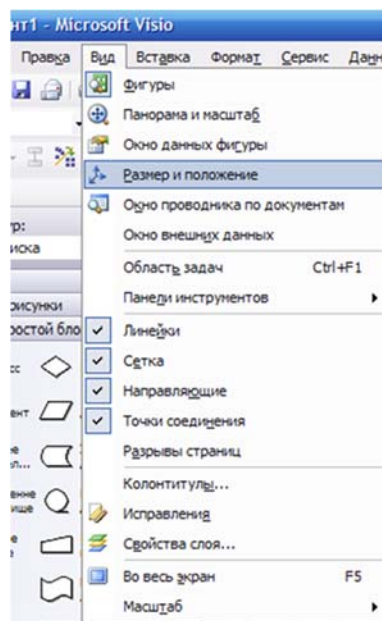


Рис. 3.18. Включення вікна “Розмір і положення”

В результаті на робочому полі в лівому нижньому куті з’явиться вікно із зазначенням положення фігури, її розмірів і кута повороту (рис. 3.19).

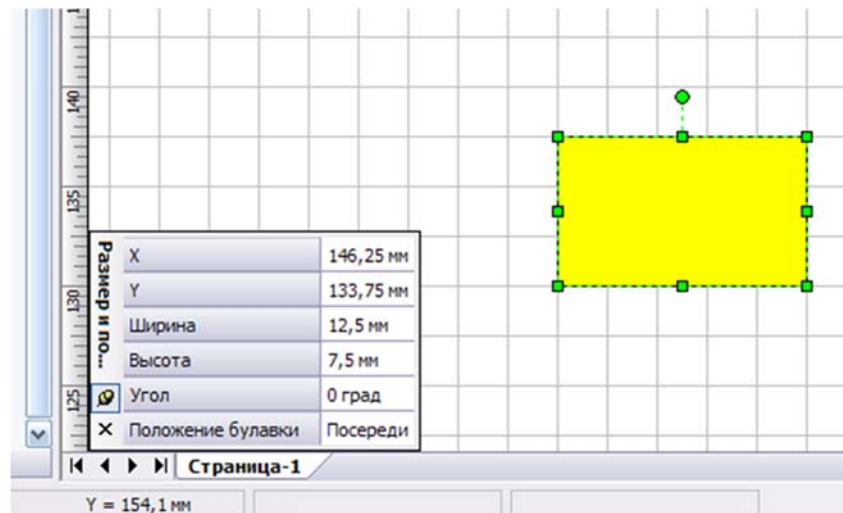


Рис. 3.19. Відображення інформації про прямокутник у вікні “Розмір і положення”

3.2 Групування та розгрупування декількох елементів

При створенні великих схем або складних рисунків буває необхідно клонувати (створювати копію) декількох об’єктів одночасно або трансформувати масштаб (положення) кількох або всіх елементів одночасно. Для цього в Visio передбачена операція “Групування” (меню Фігури/Групування) або комбінації клавіш Shift+Ctrl+g або тільки Ctrl+g. На рис. 3.1 показаний приклад групування кількох фігур. Фігури, які необхідно згрупувати обводять інструментом “Покажчик” після чого вони стають малиновими і видно контур навколо цієї групи (рис. 3.20,а). Після виконання команди Ctrl+g група елементів матиме вигляд, показаний на рис. 3.20,б.

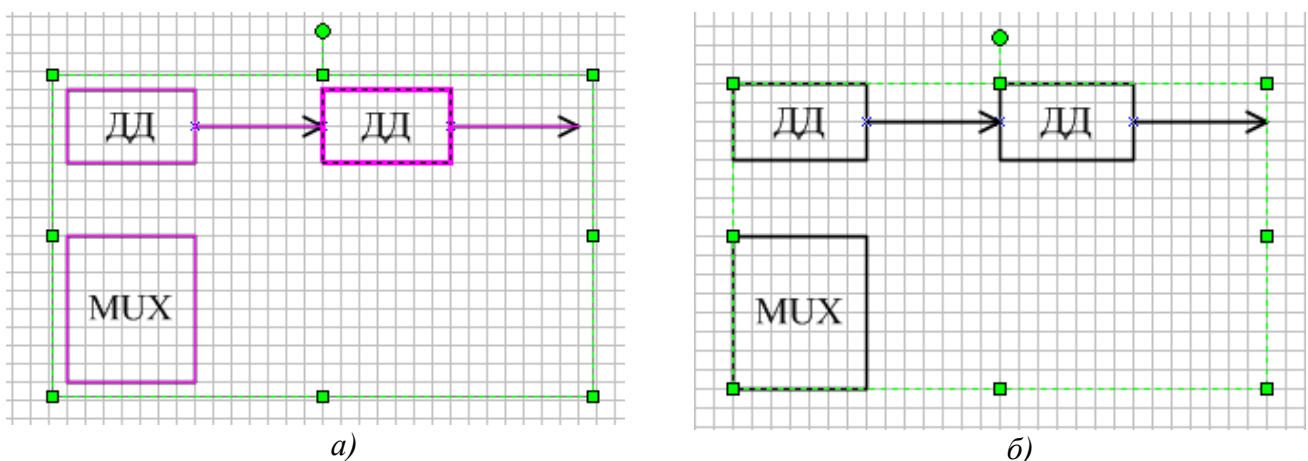


Рис. 3.20. Вигляд групи фігур до об’єднання в групу (а) і після об’єднання (б)

Тепер можна масштабувати або повертати одночасно всі елементи групи (рис. 3.21).

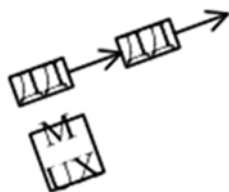


Рис. 3.21. Зменшена в 2 рази група елементів, повернута на кут 20 градусів

Як видно з рис. 3.21 висота шрифту при цих трансформаціях не змінилася і необхідно зменшити його висоту, задавши розмір шрифту вручну на панелі інструментів “Форматування” як показано на рис. 3.22.

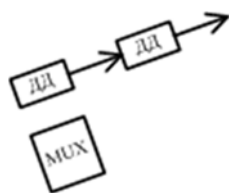
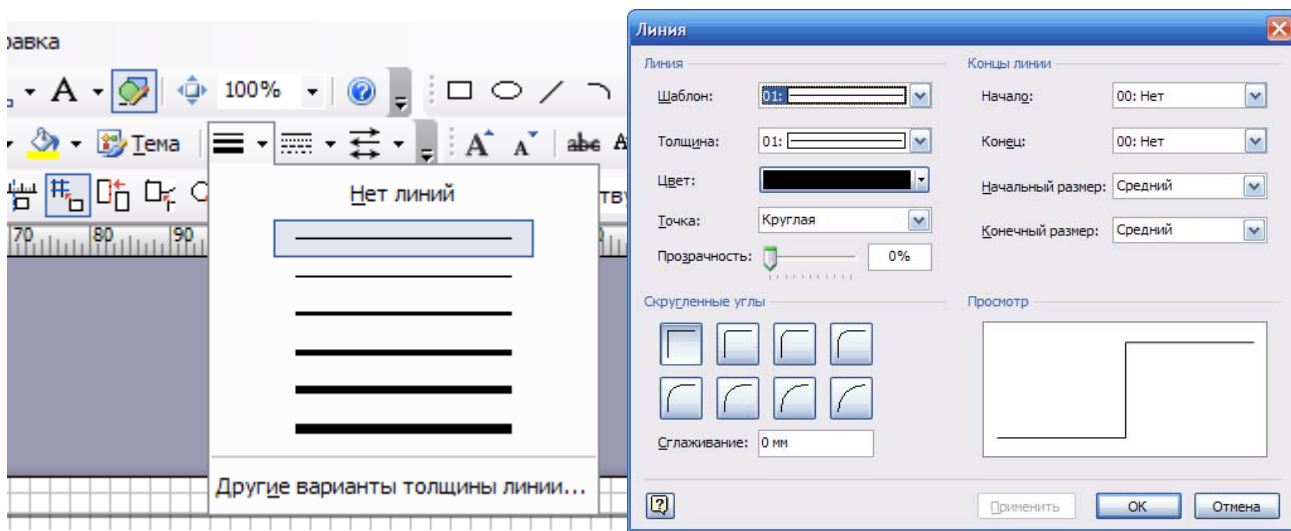


Рис. 3.22. Зменшення розміру шрифту для елементів, об'єднаних в групу

При необхідності можна розгрупувати групу елементів, виконавши команду Shift+Ctrl+u (де u означає ungroup).

3.3 Стрілки і лінії

У Visio передбачена можливість вибору товщини і виду лінії, яка використовується для малювання елементів і зв'язків між ними. Для зміни товщини лінії слід натиснути на піктограму з трьома лініями різної товщини (рис. 3.23,а) і в випадаючому списку ліній різної товщини вибрати потрібну. Якщо запропонований набір не задовольняє необхідним умовам, слід натиснути на напис “Інші варіанти товщини ліній”, розташований в нижній частині випадаючого переліку (рис. 3.23,б).

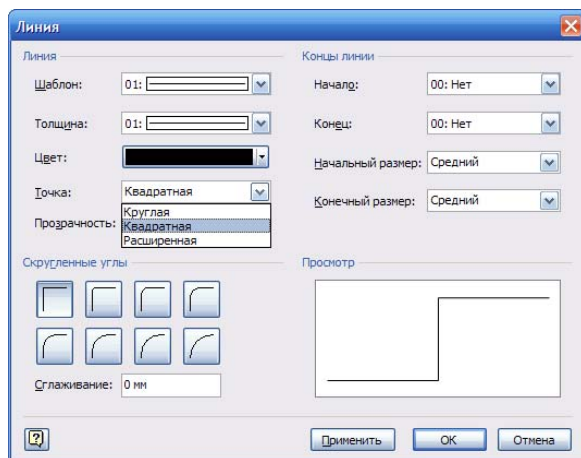


а)

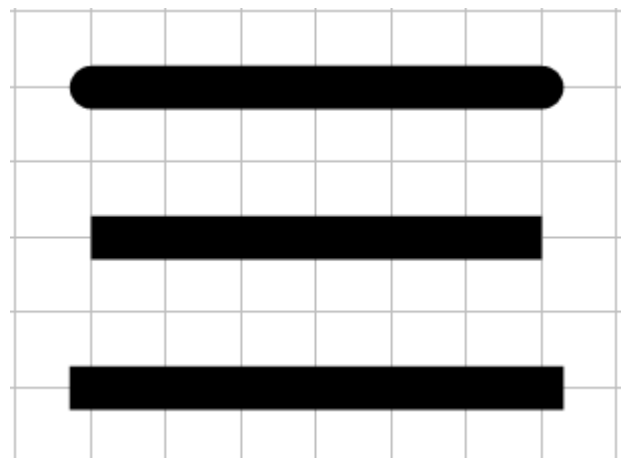
б)

Рис. 3.23. Меню wyboru товщини ліній (а) і розширене меню параметрів ліній (б)

У розширеному меню можна задати не тільки товщину, колір, шаблон лінії, але і якою буде точка (кінець лінії) – округлена (“кругла” у рядку точка), квадратна або розширена (рис. 3.24,а). Вид лінії при різних варіантах “точки” наведено на рис. 3.24,б.



а)



б)

Рис. 3.24. Меню параметрів точки лінії (а) і вид кінця лінії при різних налаштуваннях (б)

У підменю “Округлені кути” (рис. 3.24,а) можна вибрати різний радіус закруглення або задати радіус округлення вручну в рядку “Згладжування”. На рис. 3.25 наведені приклади квадратів і ламаних ліній з різним радіусом заокруглення кутів.

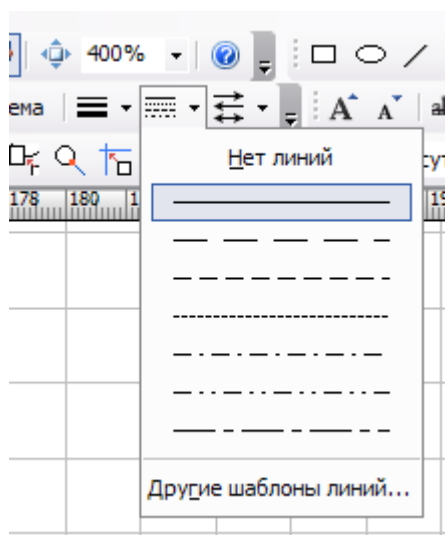


Рис. 3.25. Квадрати і ламані лінії з різним радіусом заокруглення кутів

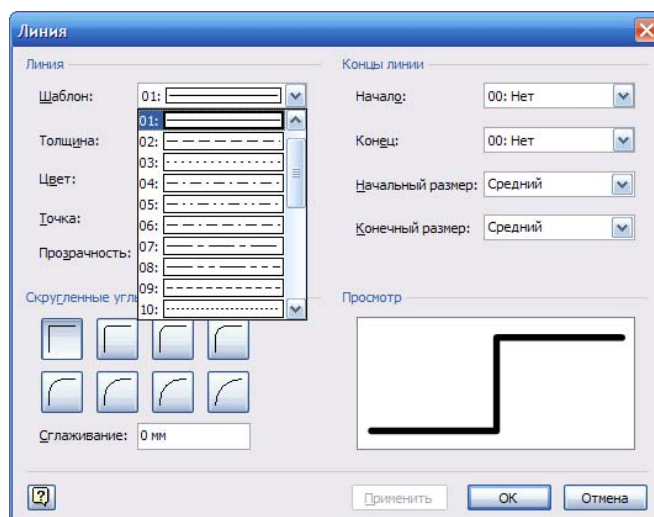
Слід зазначити, що якщо побудована ламана лінія складається з окремих, не пов'язаних між собою відрізків, заокруглень в місцях зламу не буде.

Для зміни шаблону лінії (типу лінії) слід виділити необхідну лінію і натиснути на піктограму “Шаблон лінії” (рис. 3.26). У випадаючому списку шаблонів ліній слід вибрати потрібний, або перейти в розширений режим “Інші шаблони ліній” (рис. 3.23,б) і там вибрати шаблон в рядку “Шаблон” (рис. 3.26,б).

На схемах і кресленнях часто доводиться використовувати стрілки для вказівки напрямків зв'язків, розмірів, осей та ін. Щоб встановити на кінці лінії стрілку необхідно намалювати лінію і виділити її, після чого натиснути на піктограму “Кінці ліній” (рис. 3.27,а) і вибрати потрібну стрілку ліворуч, праворуч або з обох сторін лінії. Якщо подані в випадаючому списку стрілки не задовольняють користувача, слід перейти в розширене меню “Інші кінці ліній” (рис. 3.23,б) і вибрати тип кінця лінії, його розмір і положення. Для початку і кінця лінії параметри задаються роздільно (рис. 3.27,б).

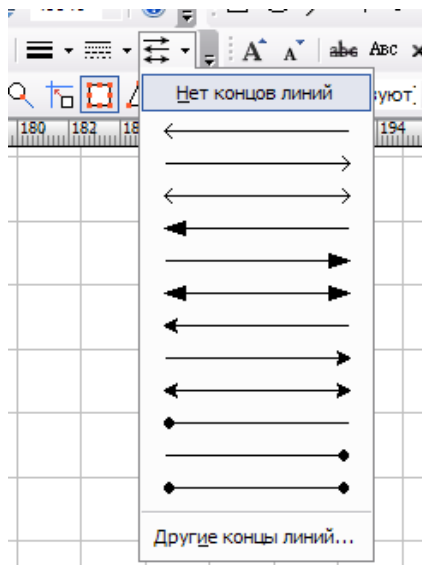


а)

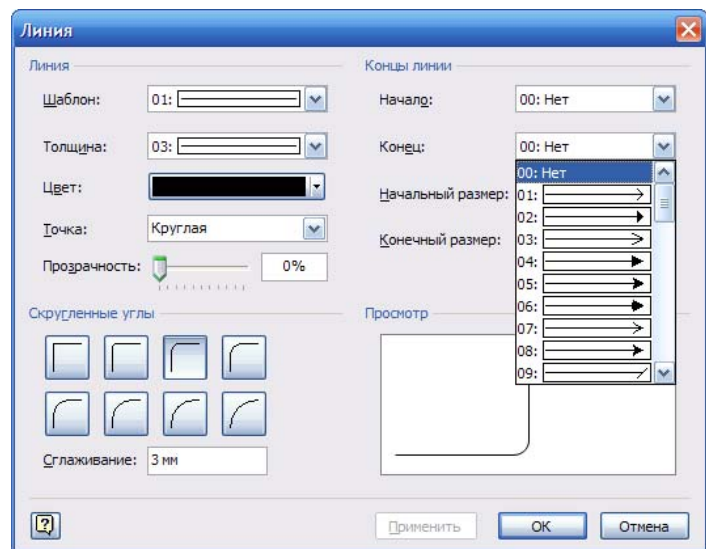


б)

Рис. 3.26. Меню wyboru шаблону ліній (а) і розширене меню параметрів ліній (б)



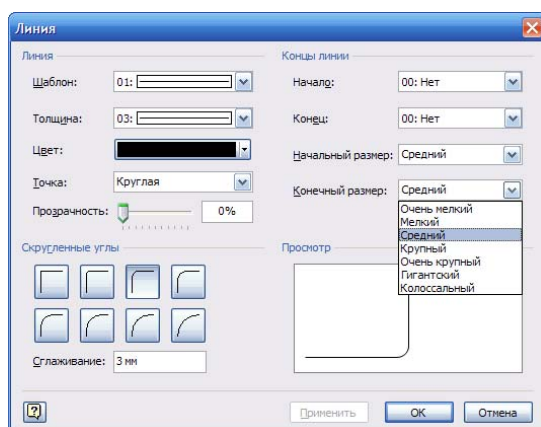
а)



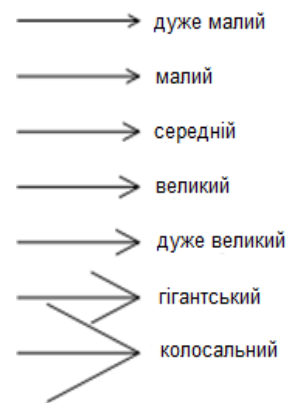
б)

Рис. 3.27. Меню wyboru решт ліній (а) і розширене меню кінців ліній (б)

Слід пам'ятати, що при підготовці структурних та функціональних схем слід використовувати стрілку номер 03 з розширеного переліку кінців ліній. Розмір слід задавати виходячи з розмірів функціональних блоків, зображених на схемі. Розмір задається у віконці “Кінцевий розмір” або “Початковий розмір” (рис. 3.28,а). На рис. 3.28,б показані приклади з різним розміром кінців ліній.



а)



б)

Рис. 3.28. Розширене меню розмірів кінців (а) і приклади різних розмірів кінців ліній стрілки номер 03 (б)

3.4 Створення складних фігур

При створенні різних схем і креслень іноді виникає необхідність побудови нестандартних фігур. Для цих цілей у Visio передбачені різні операції (пункт меню Фігура/Операції), перелік яких показаний на рис. 3.29.

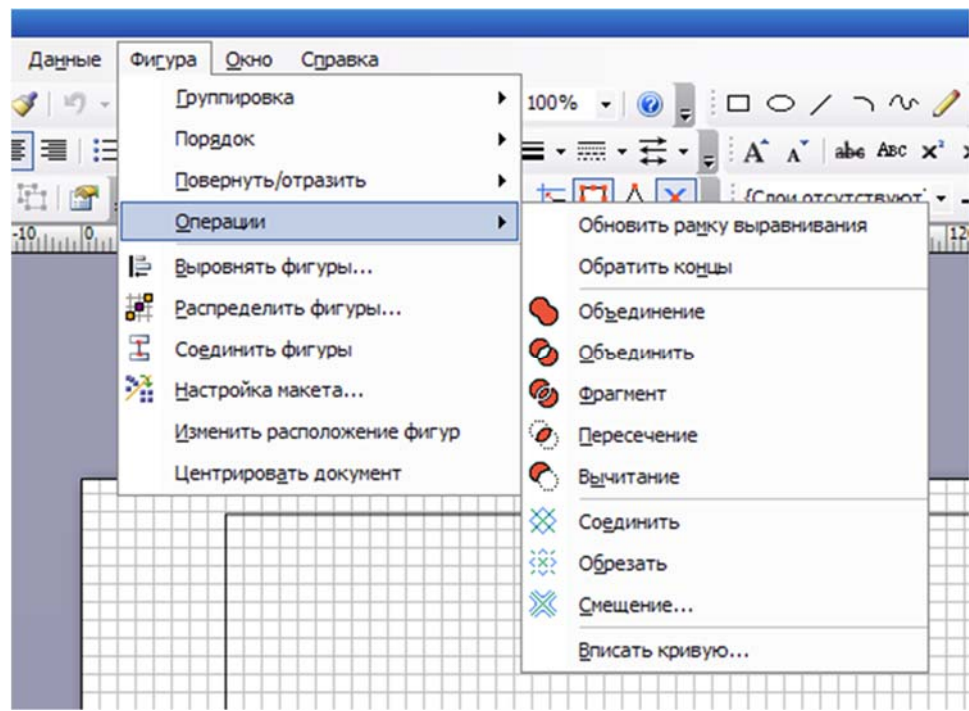


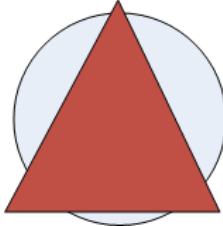
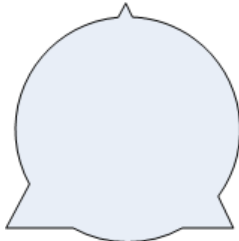
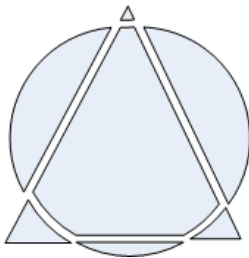
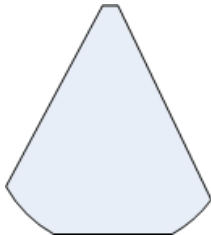
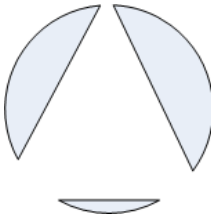
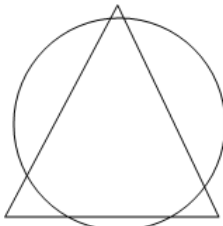
Рис. 3.29. Меню виконання різних операцій з об’єктами

Розглянемо приклади виконання різних операцій, використовуючи два геометричні фігури – трикутник і коло (табл 3.1).

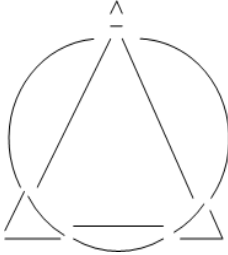
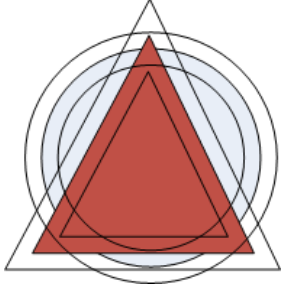
Табл. 3.1. Результат виконання різних операцій

Назва операції	Результат виконання команди
Немає операції	

Продовження табл. 3.1

Назва операції	Результат виконання команди
Немає операції (одна фігура розташована на іншій)	
Об'єднання	
Фрагмент	
Перетин	
Віднімання	
З'єднати	

Продовження табл. 3.1

Назва операції	Результат виконання команди
Обрізати (для наочності всі лінії зсунуті відносно початкового положення)	
Зсув (Задано зміщення 3 мм. При виконанні цієї операції створюються по три копії кожної фігури різного розміру зі зміщенням 3 мм один від одного)	

3.5 Форматування написів

При нанесенні написів на схеми або креслення слід скористатися інструментом “Текст” (рис. 3.30). Після натискання на піктограму з літерою Т на робочому аркуші з’являється курсор з перехрестям, яким треба обвести область робочого аркушу, в якій необхідно помістити напис. У центрі обведеної області розпочне мигати текстовий курсор і буде видно пунктирну рамку області тексту (рис. 3.30,а). При введенні тексту (слово “повірка”) напис не помістився у виділену область і одна буква була автоматично перенесена на наступний рядок (рис. 3.30,б), хоча від кордону текстової області до тексту відстань становить приблизно 1,5 мм.

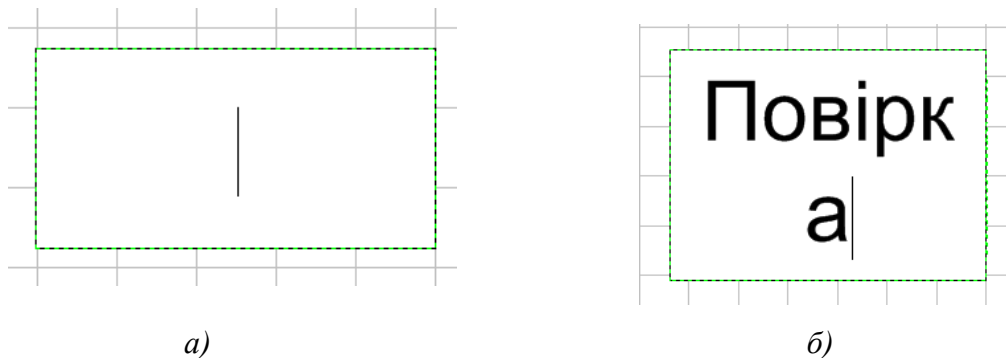
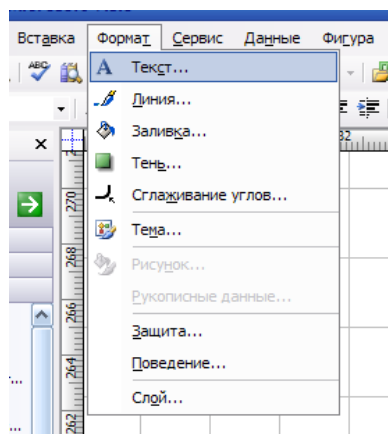


Рис. 3.30. Виділена текстова область (а) і результат вписування тексту, який не поміщається по ширині (б)

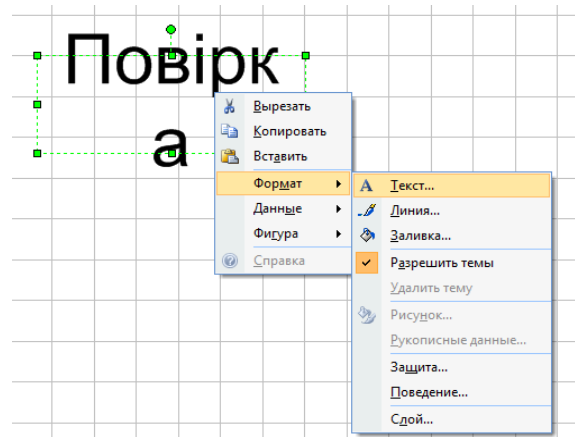
Це пов'язано з параметрами форматування тексту, заданими в програмі за замовчуванням. Щоб побачити параметри форматування необхідно виділити текст, який потрібно відформатувати, клацнувши на ньому один раз лівою кнопкою “мишки” (рис. 3.31), а потім вибрати в меню “Формат” пункт “Текст” (рис. 3.32,а), або натиснувши праву кнопку “мишки” в випадаючому контекстному меню вибрати “Формат/Текст” (рис. 3.32,б).



Рис. 3.31. Виділення тексту для форматування



а)



б)

Рис. 3.32. Виклик меню форматування тексту через основну панель (а)
і через контекстне меню (б)

Після вибору меню “Формат/Текст” відкривається вікно редагування параметрів тексту – “Текст” (рис. 3.33), що має 6 закладок. Закладка шрифт не вимагає особливих пояснень, вкладки “Абзац” і “Блок тексту” розглянемо докладніше.

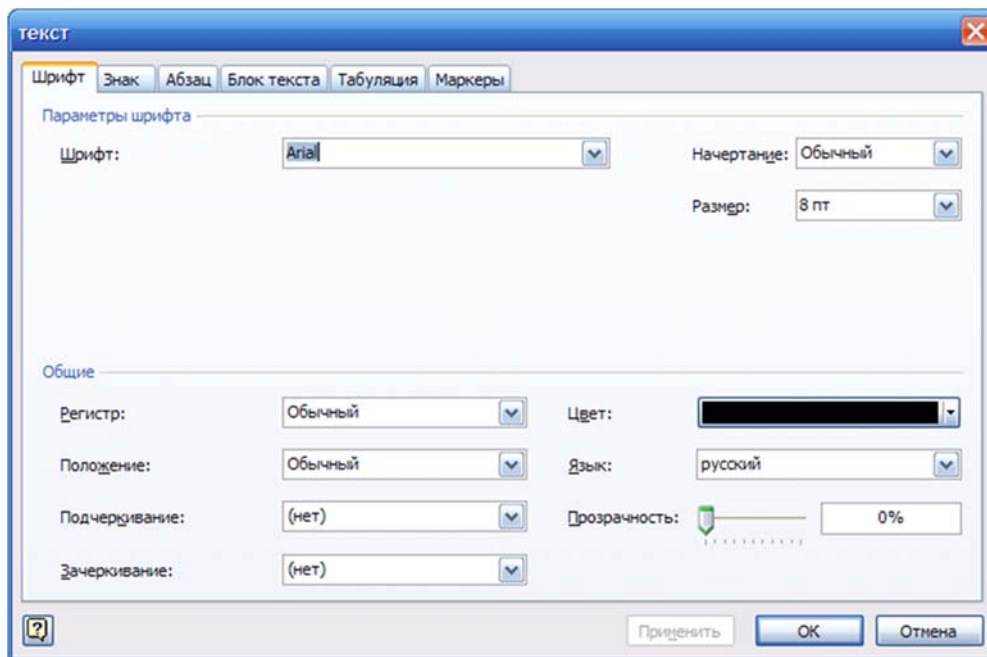


Рис. 3.33. Вікно зміни параметрів тексту

На рис. 3.34 показано вікно “Текст/Абзац”, а на рис. 3.35 – “Блок тексту”.

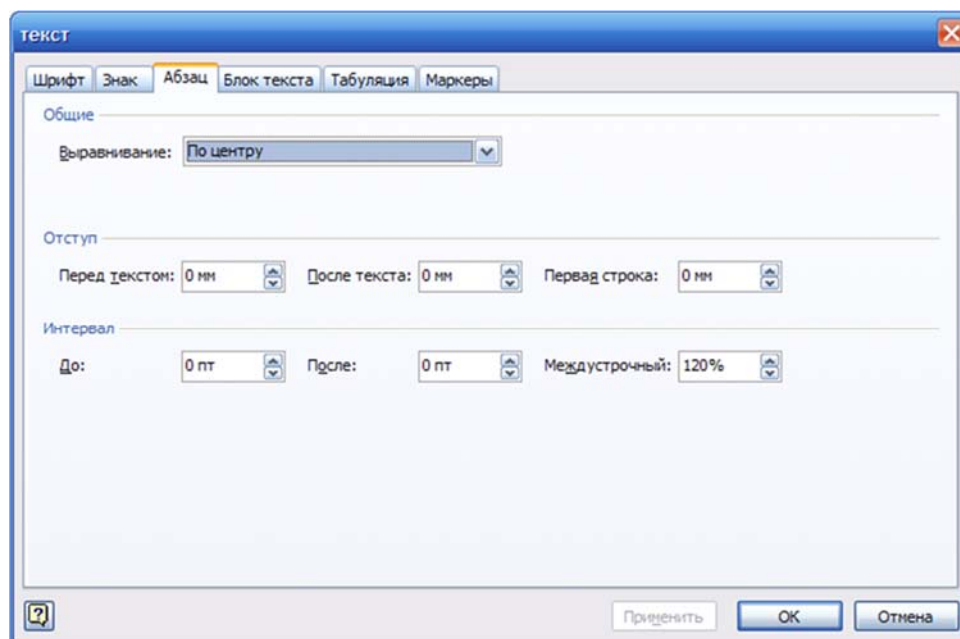


Рис. 3.34. Вікно зміни параметрів абзацу

У вкладці “Текст/Абзац” можна змінити міжрядковий інтервал (за замовчуванням 120%). Для того щоб рядки не зливалися досить встановити міжрядковий інтервал 100%.

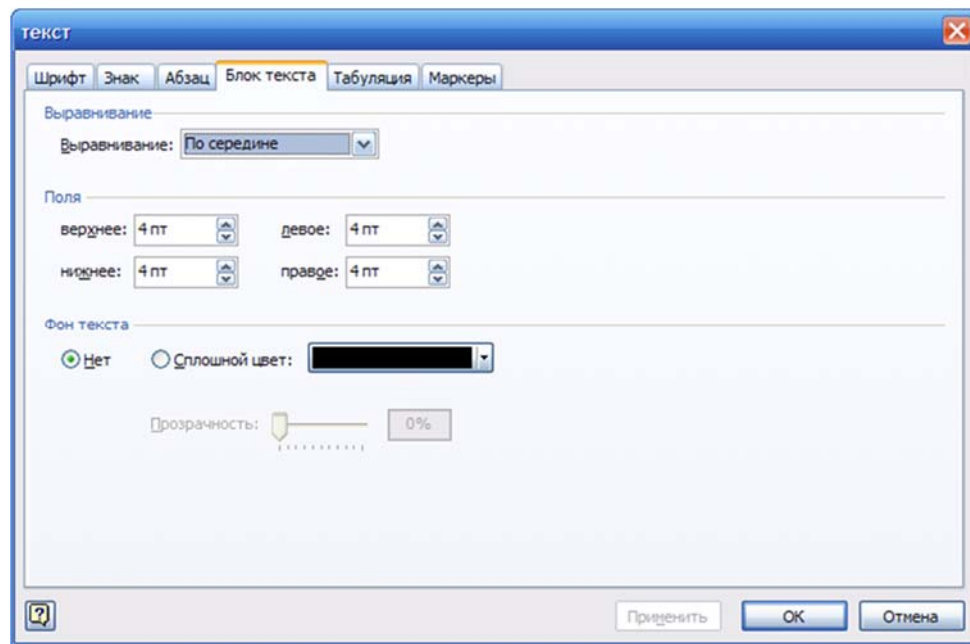


Рис. 3.35. Вікно зміни параметрів блоку тексту

У вкладці “Текст/Блок тексту” потрібно змінити поля блоку тексту і встановити значення 1 пт з усіх боків. Вирівнювання тексту і колір фону можна задати як в цьому вікні, так і використовуючи піктограми панелі інструментів.

Після зміни параметрів форматування текст прикладу прийме вигляд, показаний на рис. 3.36.



Рис. 3.36. Відформатований текст

Звичайно, можна було змінити розмір блоку тексту, потягнувши за один з маркерів, розташований на лівій або правій стороні блоку тексту. Маркерами називаються маленькі квадратики, що знаходяться посередині кожної сторони і в кутах блоку тексту (або фігури).

Колір тексту і фону можна задати, використовуючи інструменти, показані на рис. 3.37,а. Колір лінії (контур рамки тексту) за замовчуванням прозорий (немає ліній). При необхідності, щоб зробити рамку тексту видимою потрібно натиснути піктограму інструменту “Колір лінії” і вибрати необхідний колір (рис. 3.37,б).

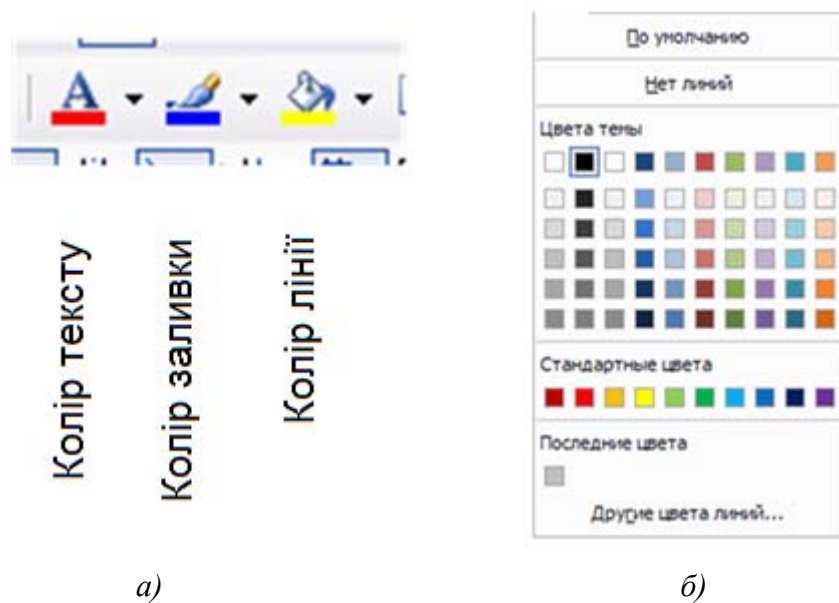


Рис. 3.37. Інструменти зміни кольору (а) і панель вибору кольору ліній (б)

Панелі вибору кольору тексту і заливки нічим не відрізняються від панелі, показаної на рис. 3.37,б.

3.6 Розміщення об'єктів на різних планах

Під планом будемо розуміти розташування елементів на передньому або на задньому плані (рис. 3.38).

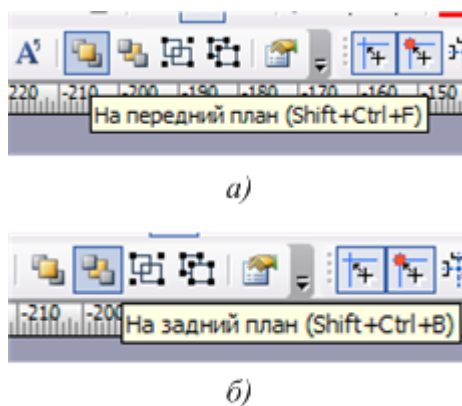


Рис. 3.38. Інструменти переміщення об'єкта на передній (а) і задній план (б)

Розглянемо приклад. Нехай на рисунку дві фігури перекриваються (рис. 3.39,а) і необхідно зробити так, щоб фігура, яка знаходиться зверху і приховує частину нижньої, була переміщена на задній план (рис. 3.39,б).

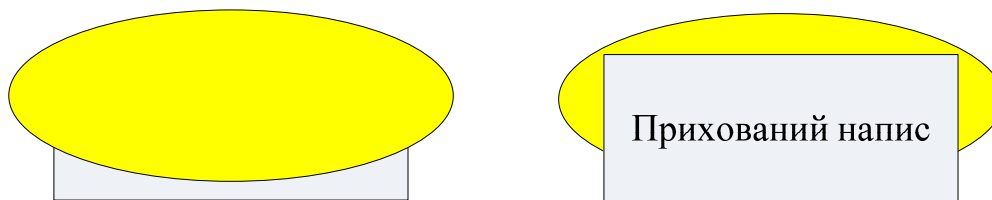


Рис. 3.39. Жовта фігура на передньому (а) і на задньому плані (б)

Для переміщення об'єкта на який-небудь план необхідно спочатку виділити його, клацнувши лівою кнопкою “мишки” на об'єкті, а потім натиснути піктограми необхідного інструменту або набрати коротку комбінацію клавіш: Shift+Ctrl+F (Forward) – для переміщення на передній план і Shift+Ctrl+B (Back) – для переміщення на задній план.

При розміщенні різних фігур на аркуші слід пам'ятати, що фігура, розміщена останньою, знаходиться на передньому плані, а розміщена першою – на задньому плані.

3.7 Вирівнювання об'єктів

При розміщенні великої кількості об'єктів, розташованих на великій відстані відносно один одного, зручно вирівнювати їх за допомогою інструментів “Вирівнювання фігур” (рис. 3.40). Піктограма цієї групи інструментів знаходиться в лівій частині панелі “Дія” (рис. 3.41,а). Якщо клацнути лівою кнопкою “миші” по цій піктограмі, то відкривається вікно “Вирівнювання фігур” (рис. 3.40,б).

На панелі інструментів “Вирівнювання фігур” розміщені дві групи інструментів – вертикальне і горизонтальне вирівнювання. Піктограми виконуваних дій наочні і інтуїтивно зрозумілі. Наприклад, середня піктограма “Горизонтального вирівнювання” дозволяє вирівняти фігури по їх центрам, а права – по їх правому краю.

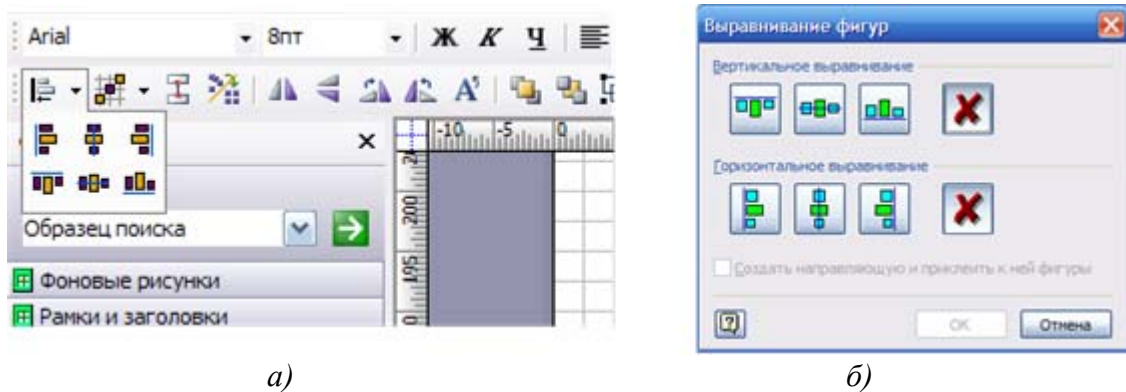


Рис. 3.40. Піктограма інструментів “Вирівнювання фігур” (а) і відкрите вікно цих інструментів (б)

3.8 Підготовка функціональних і структурних схем в Visio

При виконанні розробки якого-небудь електронного пристрою спочатку розробляють структурну і функціональну (або тільки функціональну) схеми цього пристрою.

Функціональна схема – графічний документ, в якому у вигляді умовних позначень відображені склад, структура і принцип дії пристрою, а також його окремих блоків. Функціональна схема є експлікацією окремих видів процесів, що протікають в цілісних функціональних блоках і колах пристрою.

Функціональні схеми широко використовуються в цифровій і аналоговій (рідше) електроніці, і служать для вирішення наступних завдань:

- пояснень принципу дії пристрою або системи;
- виявлення взаємозв'язків між окремими вузлами пристрою або системи;
- визначення порядку виконання тих чи інших дій;
- для виконання попередніх розрахунків.

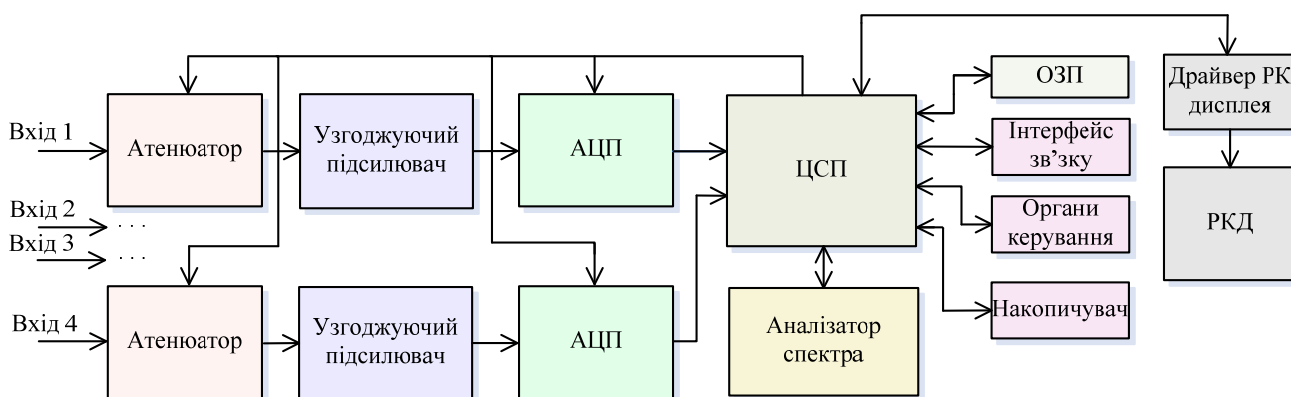
Функціональна схема дозволяє наочно відобразити пристрій функціональних вузлів і всього пристрою в цілому.

Оскільки функціональні схеми не мають власної системи умовних позначень, їх побудова допускає поєднання кінематичних, електричних і алгоритмічних позначень.

Як правило, електричні функціональні (структурні) схеми виконуються у вигляді прямокутників, які позначають окремі частини або закінчені вузли пристрою. Між прямокутниками проводяться лінії зв'язку зі стрілками, які показують напрямок проходження сигналу.

У структурних схемах назва вузла вписується в прямокутник повністю, як показано на рис. 3.41. У функціональних схемах, як правило, використовують аббревіатури або умовні позначення елементів і вузлів (рис. 3.42).

Структурна схема цифрового осцилографа



Може бути до 32 каналів

Рис. 3.41. Приклад побудови структурної схеми

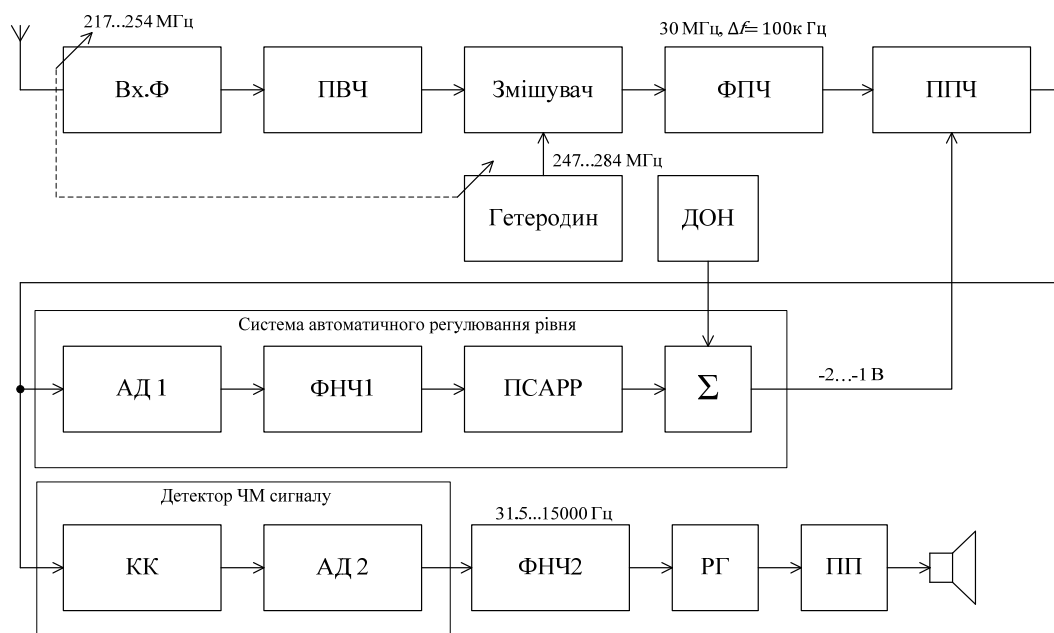


Рис. 3.42. Приклад побудови функціональної схеми супергетеродинного приймача

На функціональних схемах допускається показувати елементи принципів схем. Наприклад, RC-кола, транзистори і т.д., для пояснень принципу роботи будь якого вузла.

Для вказівки напрямку зв'язків у функціональних схемах використовують стрілку номер 03 з бібліотеки Visio (пустотіла стрілка з кутом розкриття 60 градусів). Якщо лінія зв'язку з'єднується зі входом елемента, який має позначення аналогічне зображенню на принциповій схемі, стрілка ставиться не в кінці лінії зв'язку, а в її середині (рис. 3.43).

Щоб швидко і правильно зобразити функціональну схему, потрібно спочатку підготувати сторінку потрібного формату, встановити прив'язки, фіксовану сітку, а потім, знаючи число вузлів (прямокутників), які будуть входити в функціональну схему, намалювати

один з них. Потім вписати в нього напис. Для цього необхідно двічі клацнути на контурі фігури і коли всередині фігури почне мигати текстовий курсор вписати необхідний текст. Варто вибрати блок, що містить найдовшу аббревіатуру. Потім, виділивши цей прямокутник відформатувати в ньому текст (встановити відступи від краю блоку рівними 1 пт і міжрядковий інтервал 100%). Потім намалювати одну стрілку з кутом розкриття 60 градусів і виділивши обидві фігури скопіювати їх в буфер обміну командою Ctrl+C, або дублювати виділені об'єкти, шляхом натискання комбінації клавіш Ctrl+D.

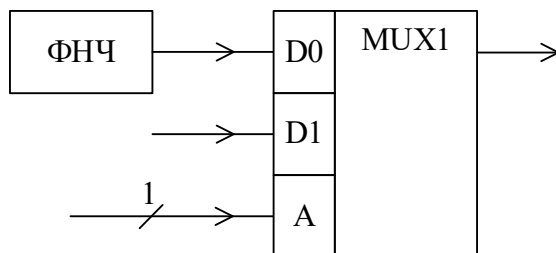


Рис. 3.43. Приклад вказівки зв'язків на функціональній схемі

Якщо вставляти об'єкти з буфера обміну командою Ctrl+V, то всі копії будуть розташовуватися в одному і тому ж місці, одна над одною. Число цих копій не видно і може бути ускладнений їх поділ.

Команда Ctrl+D дозволяє створити необхідне число дублікатів послідовним повторенням цієї команди. У цьому випадку дублікати зображення розташовуються по діагоналі і зі зміщенням щодо попередньої копії (рис. 3.44).

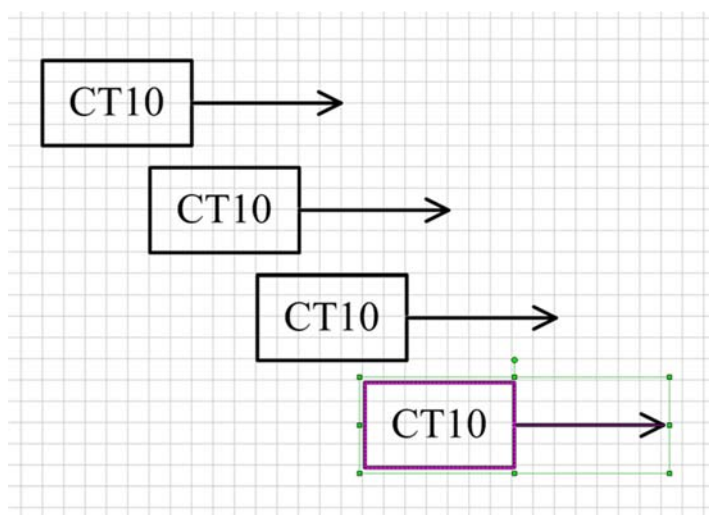


Рис. 3.44. Дублювання фігур в Visio

Після розміщення на робочому аркуші потрібного числа копій необхідно розставити прямокутники на потрібні місця і з'єднати їх лініями зв'язку зі стрілками. При необхідності можна повертати як стрілки, так і прямокутники, а також змінювати їх геометричні розміри. При такому способі побудови схеми не потрібне подальше форматування тексту.

3.9 Інтеграція ілюстрацій створених в Visio з Microsoft Word

Рис. або схема, створені в Visio, можуть бути вставлені в документ Word простим копіюванням і вставкою через буфер обміну. Рисунок, розміщений в Word, легко трансформується. Якщо необхідно внести якісь корективи в рисунок, досить двічі клацнути лівою кнопкою “миші” на цьому рисунку, щоб він автоматично відкрився в Visio. Після завершення редагування досить клацнути лівою кнопкою “миші” на вільному полі документа Word. Редактор Visio закриється і в Word залишиться відредагований рисунок (рис. 3.45).

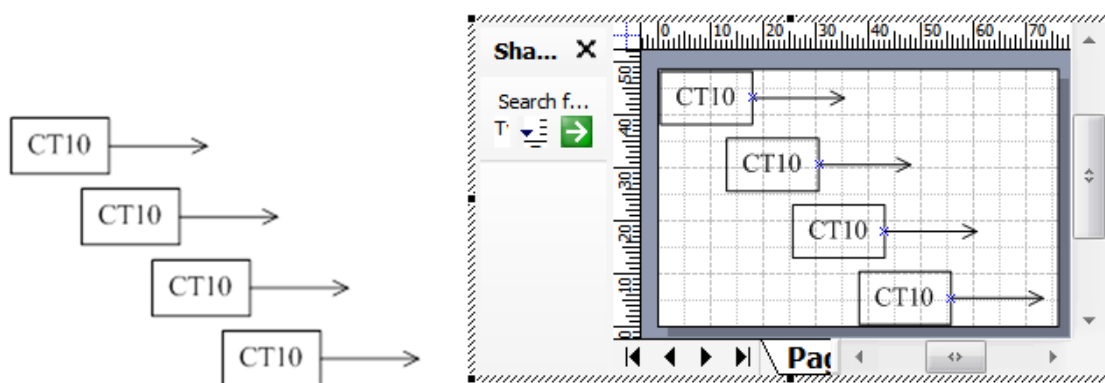


Рис. 3.45. Вихідний рисунок (а) і процес його редагування в Visio
безпосередньо з текстового редактора Word

Контрольні питання

1. Як налаштувати параметри робочого столу: розмір, одиниці виміру, крок координатної сітки, прив'язку до сітки і до об'єктів на схемі в редакторі Visio?
2. Як контролювати параметри фігур і ліній в Visio?
3. Як можна задати кут повороту фігури, її розмір?
4. Які лінії і стрілки можна використовувати для оформлення функціональних схем?
5. Як змінюються параметри ліній і стрілок? Які інструменти можна для цього використовувати?

Розділ 4. Моделювання електронних пристроїв

4.1 Програма моделювання електронних схем NI Multisim та її призначення

Розробка будь-якого радіоелектронного пристрою супроводжується фізичним або математичним моделюванням. Фізичне моделювання пов'язане з великими матеріальними витратами, оскільки потрібно виготовляти макет і проводити досить трудомісткі дослідження. Найчастіше фізичне моделювання неможливе. Наприклад, при розробці ВІС і НВІС. Тому доцільно застосовувати при проектуванні програми математичного моделювання, які не тільки дозволяють знизити терміни і вартість розробки, але й надають розробнику цілий ряд інструментів аналізу, які або недоступні при фізичному моделюванні, або їх вартість надзвичайно висока.

На сьогоднішній день розробники використовують кілька програм схемотехнічного моделювання: Micro-Cap, Alpak, Orcad, Altium Designer (раніше Protel), Proteus, Multisim (раніше Electronics Workbench), LabView та інші [7].

Найбільш зручними для моделювання є два пакети програм – Orcad 15.7 і NI Multisim (це не відноситься до СВЧ пристроїв). **Безкоштовна версія програми** моделювання NI Multisim Analog Devices Edition версії 10.0.1 версії пртзначена для моделювання схем з використанням компонентів, що випускаються компанією Analog Devices. Слід зауважити, що ліцензійна версія програми NI Multisim без пакетів розширення коштує 4400, а повна версія близько шести тисяч доларів.

З програмою NI Multisim TM Analog Devices® Edition, яка розповсюджується вільно, компанія Analog Devices і підрозділ Electronics Workbench Group компанії National Instruments надають інженеру можливість розробки та моделювання різних радіоелектронних пристроїв: аналогових, цифрових і комбінованих аналого-цифрових.

У повну версію пакету NI Multisim входять програми NI Ultiboard (для розробки друкованих плат, виконує розміщення і трасування з'єднань на платах, що мають до 32 шарів) і NI Multisim MCU Module (для налагодження та моделювання мікропроцесорних систем) [7]. Крім того, знімається багато обмежень, які введені в безкоштовній версії (наприклад, на число елементів схеми, яке у безкоштовній версії не повинно перевищувати 25).

Програма NI Multisim TM Analog Devices® Edition є Spice симулятором і дозволяє:

- моделювати аналогові схеми, використовуючи більше 800 бібліотечних елементів – операційних підсилювачів, ключів, комутаторів та ін;
- досліджувати схеми з числом елементів, що не перевищує 25;

- використовувати для аналізу вбудовані інструменти і алгоритми, включаючи аналіз найгіршого випадку (що передбачає аналіз найнесприятливішого варіанта умов);
- можливість заміни компонентів і зміни їх параметрів, для детального вивчення властивостей схеми;
- здійснювати online зв'язок з Analog Devices Design Center для отримання додаткових інструментів аналізу;
- негайно отримати доступ до довідкових даних будь-яких компонентів Analog Devices.

Програму Multisim (раніше Electronics Workbench) розробила канадська компанія Electronics Workbench (колишня Interactive Image Technologies). Головний продукт компанії Electronics Workbench, Multisim – це один із кращих інструментів для розділення лінійних і нелінійних електричних кіл і розробки друкованих плат. Серед користувачів програми такі відомі корпорації, як Sony, Boeing, а також передові академічні установи, такі як Массачусетського технологічний інститут. У 2005 р компанія Electronics Workbench була придбана американською корпорацією National Instruments з метою розвитку більш тісного зв'язку між вимірювальним обладнанням, використовуваним при створенні електронних пристроїв, і програмами, призначеними для розділення електричних кіл. Угода відбулася після того як кілька років National Instruments співпрацювала з Electronics Workbench для інтеграції програми Multisim в графічне середовище “віртуальних приладів” NI Labview. Незважаючи на укладений контракт, компанія Electronics Workbench залишається незалежним підрозділом у складі National Instruments і в найближчі кілька років буде незалежно поширювати програми через власну дистриб'юторську мережу.

Основні переваги програми Multisim:

1. Простий графічний редактор, дозволяє досить просто малювати на екрані електронні схеми у звичному зображенні.
2. Велика бібліотека сучасних електронних компонентів, дискретних, інтегральних аналогових, цифрових та змішаних аналогово-цифрових. Бібліотека відкрита, легко може поповнюватися новими елементами, у тому числі і вітчизняними.
3. Велика бібліотека електронних схем, дозволяє використовувати готові практичні розробки та легко модернізувати під конкретну задачу. Бібліотека відкрита, дозволяє робити поповнення, як за рахунок нових розробок, так і за рахунок підключення бібліотек більш ранніх версій. Деякі схеми можна знайти в Інтернеті за адресою <http://www.solonpress.ru/shop.html?id=65>. Приклади схем, запропоновані National Instruments і Analog Devices, можна знайти на сайті компанії ni.com.

4. Широкий вибір віртуальних вимірювальних приладів, що дозволяють виконати будь-який електричний (і не тільки електричний) вимір. Робота з цими вимірювальними приладами максимально наближена до роботи з реальними приладами. Підключивши віртуальний прилад до будь-якої точки схеми можна отримати вичерпну інформацію про процеси в даному вузлі.

5. Простий по інтерфейсу набір моделюючих засобів, дозволяє крім традиційного моделювання електронної схеми по постійному і змінному струму, провести моделювання спектральних, нелінійних, амплітудно-частотних, фазо-частотних характеристик, вплив температури на окремі компоненти і на схему в цілому, можливість зміни будь-яких параметрів компонентів, параметрів джерел сигналів і живлення. Досить просто можна виконати імовірнісний аналіз роботи схеми з різними законами розподілу параметрів.

6. Можливість підключення віртуальних приладів програми LabView.

7. Широкі можливості документування дослідження, отримання твердої копії як електричної схеми, так і параметрів моделювання, інформації з екрана вимірювальної апаратури, добре оформлених графічних результатів дослідження.

8. Низькі вимоги, які пред'являються до комп'ютера. Можлива робота починаючи з 386 моделі.

9. Не вимагає знань з програмування. Потрібне лише знайомство з середовищем Windows. Інтуїтивний інтерфейс дозволяє швидко навіть не підготовленому користувачеві (буквально за півгодини) познайомитися з основами і приступити безпосередньо до електронних досліджень.

10. Ретельно підготовлений довідковий матеріал (Help), забезпечує контекстну допомогу як по меню, компонентам, опціям моделювання, так і з загальних питань моделювання.

Multisim забезпечує введення електричних схем для їх подальшого моделювання і дозволяє створювати текстовий опис цифрових пристроїв на мовах VHDL і Verilog для синтезу ПЛІС.

4.2 Початок роботи з програмою NI Multisim

Роботу з програмою слід почати з установки основних параметрів. Для цього необхідно в меню **Options** вибрати пункт **Global Preferences** (рис. 4.1). Відкриється вікно, в якому є чотири закладки. У Parts вибираються:

- спосіб відображення елементів схеми – у стандарті DIN або ANSI;
- спосіб введення елементів схеми;
- одинарний елемент;

- введення всіх частин елементу (наприклад, ІС в якій міститься чотирьох ОП);
- введення елементів необмежену кількість разів при натисненні лівої кнопки “миші”;
- аналіз схеми з використанням ідеальних чи реальних моделей елементів.

У вкладці **Paths** задаються шляхи до файлів і робочої папки програми, у вкладці **Save** задається автозбереження (auto-backup), створення прихованої копії (для відновлення останньої працездатної версії досліджуваної схеми у разі пошкодження файлу схеми) і режим збереження даних симулювання (моделювання) разом з параметрами вимірювальних приладів.

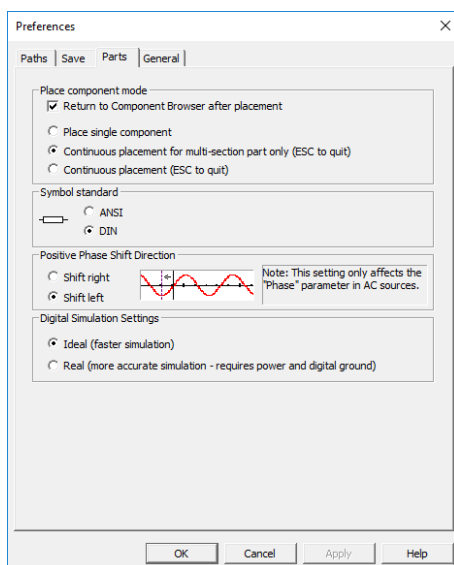


Рис. 4.1. Вікно налаштувань параметрів програми

Додатково встановлюються параметри для робочого аркуша програми через меню **Options/Sheet Properties** (рис. 4.2).

Тут можна задати колір фону і колір елементів. Доступно 5 варіантів налаштування параметрів: білий або чорний фон і колір елементів і ліній за замовчуванням, чорний фон і білі елементи та лінії, білий фон і чорні елементи та лінії. У режимі Custom користувач може задати колір всіх елементів і фону самостійно (рис. 4.3). У Sheet Properties задаються товщина ліній, режим відображення сітки, вибирається розмір і тип шрифту, розмір і орієнтація робочого аркуша і ще цілий ряд параметрів. Докладно з пунктами меню і їх призначенням або за допомогою підказки програми (англ. мовою).

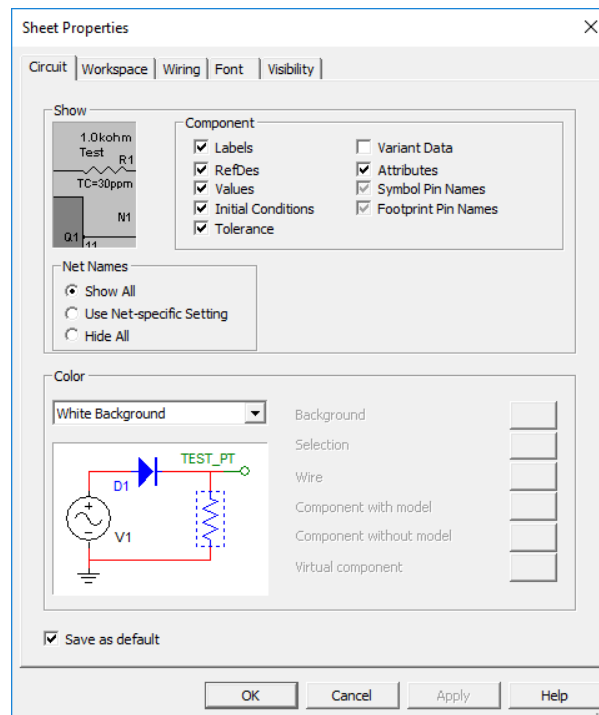


Рис. 4.2. Вікно налаштувань параметрів робочого аркуша

Налаштувати вигляд робочого вікна і панелі інструментів легко. Для цього досить помістити курсор “миші” в область аркуша з панелями інструментів і натиснути праву клавішу “миші”. У контекстному меню необхідно поставити пташки біля тих панелей інструментів, які бажано відображати.

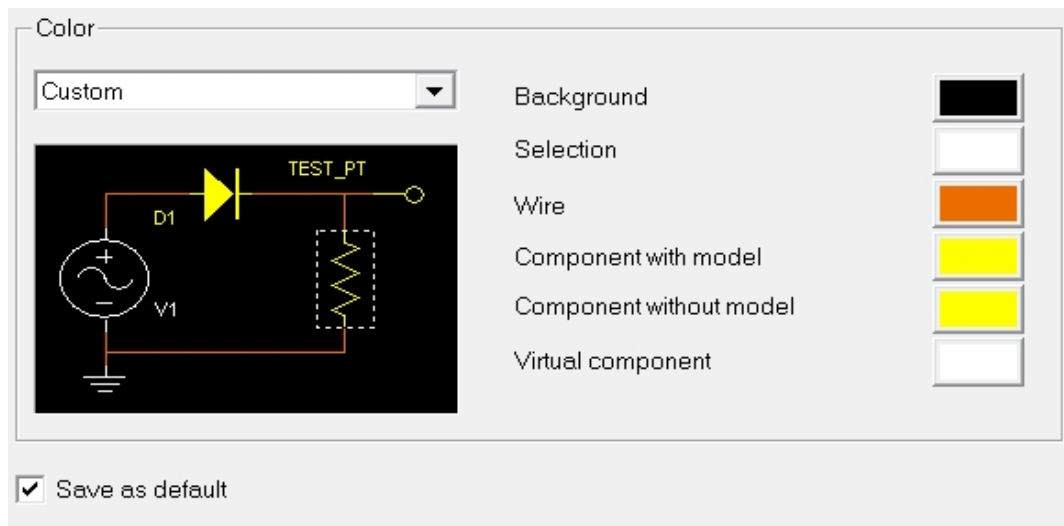


Рис. 4.3. Налаштування кольору елементів робочого аркуша

4.3 Компоненти й прилади Multisim

Після налаштування параметрів програми і робочого аркуша можна приступати до створення принципової схеми.

Для цього спочатку розміщують елементи схеми на робочому аркуші. Для розміщення елемента досить клацнути лівою кнопкою “миші” на піктограмі потрібної бібліотеки (рис. 4.4) або через меню **Place/Component** вибрати необхідний елемент. За замовчуванням панель компонентів відображається у вікні програми (рис. 4.4).

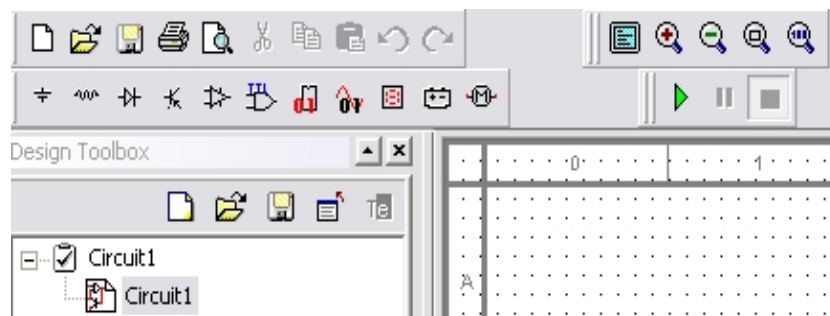


Рис. 3.30. Фрагмент робочого вікна програми з бібліотеками елементів

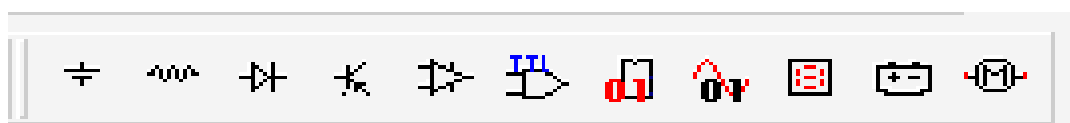


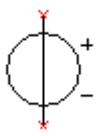






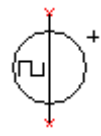
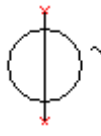
Рис. 4.4. Панель компонентів

Користувачеві доступні бібліотеки джерел живлення, генераторів сигналів, пасивних елементів, транзисторів і діодів, логічних і аналогових мікросхем, змішаних аналого-цифрових і цифро-аналогових компонентів, індикаторів, запобіжників, джерел опорної напруги, електромеханічних компонентів (двигунів, механічних контактів, котушок, трансформаторів та ін.).

Деякі елементи бібліотек джерел потужності і генераторів сигналів наведено в табл. 4.1.

На рис. 4.5 наведено приклад вікна програми при виборі резистора. У вікні **Component** вибирається номінальне значення опору резистора, у вікні **Component type** – тип виконання резистора: плівковий, дрововий, композитний, для поверхневого монтажу (різного типу) та ін. Точність резистора (відхилення від номінального значення) вибирається у вікні Tolerance (%) з ряду 0, 0.1, 0.2, 0.5, 1 і 2. При виборі інших компонентів (наприклад, змінного резистора або конденсатора) будуть з'являтися видозмінені вікна вибору параметрів компонентів.

Табл. 4.1. Елементи бібліотек джерел потужності і генераторів сигналів

POWER_SOURCES							SIGNAL_SOURCES	
								
DC_power	DGND	Ground	VCC	VDD	VEE	VSS	Clock_Voltage	AC_Voltage
Джерело постійної напруги	Цифровий загальний провід	Загальний провід	Джерело +U _ж для ІМС TTL	Джерело +U _ж для ІМС КМОП	Джерело -U _ж	Джерело живлення КМОП	Генератор імпульсів позитивної полярності	Генератор змінної напруги

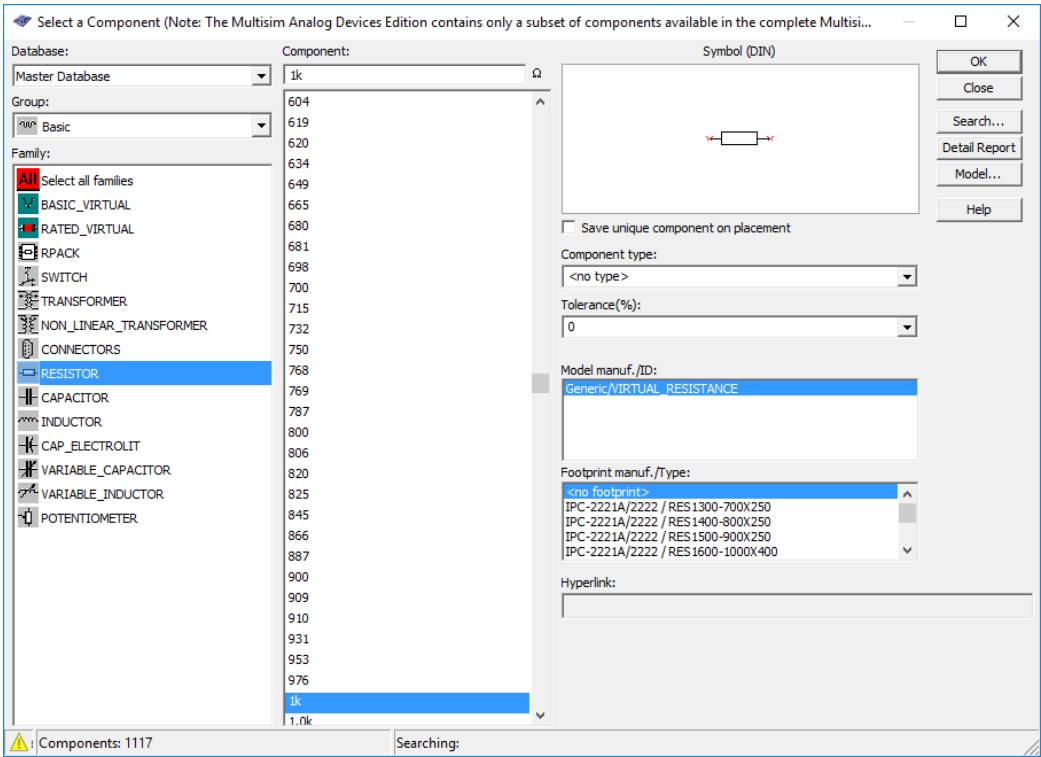


Рис. 4.5. Вікно вибору пасивних елементів

Розглянемо на прикладі фільтру нижніх частот порядок роботи з програмою, вибір віртуальних приладів і аналіз отриманих результатів. Для аналізу виберемо схему, розраховану за допомогою програми Filter Wiz Pro. Вихідні дані для проектування фільтра: нерівномірність АЧХ в смузі пропускання $a_c \leq 1$ дБ, гарантоване загасання в смузі непропускання $a_s \geq 30$ дБ, частота зрізу фільтра $f_c = 3400$ Гц, частота гарантованого

загасання $f_s = 9000$ Гц. При розділенні отриманий порядок фільтра $n = 3$ для апроксимації по Чебишеву і $n = 5$, для апроксимації по Баттерворту. Вибираємо апроксимацію по Чебишеву.

Схема реалізується послідовним з'єднанням ланки першого порядку з добротністю 0,5 (підключеної через повторювач напруги) і ланки другого порядку, реалізованої за схемою Саллен-Кі, що реалізує добротність полюса рівну 2,02. Розрахована програмою Filter Wiz Pro, АЧХ фільтра наведена на рис. 4.6, а значення опорів резисторів і ємностей конденсаторів наведені на принциповій схемі (рис. 4.7). Колір провідників і компонентів на схемі залишені встановленими в програмі за замовчуванням. Слід зауважити, що набір резисторів, пропонується в меню програми, відповідає ряду E96 і на схемі були розміщені компоненти відповідні цьому ряду, хоча розраховані значення резисторів складають: $R_1 = 94,72$ кОм, $R_2 = R_3 = 99,89$ кОм. При необхідності можна ввести потрібний номінал резистору вручну. Для реалізації фільтра потрібно два операційних підсилювача з смугою одиничного підсилення (GBW – Guaranteed Bandwidth) не менше 1 МГц. Вибираємо четвертий ЗП типу AD713, частота одиничного підсилення якого дорівнює 3 МГц.

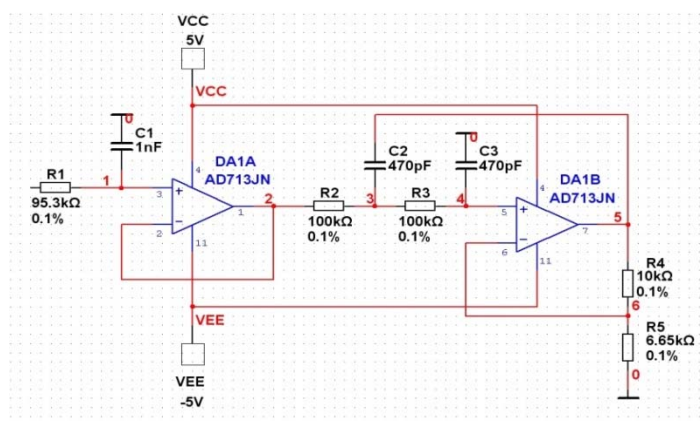


Рис. 4.6. Принципова схема ФНЧ

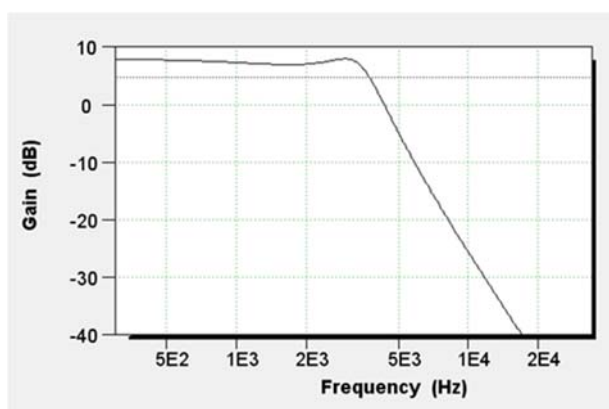


Рис. 4.7. Розрахована АЧХ фільтра нижніх частот

При розміщенні елементів на схемі зручно користуватися контекстним меню, яке викликається натисканням правої кнопки “миші”. Воно дозволяє повертати елементи за годинниковою і проти годинникової стрілки на 90° , здійснювати дзеркальні перетворення по вертикалі та горизонталі і містить ще багато різних пунктів. При підключенні джерел живлення (меню Place Source, яке позначено піктограмою загального проводу (табл. 4.1)) слід врахувати, що джерело позитивної напруги позначається як VCC, а негативної – як VEE.

Тепер можна приступати до розміщення джерела сигналу і вимірювальних приладів на робочому аркуші схеми. Програма дозволяє використовувати прилади, показані на рис. 4.8.

Кожен з віртуальних приладів має безліч параметрів, з якими ми будемо знайомитися в міру необхідності. Для аналізу схеми обмежимося поки трьома приладами:

- функціональним генератором в якості джерела вхідного сигналу;
- двоканальним осцилографом для аналізу форми сигналу на вході і виході фільтра;
- вимірювачем АЧХ і ФЧХ (Bode Plotter).

Для розміщення приладу досить клацнути лівою кнопкою “миші” на піктограмі приладу, розміщеної з правого боку робочого вікна програми, і перетягнути зображення в потрібне місце аркуша.

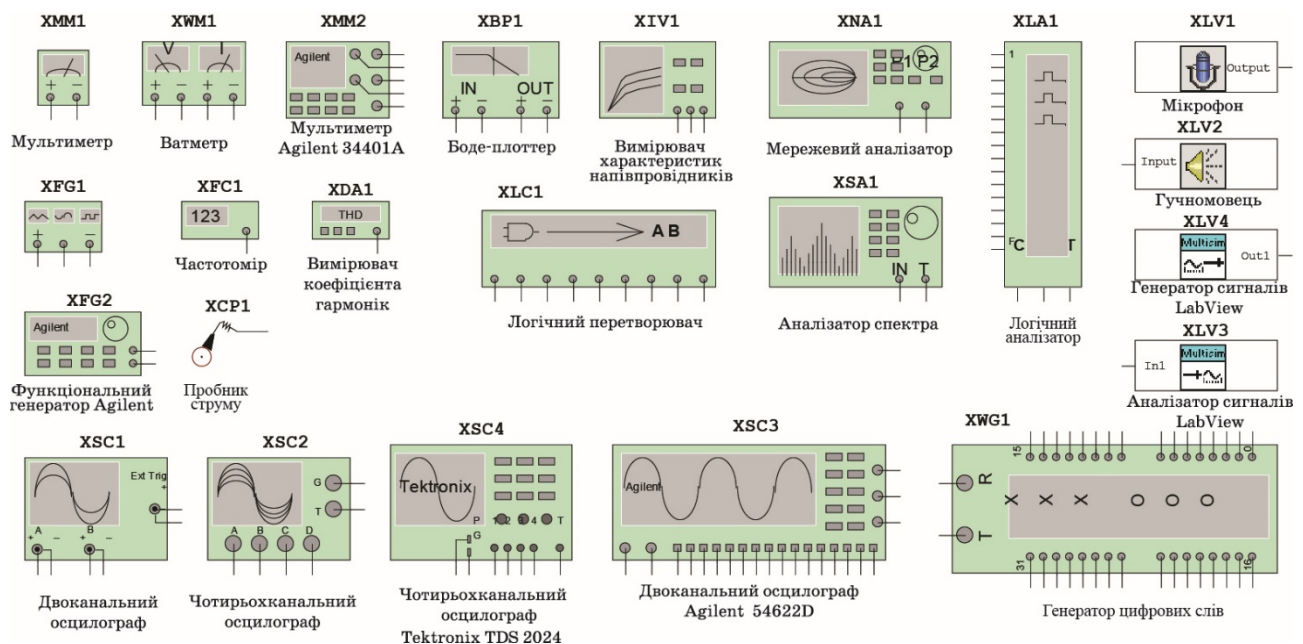


Рис. 4.8. Віртуальні вимірювальні прилади програми Multisim

Для того, щоб на екрані осцилографа вхідний і вихідний сигнали відображалися різним кольорами необхідно поміняти колір лінії, яка підводиться до другого входу осцилографа. Для цього виділяють лінію клацанням лівої кнопки “миші” і потім натискають праву кнопку. У

контекстному меню потрібно вибрати пункт **Change Color**. Схема з підключеними приладами показана на рис. 4.9.

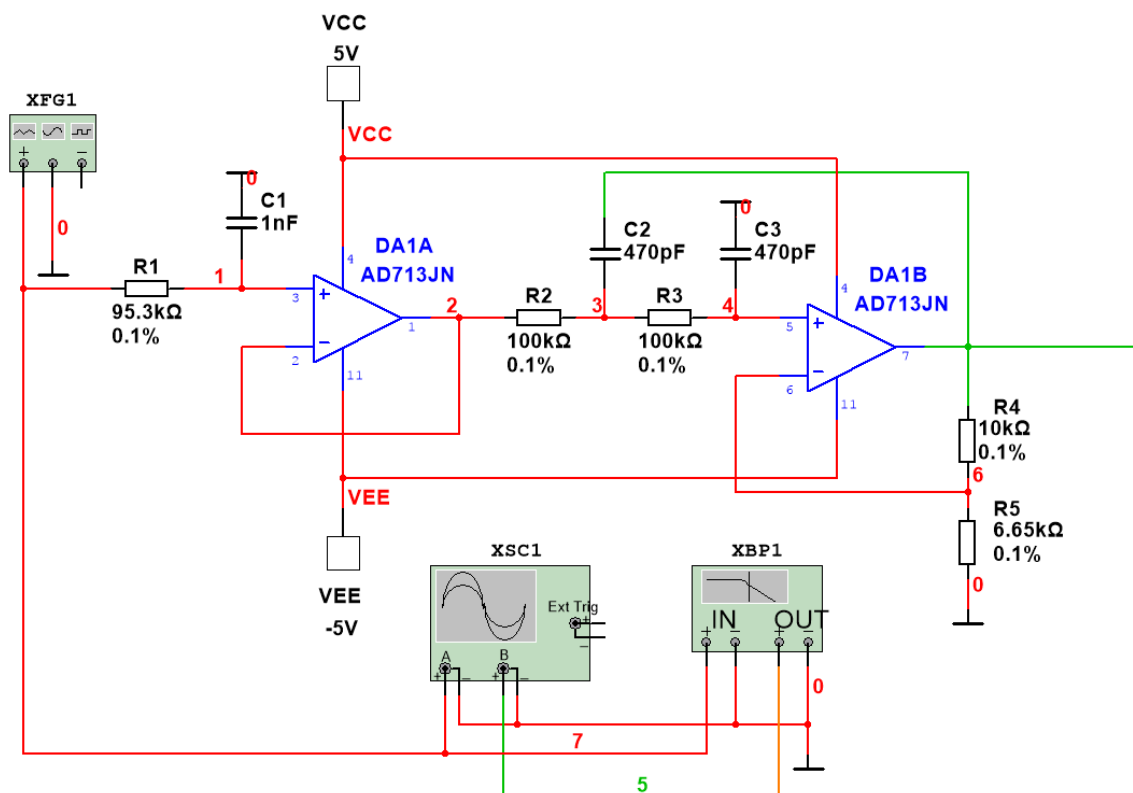


Рис.. 4.9. Схема ФНЧ з підключеними вимірювальними приладами

Після цього можна задати параметри випробувального сигналу. Для цього необхідно клацнути на зображенні приладу лівою кнопкою “миші”. У вікні налаштовуємо параметри сигналу на виході функціонального генератора (рис. 4.10). Можна вибрати форму сигналу: синус, трикутник, прямокутник. Частота сигналу задається в рядку **Frequency** в діапазоні від 1 фГц до значення 10^3 ТГц. Амплітуда в діапазоні від 1 фВ до 10^3 ТВ. Напруга зсуву задається в тому ж діапазоні. За замовчуванням на виході генератора формується двополярна напруга. Наприклад, задана амплітуда 10 В для гармонічного сигналу. На виході генератора буде сформований сигнал з позитивною амплітудою 10 В і негативною такої ж величини.

Якщо потрібно сформувати однополярний сигнал (наприклад, прямокутні імпульси амплітудою 5 В), потрібно задати амплітуду сигналу рівну половині необхідної (для прикладу 2,5 В) і задати позитивний зсув +2,5 В.

Після цього приступаємо до аналізу роботи схеми. Для цього достатньо натиснути на зелений трикутник (рис. 3.30), або натиснути вимикач, розташований у правій верхній частині робочого вікна програми, або через меню **Simulate** викликати команду **Run**.

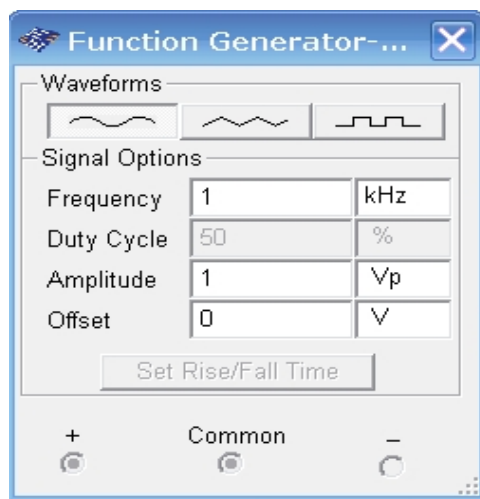


Рис. 4.10. Налаштування параметрів вхідного сигналу

Проконтролюємо форму сигналу на вході і виході фільтра за допомогою осцилографа. Так як коефіцієнт поїдсилення фільтра (за розрахунком) дорівнює 2,5, а розмах вхідної напруги дорівнює 1 В, встановимо чутливість каналу А осцилографа 1 В/діл, а каналу В – 2 В/діл. Форма сигналу на вході і виході ФНЧ показана на рис. 4.11. Для рознесення сигналів на екрані осцилографа по вертикалі вводимо зміщення Y position в каналі А рівне +1,6 В, а в каналі В – -1,4 В.

Після цього можна здійснити перевірку АЧХ і ФЧХ спроектованого фільтра за допомогою Bode Plotter. Отримана в результаті моделювання АЧХ наведено фільтру на рис. 4.12, а його ФЧХ – на рис. 4.13. Крім того, можна зберегти файл з результатами вимірювання АЧХ і ФЧХ. Файл з розширенням .bod являє собою текстовий файл, фрагмент якого показаний на рис. 4.14. Аналіз результатів показав, що максимальна нерівномірність АЧХ в смузі пропускання трохи менше 1 дБ, що цілком задовольняє поставленим умовам.

До безкоштовної версії програми додається один приклад (Getting Started), що складається з трьох різних файлів. Аркуш з розміщеними компонентами (Getting Started 1), компоненти, з'єднані в схему (Getting Started 2), і схема з підключеними вимірювальними приладами (Getting Started 3). Використовуючи ці файли легко поекспериментувати з запропонованою у прикладі схемою, що дозволить швидше освоїти роботу з програмою.

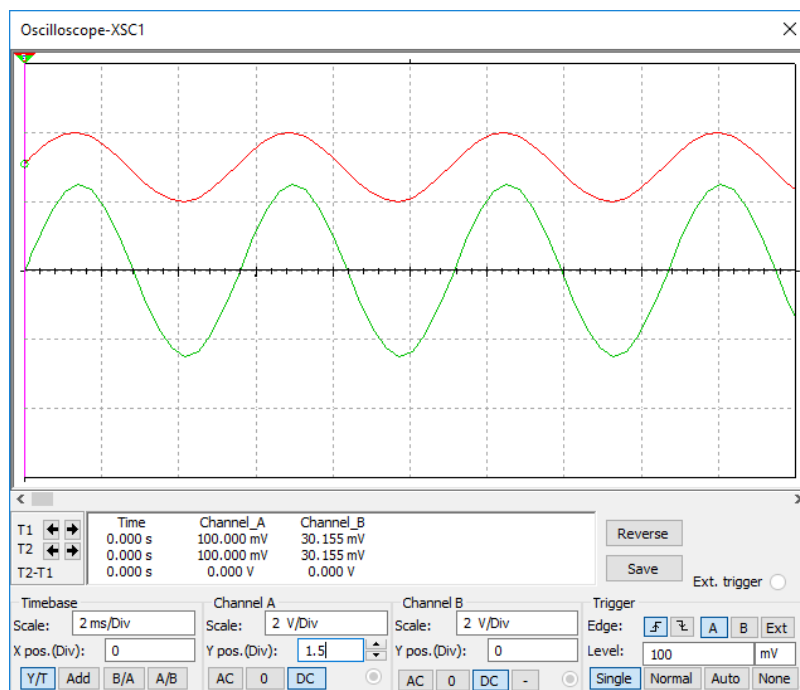


Рис. 4.11. Форма сигналу на вході (червоний), а на виході (зелений) ФНЧ

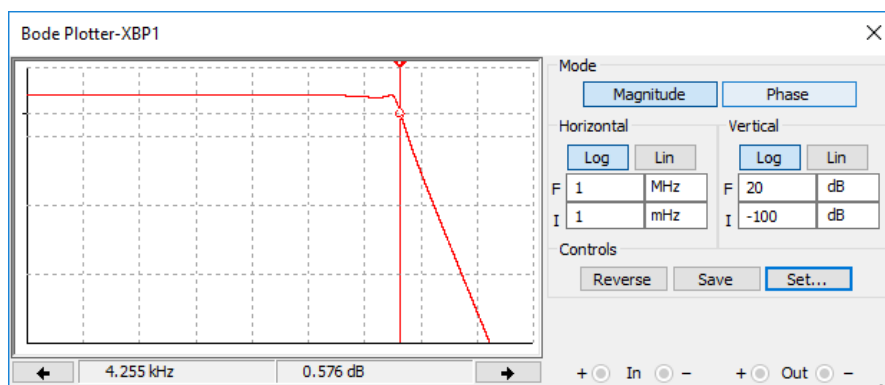


Рис. 4.12. Форма АЧХ змодельованого ФНЧ

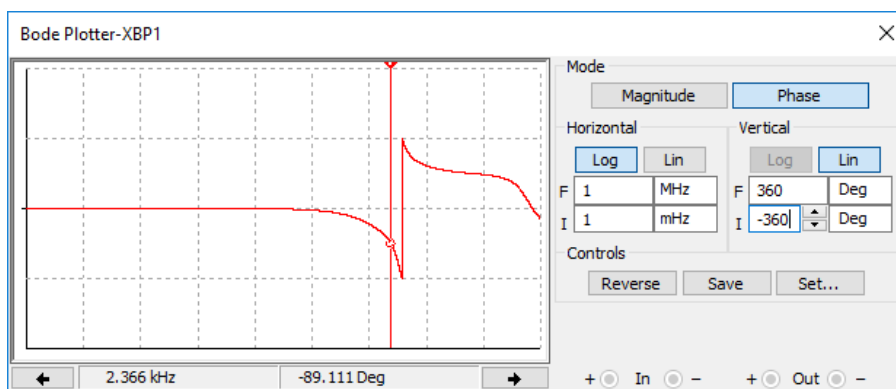


Рис. 4.13. Форма ФЧХ змодельованого ФНЧ

Bode data: BOD

column 1 Frequency (Hz)

column 2 Gain (dB)

column 3 Gain (Linear)

column 4 Phase (Deg)

trace name: Bode Result

Color: 255

Gain_Range_Start: 3.162278e-003

Gain_Range_End: 1.000000e+001

Phase_Range_Start: -1.800000e+002

Phase_Range_End: 1.800000e+002

Frequency	Gain (dB)	Gain	Phase
1.00000e+001	7.97149e+000	2.50365e+000	-4.27497e-001
1.02329e+001	7.97148e+000	2.50365e+000	-4.37454e-001
1.04713e+001	7.97148e+000	2.50365e+000	-4.47644e-001
1.07152e+001	7.97148e+000	2.50365e+000	-4.58071e-001
1.09648e+001	7.97147e+000	2.50365e+000	-4.68740e-001
1.12202e+001	7.97147e+000	2.50365e+000	-4.79658e-001
1.14815e+001	7.97146e+000	2.50365e+000	-4.90831e-001
1.17490e+001	7.97146e+000	2.50365e+000	-5.02263e-001
1.20226e+001	7.97145e+000	2.50364e+000	-5.13962e-001
1.23027e+001	7.97144e+000	2.50364e+000	-5.25934e-001
1.25893e+001	7.97144e+000	2.50364e+000	-5.38184e-001

Рис. 4.14. Фрагмент текстового файлу з результатами моделювання

4.4 Правила роботи з осцилографом

У програмі Multisim доступні 4 типи осцилографів. Розглянемо особливості роботи з двох- і чотирьохканальними осцилографами. Органи управління двоканальним осцилографом показані на рис. 4.15.

Масштаб зображення по вертикалі регулюється дискретно в кожному каналі незалежно органами регулювання чутливості входу. Масштаб зображення по горизонталі – тривалістю розгортки. У кожному каналі передбачена можливість зсуву зображення по вертикалі як вгору, так і вниз. Зсув по горизонталі здійснюється за допомогою зміни значення “X position”.

Щоб зображення не зміщувалося по горизонталі необхідно синхронізувати розгортку осцилографа з початком чергового періоду сигналу. Для синхронізації переважно обирати режим “Nor” і задавати рівень синхронізації в рядку “Level” рівний від 10 до 50% амплітуди сигналу, яким здійснюється синхронізація. Це може бути сигнал каналу А або В (по фронту або спаду), а також сигнал зовнішнього джерела сигналу, що підключається до входу “Ext Ttg”.

При дослідженні сигналів різної частоти слід вибирати для синхронізації низькочастотний сигнал.

У чотирьохканальному осцилографі замість роздільних вікон регулювання чутливості і зміщення по вертикалі використовується одне вікно і перемикач каналів (рис. 4.16). Для регулювання в необхідному каналі треба встановити покажчик (біла рисочка) на потрібну букву і задати параметри в обраному каналі. Аналогічно здійснюється регулювання і в інших каналах.

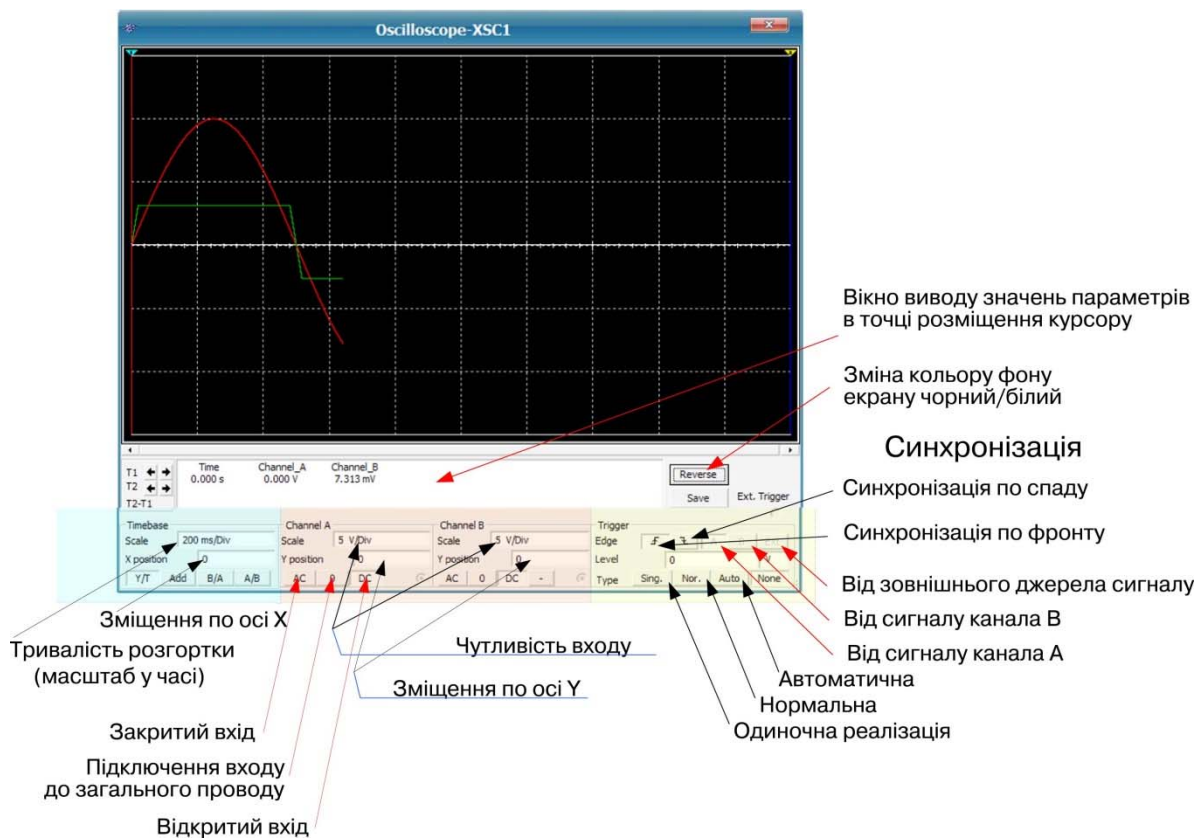


Рис. 4.15. Органи управління осцилографом

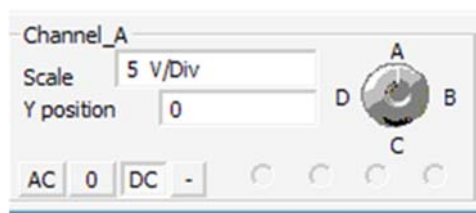


Рис. 4.16. Органи управління чутливістю чотирьохканального осцилографа

Вимірювання параметрів сигналу в будь якій точці (наприклад, амплітуда і часовий інтервал від початку розгортки) можна здійснювати як по поділкам, нанесеним на екрані, так і за допомогою курсорів (зелений і жовтий трикутники у верхній частині екрана осцилографа). Досить перемістити курсор в потрібну точку екрану і у вікні виводу значень параметрів в точці розміщення курсора прочитати покази (рис. 4.17).

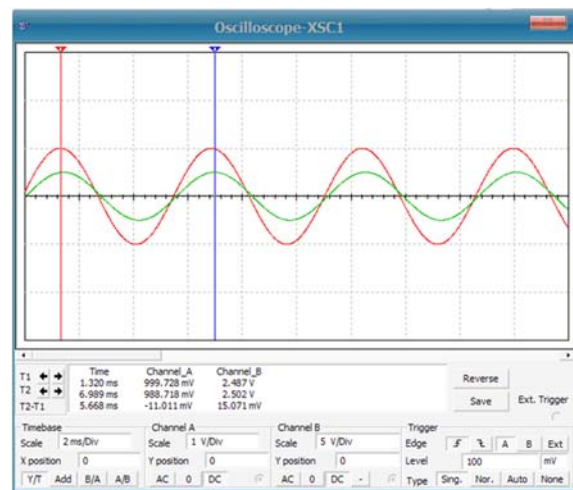


Рис. 4.17. Вимірювання параметрів сигналу в точці позначеною курсором

Як випливає з рисунку, напруга в точці, що помічена червоним курсором 999,728 мВ для каналу А і 2,487 В для каналу В, а в точці, що помічена синім курсором – 988,718 мВ і 2,502 В, відповідно. У нижньому рядку вказується часовий інтервал між курсорами і різниця напруг, виміряних в цих точках.

4.5 Індикаторні пристрої в цифрових схемах

Розглянемо можливості програми NI Multisim з моделювання цифрових пристроїв. У безкоштовній версії NI Multisim Analog Devices Edition введені істотні обмеження на редагування бібліотек цифрових елементів і на використовувані для моделювання серії ІМС. Це пояснюється тим, що Analog Devices не випускає логічних ІМС широкого застосування, а в програмі NI Multisim AD Edition забезпечується підтримка тільки тих типів ІМС, що випускаються компанією. Однак наявних в бібліотеці елементів цілком достатньо для формування будь-яких цифрових сигналів.

Почнемо з бібліотек цифрових логічних ІМС Multisim AD Edition. Для моделювання доступні швидкодіючі ТТЛШ ІМС серії 74LS. У повній версії програми для моделювання можна використовувати ІМС ТТЛ серій 74STD, 74S, 74LS, 74F, 74ALS, 74AS і ІМС КМОН серій 4000 (з робочою напругою 5, 10 і 15 В), 74НС (з робочою напругою 2, 4 і 6 В) і TinyLogic® серії NC7S (в мініатюрних корпусах з робочою напругою 2, 3, 4, 5 і 6 В).

Для контролю станів логічних елементів і відображення буквено-цифрової інформації в обох версіях програми передбачені різні індикаторні пристрої: цифрові однорозрядні знакосинтезуючі індикатори різного кольору світіння, семисегментні (з вбудованим дешифратором) і п'ятнадцятисегментні, індикаторні лампи, шкальні індикатори (рис. 4.1),

пробники, пристрої звукової сигналізації (buzzer), вольтметри і амперметри. Крім цього, для індикації станів цифрових пристроїв можна використовувати світлодіоди різного кольору (як одинарні, так і набори з декількох діодів в одному корпусі).

На рис. 4.18 наведено приклад використання шкальних індикаторів DCD Bargraph для контролю напруги джерела живлення і індикатора UNDCD Bargraph, в якому використовуються поділені сегменти для контролю стану виходу логічних елементів. На схемі стан логічної одиниці ("1") імітується джерелом постійної напруги 9 В. Для світіння сегмента потрібно, щоб величина струму через сегмент була не менш 5 мА. При цьому необхідно враховувати, що всередині індикатора в кожному сегменті є вбудований резистор з номінальним значенням опору 500 Ом. Для схеми включення індикаторів, наведеної на рис. 4.1 струм, що впливає з точки 3, повинен становити 10 мА, а еквівалентний опір паралельно включених резисторів двох сегментів, що світяться становить 250 Ом. Нескладно визначити опір додаткового баластного резистора R1 для забезпечення необхідного струму

$$R_1 = (U_{\text{джер}} - iR_{\text{нар}}) / i = (9 - 10^3 \cdot 250) / 10^{-3} = 650 \text{ Ом.}$$

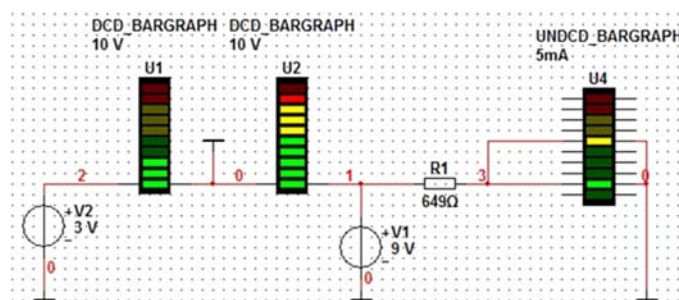


Рис. 4.18. Схема включення шкальних індикаторів

Такий індикатор може бути використаний для контролю стану логічних елементів з напругою живлення не менше 2,5 В.

На рис. 4.19 показані семисегментні знакосинтезуючі індикатори синього і жовтого кольору світіння (U3 і U4). Користувачу доступно всього п'ять кольорів індикаторів: синій, зелений, червоний, помаранчевий і жовтий. Можна використовувати індикатори з прямим накресленням символів (U3) і з нахилом (U4). Для контролю знаку відображуваного параметра призначені знакові індикатори (U2), які містять по 5 світлодіодів і які дозволяють відобразити символи +, -, 1 (або окремо кожен з її двох сегментів) і крапку. На рисунку в індикаторі U2 включені всі світлодіоди для ілюстрації відображуваних символів. Пряме падіння напруги на включеному світлодіоді рівне 1,66 В, номінальний струм через сегмент – 5 мА.

Світлодіоди розбиті на дві групи, в яких вони з'єднані за схемою з загальним анодом. У першій групі світлодіоди відображають знаки $+$ і $-$, а в другій – інші. Для контролю постійної напруги можна скористатися чотирьохрозрядним вольтметром ($U1$), вхідний опір якого складає 10 МОм. На рис. 4.19 вольтметр включений паралельно світлодіоду індикатора і відображає пряме падіння напруги на ньому.

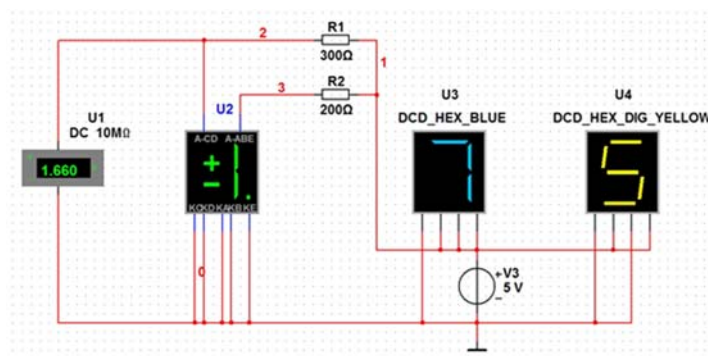


Рис. 4.19. Вольтметр постійного струму і знакосинтезуючі індикатори

Для відображення значення цифрового коду десятковими цифрами використовуються семисегментні індикатори з вбудованими дешифраторами. На рис. 4.19 це елементи $U3$ і $U4$. Семисегментний індикатор являє собою основу на якій розміщені 7 світлодіодів (восьмий – десяткова кома), які з'єднуються між собою (рис. 4.20) за однією з двох схем – з роз'єднаними катодами (із загальним для всіх діодів анодом) або з роз'єднаними анодами (загальний для всіх світлодіодів катод).

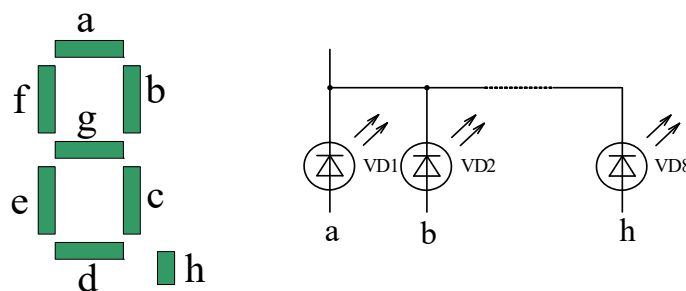


Рис. 4.20. Розташування сегментів семисегментного індикатора і приклад схеми з'єднання діодів з розділеними анодами

Для демонстрації можливостей контролю стану логічних елементів за допомогою пробників (Probe) скористаємося схемою двухрозрядного двоїчного лічильника, зібраного на двох RSD-тригерах типу 74ALS74N (рис. 4.21). Для контролю стану виходів тригерів скористаємося різнокольоровими пробниками – синім і червоним. Якщо частота синхроімпульсів, що подаються на вхід першого тригера низька, то на екрані видно, як

пробники вмикаються і вимикаються. Виключений пробник виглядає як X1 на рис. 4.21. При напрузі на виході логічного елемента відповідному рівню “1” (перевищує 2.5 В) пробник включається.

Для контролю сигналів на виходах елементів схеми зручно користуватися чотирьохканальним осцилографом. Якщо число контрольованих сигналів більше чотирьох, доцільно скористатися логічним аналізатором.

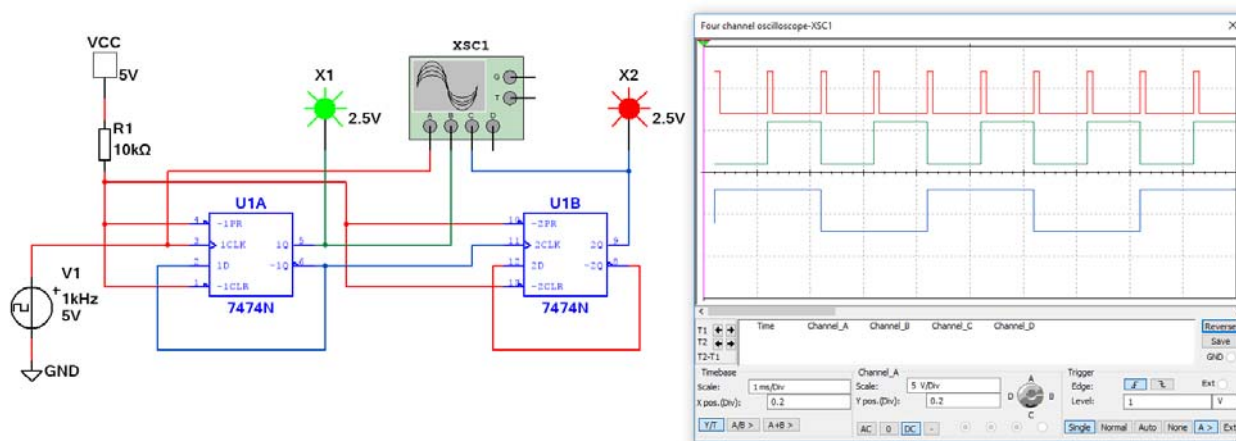


Рис. 4.21. Схема дворозрядного двійкового лічильника з підключеними пробниками і осцилографом

4.6 Використання логічного аналізатора для контролю багаторозрядних слів

Проілюструємо роботу з логічним аналізатором на прикладі схеми синхронного лічильника з коефіцієнтом ділення 10, наведеного на рис. 4.22. Максимальний коефіцієнт ділення такого лічильника дорівнює 16, а введення додаткового логічного елемента DD4A дозволяє здійснювати примусове встановлення тригерів лічильника в “0”. За умови досягнення на виходах лічильника коду рівного 1010 (двійковий еквівалент десяткового числа 10) на виході DD4A формується сигнал у вигляді короткого імпульсу, що падає з “1” в “0”, який подається на інверсні входи встановлення тригерів в “0” (CLR).

Для аналізу сигналів в різних точках схеми використовується логічний аналізатор XLA1. На рис. 4.23 наведені часові діаграми сигналів, отримані за допомогою логічного аналізатора. Для правильного відображення результатів роботи схеми необхідно задати параметри аналізу – частоту вхідного сигналу і параметри логічного аналізатора. Враховуючи, що в 6 ноді схеми (вихід U5A) формується дуже короткий імпульс, тривалість якого дорівнює часу спрацювання U5A плюс час встановлення тригерів в “0”, необхідно вибрати частоту вхідного сигналу не нижче ніж 100 кГц, інакше не вистачає роздільної здатності при аналізі моделі для відображення результатів в ноді 6.

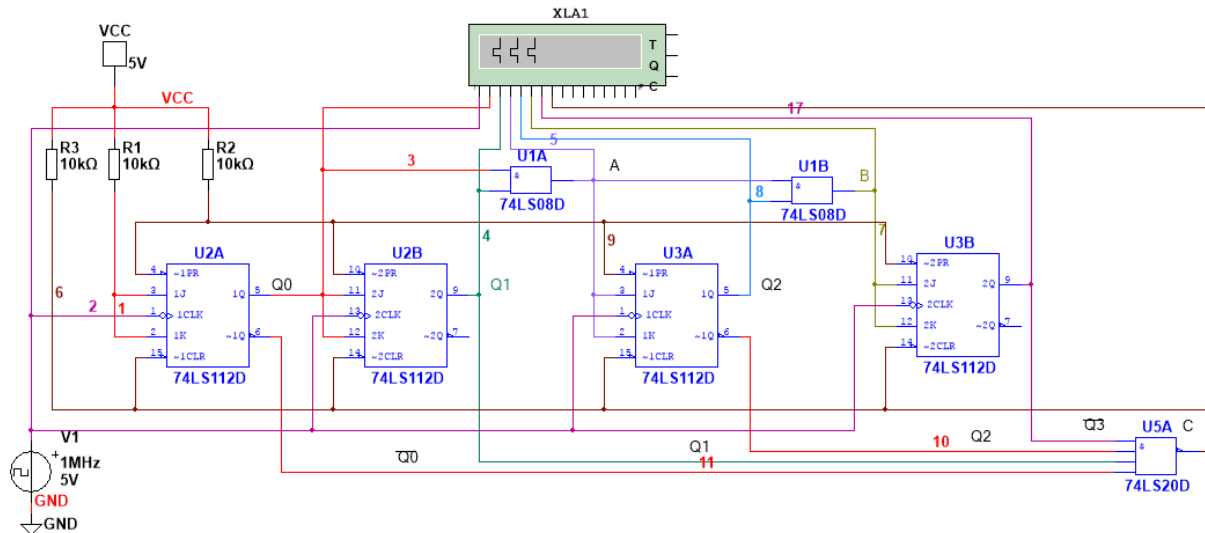


Рис. 4.22. Схема синхронного лічильника з коефіцієнтом ділення рівним десяти

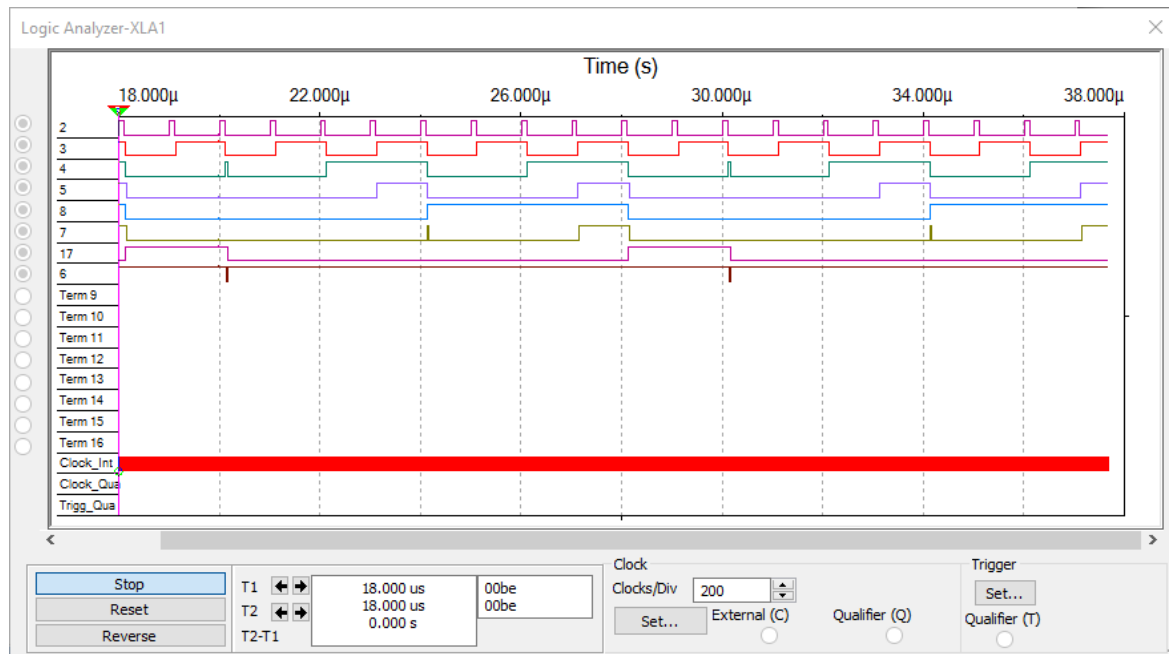


Рис. 4.23. Часові діаграми сигналів на виходах лічильника, отримані за допомогою логічного аналізатора

Для моделювання була задана частота вхідного сигналу 1 МГц, а тактова частота внутрішнього генератора аналізатора (Clock Rate) рівною 100 МГц. Чим вища тактова частота, тим вища роздільна здатність аналізатора за часом. Щоб задати тактову частоту необхідно натиснути кнопку Set у відкритому вікні аналізатора (рис. 4.24). Відкриється діалогове вікно налаштування параметрів аналізу (рис. 4.24). Крім тактової частоти (Clock Rate) тут задається число вибірок, які будуть оброблятися і виводиться на екран. Якщо вибірок мала кількість, то може бути виведена тільки частина сигналу, якщо більше необхідного, то буде послідовно

виводиться декілька реалізацій, що займають повний екран у вікні виводу, поки процес аналізу не буде завершений. Під вибіркою (відліком) маються на увазі значення виведеного сигналу на кожному тактовому інтервалі.

Кількість відліків виведених на екран до моменту синхронізації (Pre-trigger sample) та після (Post-trigger sample) нього задається у відповідних вікнах (рис. 4.7).

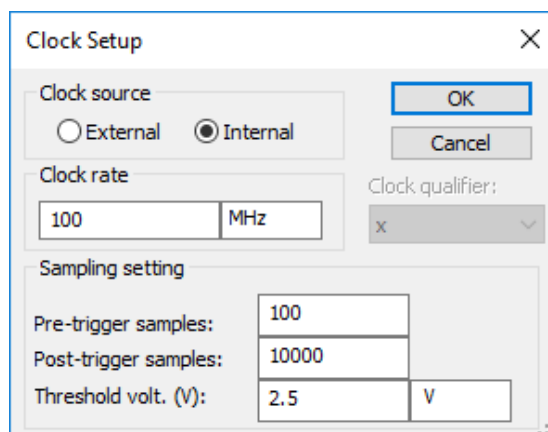


Рис. 4.24. Вікно налаштувань параметрів логічного аналізатора

Для розглянутої схеми кожному періоду вхідного сигналу відповідає 100 вибірок (samples). З урахуванням коефіцієнта ділення лічильника рівного 10 у вікно Post-trigger sample необхідно ввести число не менше 1000, щоб на екран був виведений один повний цикл роботи лічильника. Більш зручно розглядати процеси, коли на екран виводиться не один період, а більше 1.2, щоб бачити початок і закінчення процесу. Для розглянутого прикладу було задано число вибірок рівне 10000, що дозволило спостерігати на екрані (рис. 4.23) 1,5 циклу роботи лічильника. Масштаб по осі часу можна змінювати, задаючи число тактів на розподіл (Clocs/Div), яке задається в вікні виводу результатів аналізу (рис. 4.23). Чим менше задане число, тим більше масштаб по осі часу. Детальніше про параметри логічного аналізатора можна дізнатися в [7, 8].

4.7 Використання логічного конвертера для синтезу цифрових схем

Ще один інструмент призначений для синтезу цифрових схем по заданому логічному вираженню (Булевої функції) або по таблиці істинності логічної схеми. На рис. 4.25 показане вікно логічного конвертера XLC1 (Logic Converter), який дозволяє здійснювати перетворення логічних функцій, що містять від однієї до восьми змінних.

Користувачеві доступно два способи задання функції: табличний та аналітичний. При табличному введенні значень функції необхідно позначити входи, на яких будуть задаватися

вхідні змінні. Для цього достатньо покажчиком “миші” доторкнутися до необхідного входу і натиснути ліву кнопку. Колір активного входу білий, невикористаного входу – сірий.

На рис. 4.25 використовуються входи A, B і D. Після включення входів в таблиці автоматично проставляються під відповідними входами всі можливі комбінації “0” і “1”. У лівій колонці вказується порядковий номер комбінації, а в правій – значення вихідної змінної для кожної комбінації вхідних значень, яке може бути скориговано.

За замовчуванням в правій колонці у всіх рядках проставляються значення, що відповідають роботі логічного елемента І. Наприклад, при активації входів G і H (всі інші входи неактивні) таблиця матиме такий вигляд (табл. 4.2). Для зміни значень вихідної змінної необхідно курсором “миші” клацнути на символи в правій колонці. При кожному клацанні буде відбуватися зміна значення вихідної змінної $-0 \rightarrow 1 \rightarrow x$ і знову 0. Необхідно задати необхідні значення вихідної змінної.

Табл. 4.2. Значення вхідних і вихідних змінних

	G	H	
000	0	0	0
001	0	1	0
002	1	0	0
003	1	1	1

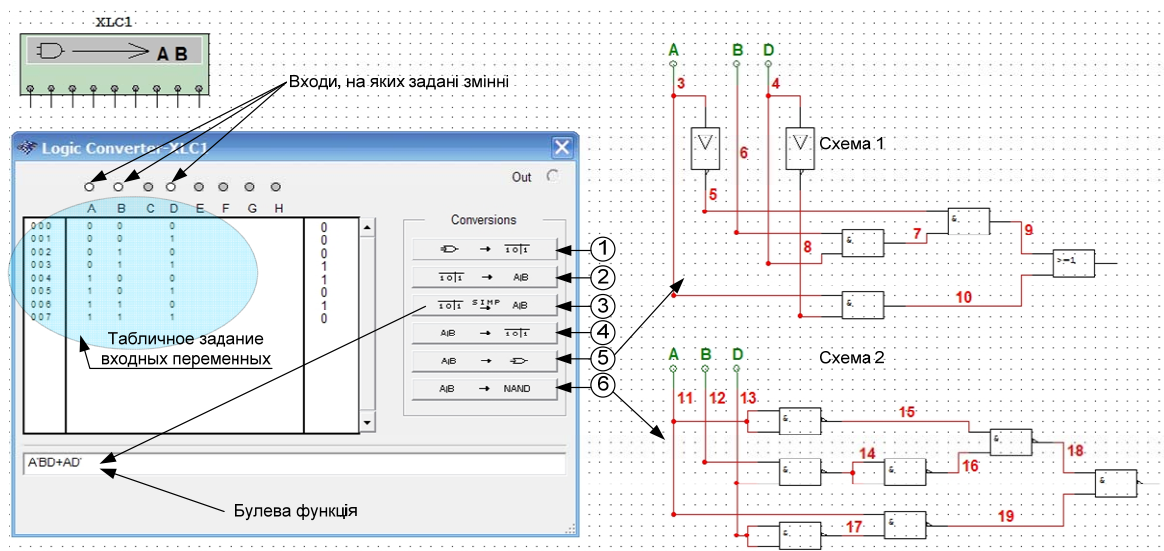


Рис. 4.25. Робоче вікно логічного конвертера і схеми, синтезовані з його допомогою

Для перетворення табличної функції в аналітичний вираз необхідно натиснути кнопку 2 (рис. 4.25) в зоні, що виділена як “Conversions”. Тоді в рядку Булева функція буде виведено логічне вираження шуканої функції. У розглянутому на рис. 4.25 прикладі цей вираз має вигляд $A'BD + AD'$, де запис A' еквівалентний традиційному запису змінної з інверсією.

Для перетворення функції в принципову схему можна скористатися кнопками 5 і 6 (рис. 4.25). При натисканні кнопки 5 будується схема з логічних елементів різного типу (схема 1), а при натисканні кнопки 6 – тільки з елементів І-НІ (схема 2).

Щоб отримати табличне значення по логічному виразу необхідно в рядок Булева функція вписати необхідний логічний вираз і натиснути кнопку 4. У таблиці з'являться значення “0” і “1” проти входів зазначених у функції і значення вихідної змінної.

Необхідно враховувати деякі особливості введення логічного виразу в програмі NI Multisim. Так як введення здійснюється з клавіатури, то неможливо записати логічний вираз, в якому дві або більше літери знаходяться під загальним знаком інверсії. Такий вираз необхідно перетворити за правилами (у деяких джерелах теоремам) де Моргана [9,10] і привести до вигляду, коли загальних інверсій над декількома змінними не буде. Наприклад, вираз $\overline{AB + BC}$ необхідно перетворити наступним чином $\overline{AB + BC} = \overline{AB} \cdot \overline{(B + C)} = \overline{AB} \cdot \overline{B} \cdot \overline{C} = \overline{AB} \cdot \overline{C}$, так як $AB\overline{B} = 0$. Після введення в рядок Булева функція і послідовного натискання кнопок 4 і 6 (рис. 4.8) отримаємо табличні значення і принципову схему для введеного виразу (рис. 4.26).

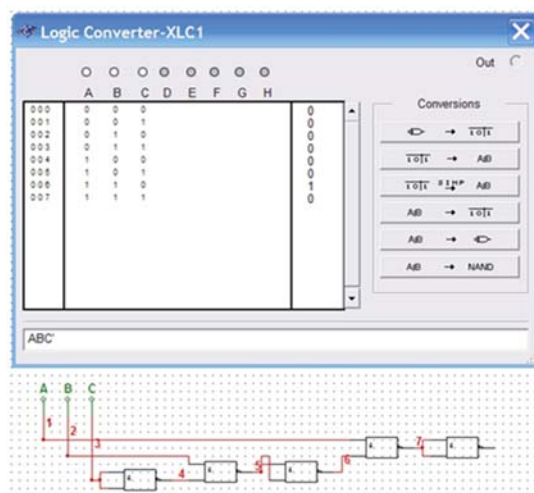


Рис. 4.26. Результати перетворення логічного виразу $\overline{AB} \cdot \overline{C}$

У безкоштовній версії програми NI Multisim AD Edition функція перетворення логічного виразу в принципову схему відсутня.

4.8 Формування тестових багаторозрядних слів за допомогою генератора слів

Для формування тестових багаторозрядних цифрових сигналів використовується Word Generator (генератор слова), умовне позначення і вікно налаштувань параметрів якого показані на рис. 4.27.

Генератор дозволяє формувати 32-розрядні кодові слова, які можна ввести з клавіатури безпосередньо у вікні введення коду (рис. 4.10).

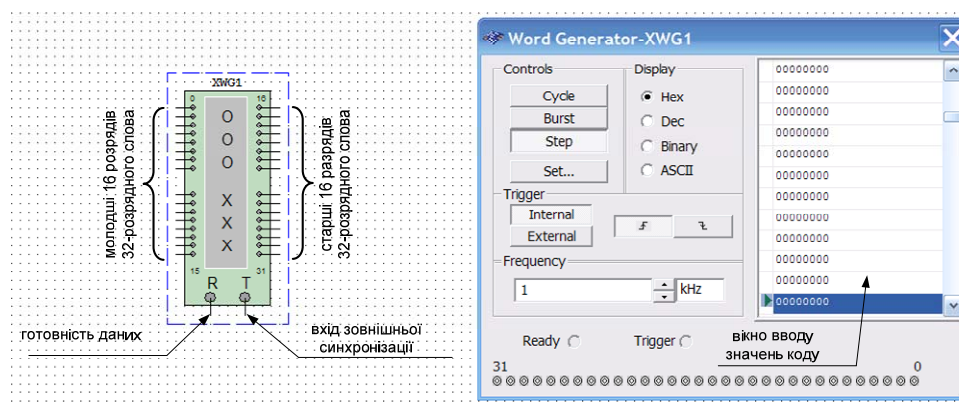


Рис. 4.27. Умовне позначення і вікно налаштувань параметрів генератора слова

Для введення і збереження введених слів іншими способами необхідно натиснути кнопку Set у вікні налаштування параметрів генератора слова (рис. 4.28). У вікні передналаштувань у стовпці Preset Patterns можна вибрати один з восьми варіантів формування та збереження слова:

- No Change – не змінюється автоматично (ручне введення значень);
- Load – завантажити з файлу;
- Save – зберегти файл;
- Clear buffer – очистити буфер;
- Up Counter – автоматично збільшувати кожне наступне значення на 1;
- Down Counter – автоматично зменшувати кожне наступне значення на 1;
- Shift Right – зміщувати праворуч на одну позицію кожне наступне значення;
- Shift Left – зміщувати ліворуч на одну позицію кожне наступне значення.

Перед початком введення кодових слів необхідно у вікно Buffer Size (рис. 4.28) ввести необхідну кількість кодових слів, яка задається в шістнадцятковому або десятковому коді в залежності від типу виводу на дисплей – в шістнадцятковому (Hex) або десятковому (Dec),

який задається в вікні Display Type. Граничний розмір буфера 8 192 кодових слова (2000 в шістнадцятковому коді).

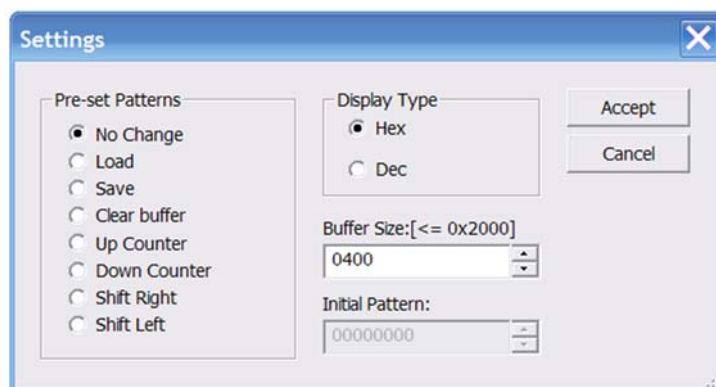


Рис. 4.28. Вікно налаштувань генератора слова

При використанні Up Counter, Down Counter, Shift Right і Shift Left у вікно Initial Pattern необхідно ввести початкове значення коду.

Розглянемо на прикладі, як буде виглядати набір кодових слів при наступних налаштуваннях:

- Display Type – Dec;
- Buffer Size – 10;
- Shift Right;
- Initial Pattern – 2147483648 (відповідає шістнадцятковому кодом 80000000).

Сформовані кодові слова показані на рис. 4.29. Для наочного уявлення цифрового сигналу, що формується, результат у вікні Word Generator представлений в двійковому коді.

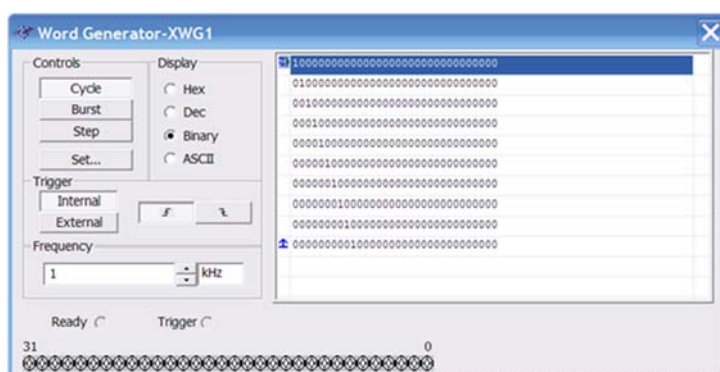


Рис. 4.29. Основне вікно генератора слова

Для введення значень коду в режимі No Change необхідно курсором “миші” клацнути на відповідному слові і потім ввести з клавіатури потрібні значення коду. Подальші переміщення по полю екрану зручніше проводити не за допомогою “миші”, а клавішами

управління курсором. Вміст екрану можна стерти, завантажити нове значення або записати у файл. Для запису необхідно натиснути кнопку SAVE і Асерт попередньо натиснувши кнопку Set (рис. 4.29). В діалоговому вікні необхідно вказати ім'я файлу (за замовчуванням пропонується ім'я схемного файлу). В отриманому таким чином текстовому файлі з розширенням .dr будуть записані у вигляді таблиці всі набрані на екрані комбінації. При необхідності файл можна відредагувати в будь-якому текстовому редакторі і завантажити знову натисненням кнопки LOAD.

На рис. 4.30 наведено приклад формування 8-розрядного цифрового сигналу з періодом повторення 16 тактів (режим виводу Cycle) і часові діаграми цього сигналу, отримані за допомогою логічного аналізатора. Текст файлу, що містить інформацію про сформовані сигнали, наведено на рис. 4.31. Частота виводу сигналів задається в рядку Frequency (рис. 4.30). За замовчуванням задається частота виведення сигналу 1 кГц.

Сформовані слова знімаються з восьми виходів (від 0 до 7) молодших розрядів XWG1 (рис. 4.30). На інших виходах формуються нулі у відповідності з таблицею програмування генератора.

Передбачена можливість підключення зовнішнього синхронізуючого сигналу по входу Т. За замовчуванням включена синхронізація від внутрішнього тактового генератора.

Крім циклічного режиму висновку можна використовувати режими одноразового виведення всієї послідовності кодових слів (Burst) і покроковий (STEP). У покроковому режимі після кожного натискання кнопки Run (на панелі інструментів кнопка позначена зеленим трикутником) виводиться чергове кодове слово. Після перебору всіх введених значень коду буде знову виводитися перше слово, потім друге і т.д.

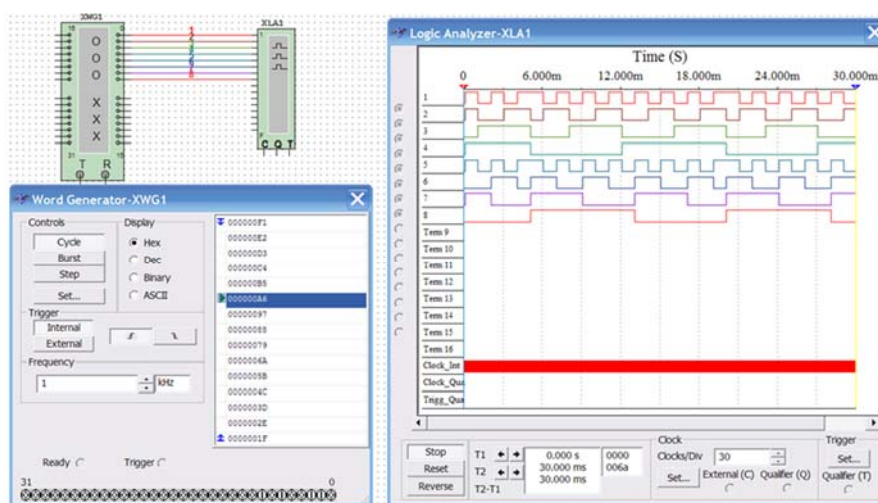


Рис. 4.30. Формування 8-розрядного двійкового коду генератором слова в циклічному режимі

На вивід R (Ready) генератора слова виводиться сигнал тактової частоти, який може бути використаний для синхронізації інших пристроїв. Сигнал з цього виходу супроводжує кожен кодову комбінацію, що подається на вихід і може бути використаний в тому випадку, коли досліджуваний пристрій має властивість квітування (підтвердження). У цьому випадку після отримання чергової кодової комбінації і супроводжуючого його сигналу READY досліджуваний пристрій формує сигнал підтвердження отримання даних, який подається на вхід зовнішньої синхронізації генератора T і виробляє черговий запуск генератора, якщо він працює в режимі зовнішньої синхронізації.

Data:

000000F1

000000E2

000000D3

000000C4

000000B5

000000A6

00000097

00000088

00000079

0000006A

0000005B

0000004C

0000003D

0000002E

0000001F

Initial:

0000

Final:

000E

Рис. 4.31. Таблиця, що зберігається в файлі *.dp

Для очищення буфера від введених кодових слів необхідно натиснути кнопку Clear buffer.

Генератор кодових слів зручно використовувати для тестування різних цифрових пристроїв, так як він дозволяє формувати довільні послідовності нулів та одиниць.

Розглянемо приклад використання генератора кодових слів для тестування дешифратора типу 74LS138N, що має три входи даних і вісім інверсних виходів. Схема моделі для ілюстрації роботи наведена на рис. 4.32. Для синхронізації логічного аналізатора використовується сигнал Ready, сформований генератором кодових слів.

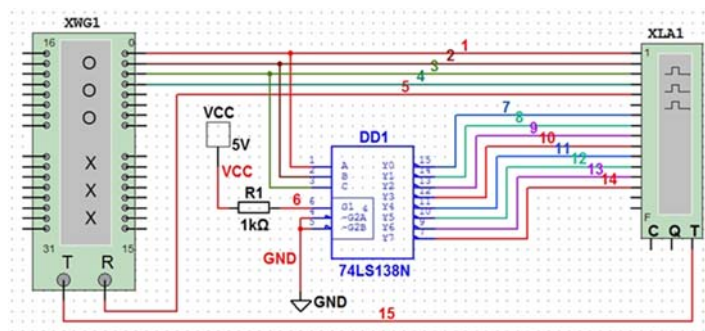


Рис. 4.32. Схема тестування дешифратора трьохрозрядного двійкового коду

У чотири молодших розряди генератора кодових слів занесений код, який збільшується з кожним тактом на одиницю. Результати тестування представлені на рис. 4.33.

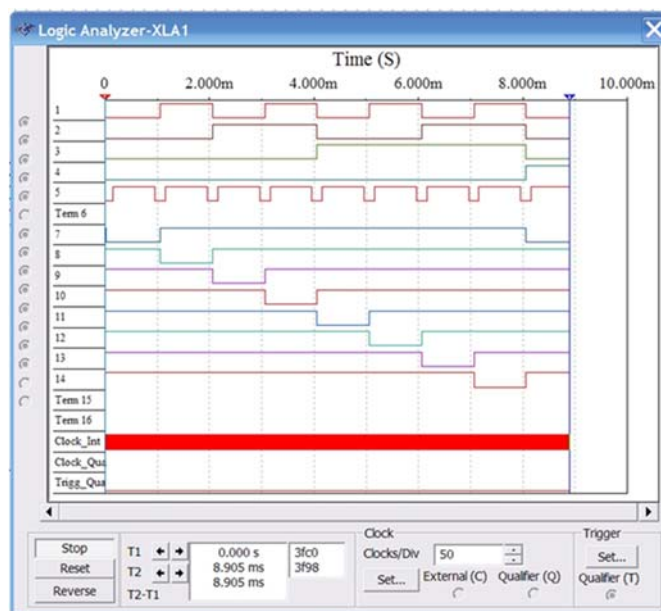


Рис. 4.33. Результати тестування дешифратора трьохрозрядного двійкового коду

Верхні чотири діаграми відповідають сигналам на виходах чотирьох молодших розрядів XWG1, п'ята діаграма відповідає сигналу Ready, а діаграми з сьомої по одинадцяту

відповідають сигналам на виходах дешифратора. Коду 000 на входах дешифратора відповідає 0 на першому виході дешифратора, а кодом 111 – на восьмому виході.

4.9 Моделювання формувача коротких імпульсів

Розглянемо ще один приклад найпростішого цифрового пристрою – формувача коротких імпульсів з фронту і спаду вхідного сигналу, схема якого наведена на рис. 4.34. Формувач побудований з використанням інтегруючого кола, елемента виключаючого АБО і інвертора. У схемі використаний елемент виключного АБО з відкритим колектором і тому між його виходом і джерелом живлення включений навантажувальний резистор.

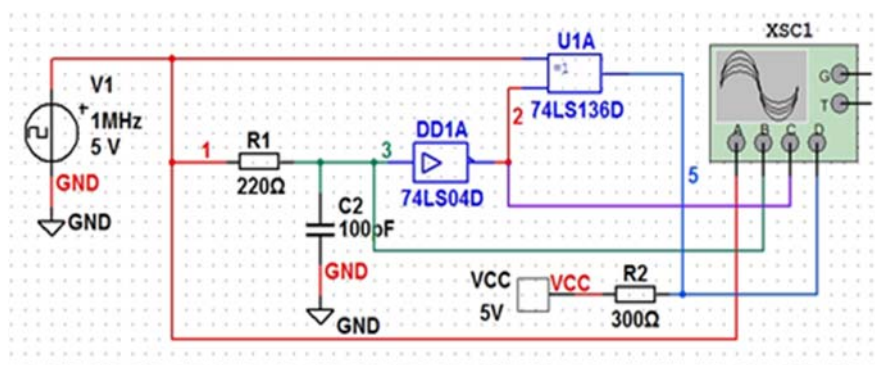


Рис. 4.34. Схема формувача імпульсів

Слід звернути увагу на те, що джерело живлення повинне обов'язково позначатись на схемі, навіть якщо до нього не буде підключений жоден елемент. При відсутності джерела на схемі логічні елементи працювати не будуть.

Так як число аналізованих сигналів невелике, тому для аналізу часових діаграм роботи доцільно використовувати чотирьохканальний осцилограф. Часові діаграми роботи схеми показані на рис. 4.35.

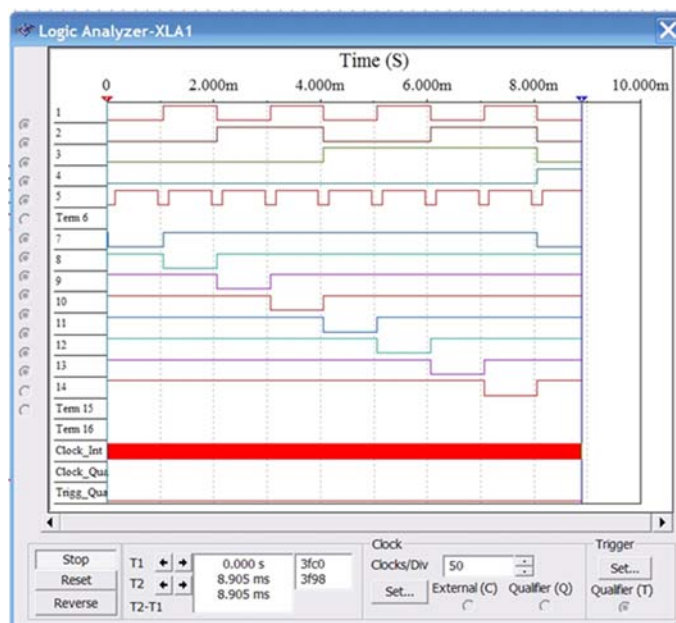


Рис. 4.35. Часові діаграми формувача імпульсів

здійснюється за допомогою логічного аналізатора *XLA1*, а контроль частоти вихідного сигналу вимірювачем часових інтервалів і частоти *XFC1*.

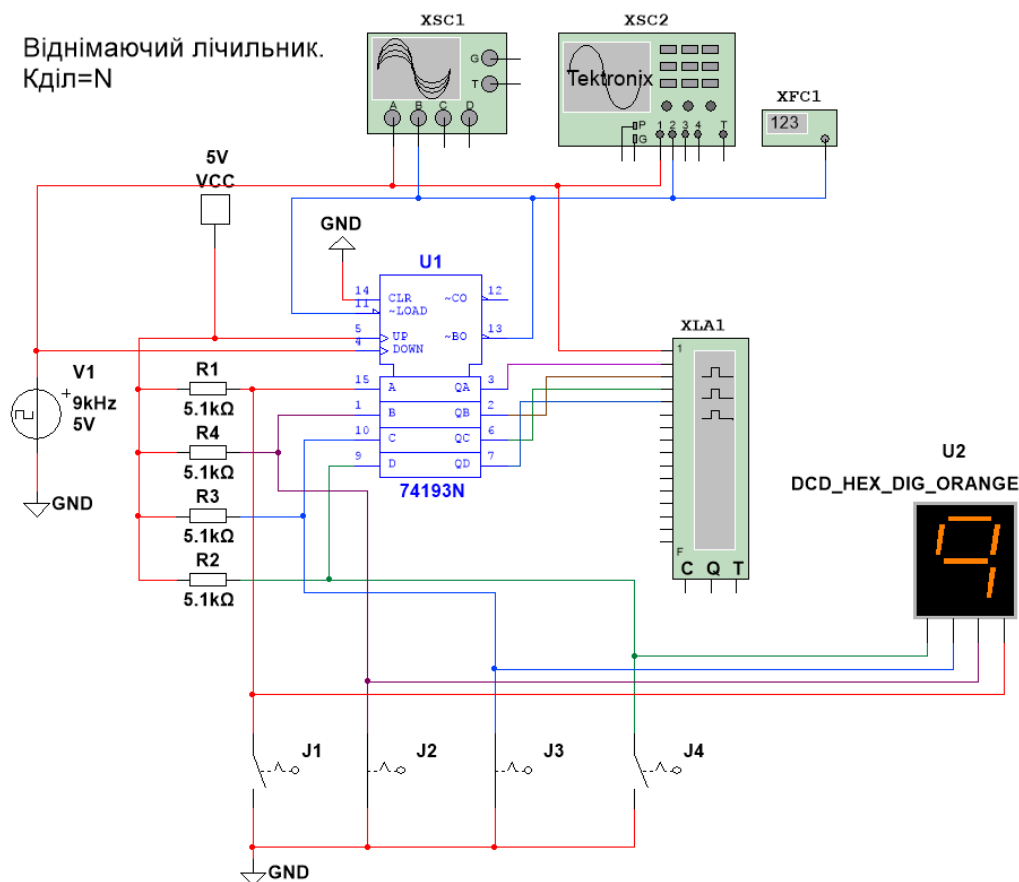


Рис. 4.37. Модель для дослідження віднімаючого програмованого лічильника

4.11 Формувачі коду, побудовані на реверсивних лічильниках

Реверсивні лічильники зручно використовувати для побудови формувачів коду, керованих “курсорним методом”. Суть методу полягає в наступному. На входи реверсивного лічильника подаються імпульси за допомогою двох перемикачів “більше” і “менше”. При натисканні кнопки “більше” імпульси з виходу генератора імпульсів (ГІ) через формувач імпульсів (ФІ) подаються на вхід підсумовування лічильника, а при натисканні кнопки “менше” – на вхід віднімання лічильника. Структурна схема такого формувача наведена на рис. 4.38. На виході ГІ формується сигнал з частотою f_{ik} , який визначає частоту вимірювання коду на виході лічильника C_T . Щоб людина, яка здійснює процес управління формувачем змогла вчасно зупинитися при досягненні необхідного коду, частота f_{ik} повинна складати приблизно 2 Гц.

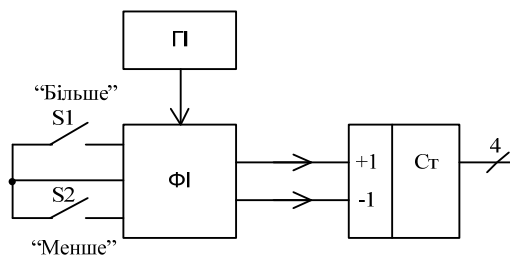


Рис. 4.38. Структурна схема формувача коду

Функціональна схема формувача коду наведена на рис. 4.39.

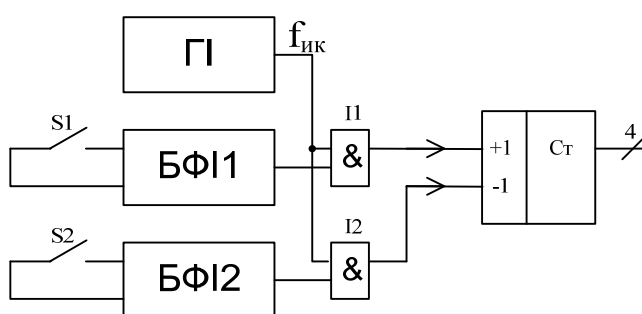


Рис. 4.39. Функціональна схема формувача коду

Як видно зі схеми, імпульси з виходу Γ подаються на входи підсумовування і віднімання лічильника через логічні елементи $I1$ і $I2$, на другі входи яких подається рівень логічної "1" з виходів "без брязкоту" формувачів імпульсів (БФІ) при натисканні кнопки $S1$ або $S2$, відповідно.

Для чого необхідно використовувати БФІ. Як правило, прості механічні перемикачі, при спрацьовуванні (замиканні або розмиканні) створюють брязкіт механічних контактів. Тобто, при замиканні (розмиканні) пружний контакт кілька разів замикається і розмикається, поки не встановиться надійний контакт (або перемикач буде розімкнений).

Формувач без брязкоту імпульсів (БФІ) при замиканні ключа формує на виході імпульси з чіткими кордонами, без брязкоту, що супроводжує звичайні механічні перемикачі. Діаграми, що ілюструють принцип роботи БФІ представлені на рис. 4.40,г. БФІ можна будувати як на КМОН, так і на ТТЛ тригерах (рис. 4.40,б і в).

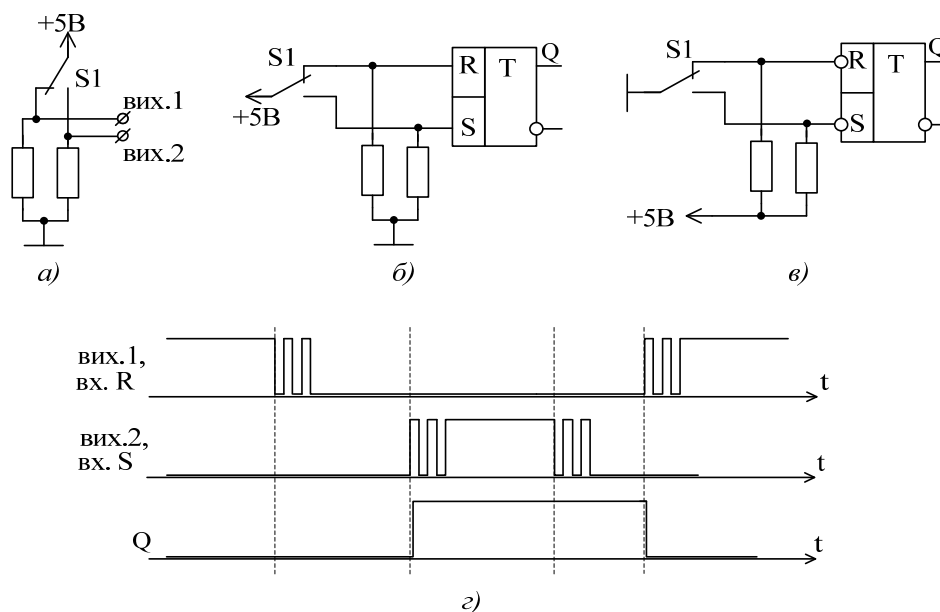


Рис. 4.40. Формувачі імпульсів на базі механічного перемикача (а), КМОН RS-тригера (б), ТТЛ RS-тригера (в) і часові діаграми роботи ФІ на базі КМОН RS-тригера (г)

При необхідності сформувати значення коду в значному діапазоні часу, що витрачається на перебудову від однієї крайньої точки до іншої, цей час може виявитися неприпустимо великим. Наприклад, необхідно на виході ФК сформувати код, який змінюється від 1 до 500. При частоті зміни коду 2 Гц, що відповідає періоду проходження імпульсів 0,5 с, час, витрачений на перебудову у всьому діапазоні, складе 250 с, тобто, більше 4-х хвилин. Звичайно це неприпустимо, тому що користуватися подібним пристроєм буде неможливо.

Для зменшення часу перебудови використовують наступний прийом. При натисканні на кнопку управління (наприклад, більше) перебудова коду здійснюється з частотою 2 Гц. Якщо кнопка утримується натиснутою більше 2 с, то частота перебудови коду збільшується в 10 разів. Як тільки оператор, який керує формувачем коду, побачить, що код на виході формувача наближається до необхідного значення, він повинен короткочасно відпустити, а потім знову натиснути кнопку. Частота перебудови коду повинна знову стати низькою, рівною 2 Гц.

Функціональна схема такого формувача наведена на рис. 4.41.

У схему додатково введені елемент АБО1 і схема визначення тривалості натискання кнопки (СВТН). Як тільки буде натиснута хоча б одна кнопка (S1 або S2) на виході одного з БФІ буде формуватися рівень логічної 1, який через АБО1 подасться на схему СВТН, яка може бути побудована, наприклад, на інтегруючому ланцюзі і логічному елементі. Як тільки конденсатор зарядиться до порогу спрацьовування логічного елемента, він переключиться у стан "1" на виході. Вихідний сигнал СВТН управляє роботою генератора імпульсів. Поки

рівень на вході управління ГІ дорівнює “0”, генератор формує сигнал з частотою 2 Гц, а коли сигнал на вході управління буде дорівнювати “1”, частота генератора збільшиться в 10 разів. Можна організувати і зворотнє управління. При “0” на виході СВТН частота 20 Гц, а при “1” – 2 Гц. Для цього досить використовувати в СВТН логічний елемент з інверсією.

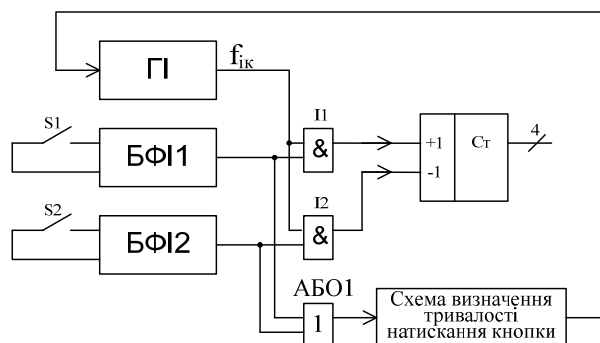


Рис. 4.41. Функціональна схема формувача коду із змінною частотою перебудови коду

Щоб при відпусканні кнопки частота генератора швидко повернулася до значення 2 Гц, необхідно паралельно резистору інтегруючого кола підключити діод анодом до конденсатора і катодом до входу СВТН. Тоді конденсатор інтегруючого кола швидко розрядиться через відкритий діод.

Розглянемо деякі моделі, що ілюструють вище викладене. На рис. 4.42 приведена принципова схема моделі, що містить два БФІ (зібрані на елементах U1 і U2), генератор імпульсів V1 і два елементи І-НІ (U2A і U2B). У вихідному стані перемикачів J1 і J3 на входи RS-тригерів з інверсними входами подається рівень логічного “0” і на виходах тригерів встановлюється рівень “0”. Імпульси з виходу генератора через елементи І не проходять.

При натисканні на кнопку J1 тригер U1A переключиться у стан “1”, так як на його вхід S (PR на схемі), буде поданий рівень логічного “0”. Індикатор X1 почне світитися і через верхній елемент І (U2A) почнуть проходити імпульси (рис. 4.43). На виході U2B формується рівень логічної “1”. Формувач імпульсів призначений для управління реверсивними лічильниками типу KP1533IE6 чи IE7 (або подібних їм).

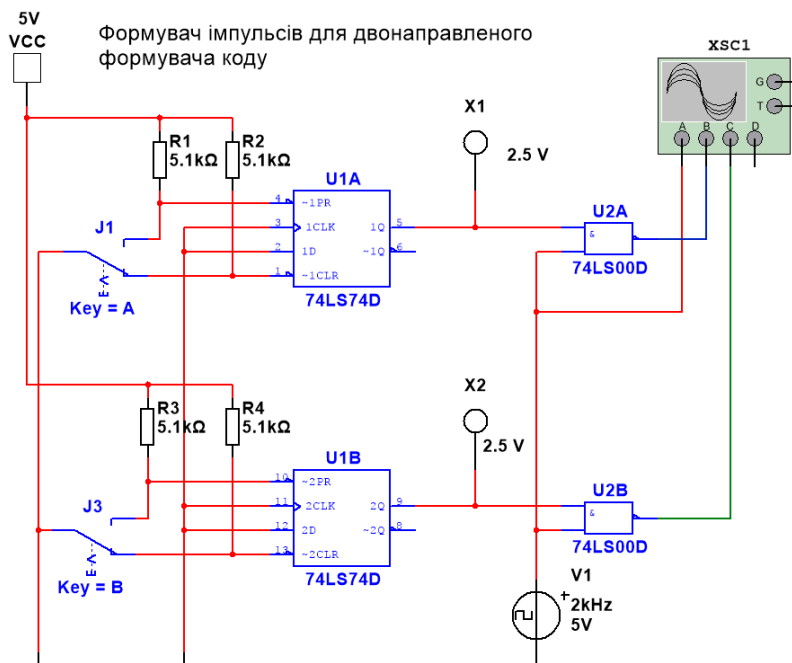


Рис. 4.42. Принципова схема формувача імпульсів для двонаправленого формувача коду

На екрані осцилографа червоним кольором виводиться сигнал генератора імпульсів, синім – сигнал на виході U2A, зеленим – на виході U2B.

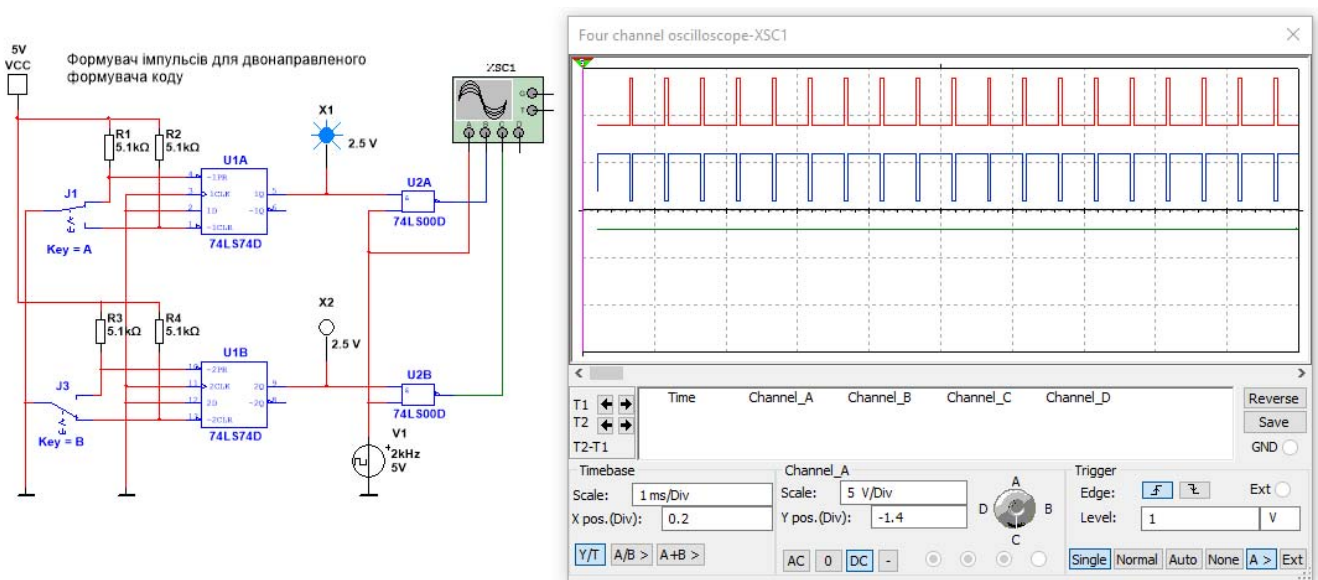


Рис. 4.43. Робота формувача в режимі формування імпульсів для збільшення значення коду

На рис. 4.44 наведена принципова схема моделі реверсивного формувача коду з імітацією брязкоту механічних контактів.

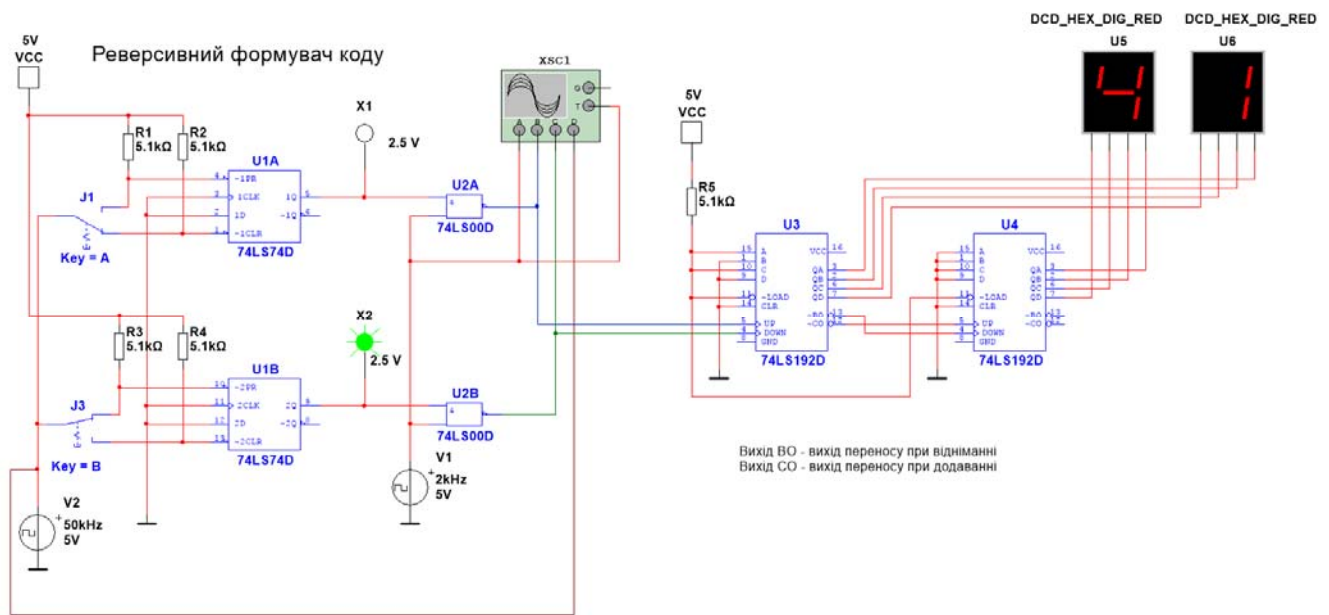


Рис. 4.44. Принципова схема моделі реверсивного формувача коду з імітацією брязкоту механічних контактів

Імітація брязкоту реалізована за допомогою допоміжного генератора V2, частота сигналу якого в кілька разів вище, ніж у генератора V1, визначального частоту перемикування коду.

При перемиканні J1 або J2 на вхід RS-тригера надходить пакет імпульсів з частотою 50 кГц. Однак це не заважає БФІ формувати імпульс з чіткими межами, так як RS-тригер після перемикання в один зі станів (наприклад, в “1”) буде перебувати в ньому, поки на інший вхід (вхід R) НЕ буде поданий сигнал перемикання.

В якості реверсивних лічильників використані ІМС двійково-десяткових лічильників типу КР1533ІЕ6 (зарубіжний аналог 74LS192). Для зручності контролю значення коду до виходів лічильників підключені семисегментні індикатори з вбудованими дешифраторами семисегментного коду U5 і U6.

Управління кнопками J1 і J3 можна здійснювати “мишею” або клавішами. Щоб призначити клавішу, яка буде управляти перемикачем (за замовчуванням клавіша space) досить клацнути “мишею” по напису Key=A. У вікні (рис. 4.45), слід натиснути на чорний трикутник (праворуч від букви A) і в випадаючому списку вибрати бажану літеру.

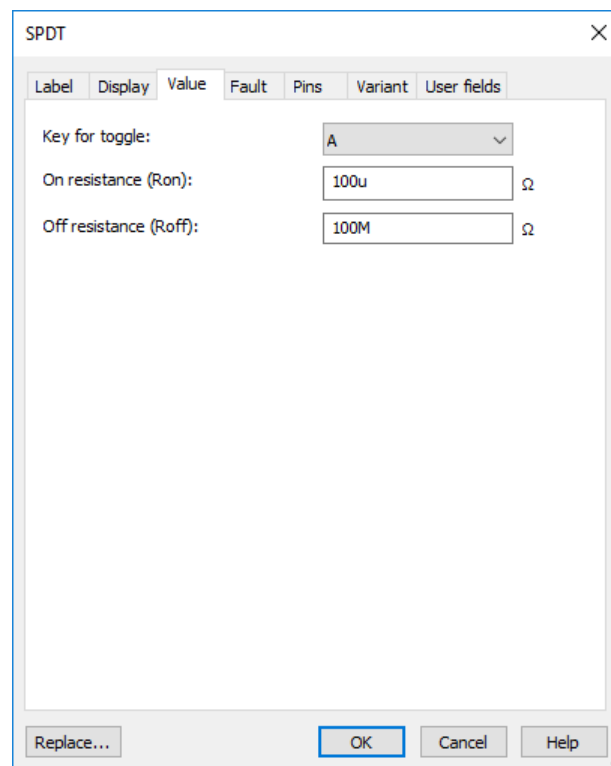


Рис. 4.45. Вікно зміни активної клавіші управління перемикачем

При включенні режиму симуляції на виходах лічильників може встановлюватися довільне значення коду – 99 або 1 (у реальних схемах можуть бути й інші значення коду). Щоб уникнути цього, необхідно при включенні живлення провести налаштування лічильника в необхідне положення. Наприклад, записати значення коду 51.

Для цього буде потрібно сформувати на входах програмування лічильників двійковий код еквівалентний числу 51. У старших розрядах (лічильник U4 на рис. 4.27) подати код +0101 (десятковий еквівалент 5), а в молодших розрядах – код 0001 (десятковий еквівалент 1). Крім того знадобиться сформувати короткий імпульс з нульовим рівнем для запису цього коду в момент включення живлення, тобто сформувати схему початкового налаштування (СПН).

Принцип дії такої схеми дуже простий. Паралельно до кола живлення (між джерелом живлення і загальним проводом) включається інтегруючий коло. Вихід інтегруючого кола підключений до входу логічного елемента. Після включення живлення необхідно деякий час, щоб конденсатор інтегруючого кола зарядився до порогового рівня спрацювання логічного елемента. Весь цей час на виході цього елемента буде утримуватися “0”, якщо елемент неінвертуючий, або “1”, якщо елемент інвертуючий. На рис. 4.46 приведена схема початкового налаштування та елементи для перевірки її функціонування. Включення живлення імітується подачею імпульсів на її вхід від генератора V1.

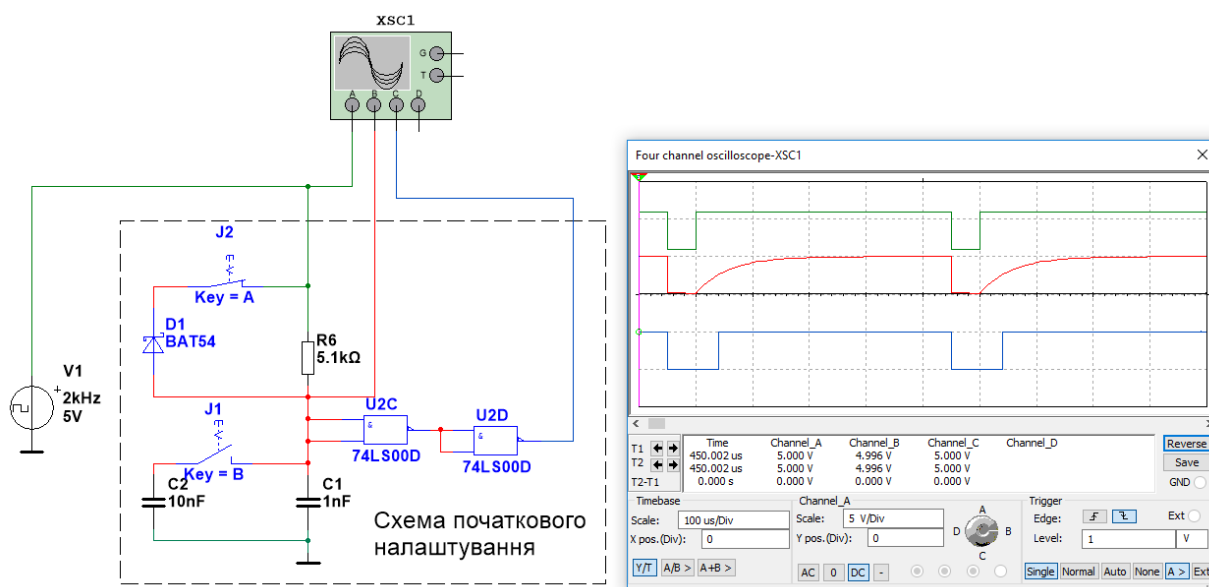


Рис. 4.46. Модель для перевірки роботи схеми початкового налаштування

Перемикач J1 призначений для зміни постійної часу інтегруючого кола (підключає паралельно C1 конденсатор C2 значно більшої ємності). Перемикач J2 дозволяє вмикати або вимикати, що прискорює розряд конденсатора, діод. На осцилограмах видно, що в момент початку формування імпульсу на виході V1 (імітація включення живлення, на осцилограмі показана зеленим кольором) починається заряд конденсатора (червона осцилограма). При досягненні порогового рівня на виході елемента U2D формується рівень логічної “1”, а весь час поки конденсатор заряджається до порогового рівня на його виході утримується рівень логічного “0”. У цей час і потрібно здійснювати запис коду в лічильник.

На рис. 4.47 наведена схема формувача з початковим налаштуванням коду в значення 51. На вхід СНУ сигнал подається з виходу інвертора U7A. Як тільки буде включене живлення, на його виході буде сформований рівень логічної “1” і почнеться заряд конденсатора C1.

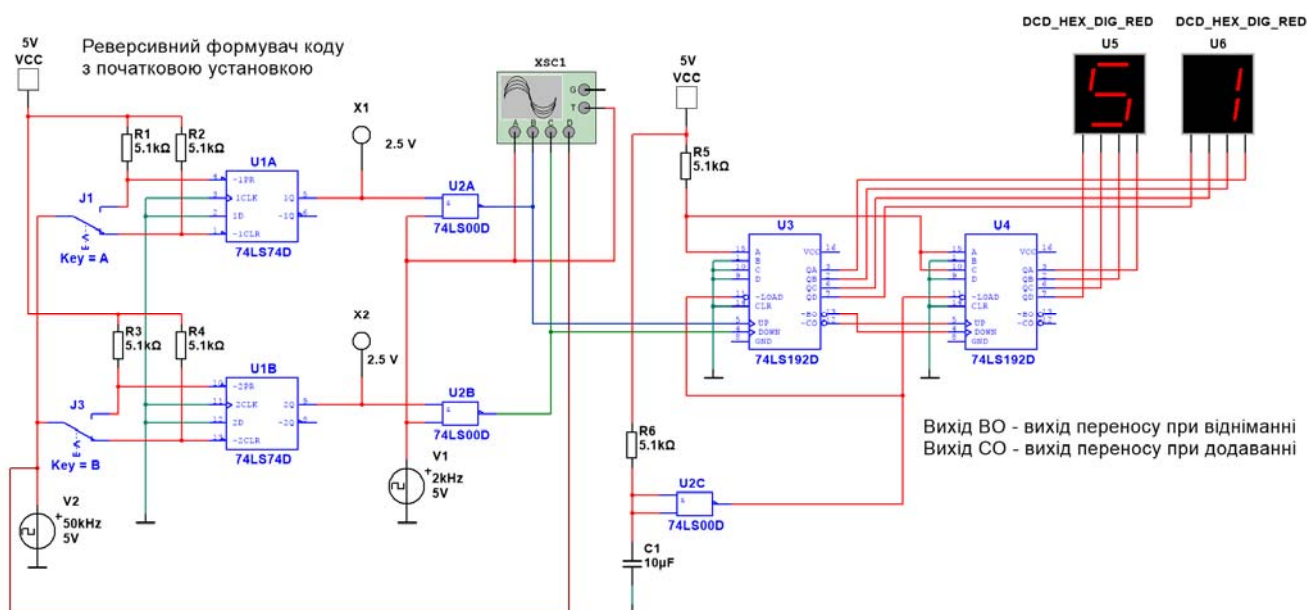


Рис. 4.47. Принципова схема моделі реверсивного формувача коду з установкою його початкового значення

В реальних схемах СПН можна підключати безпосередньо до джерела живлення. При включенні живлення модель і реальне джерело живлення мають різні часові характеристики і модель СПН може давати збої. (Проілюструвати на прикладі підключення до джерела живлення).

Як впливає з рис. 4.47 при включенні живлення на виходах лічильників встановлений код 51, що й потрібно по заданій умові.

Для аналізу роботи схеми прискорення перебудови коду, що спрацьовує при тривалому утриманні натиснутою кнопки “Більше” або “Менше”, призначена модель, показана на рис. 4.31. На схемі не показаний лічильник формувача коду.

Натискання будь-якого з перемикачів J1 або J2 призводить до появи “1” на одному з входів елемента АБО U3A і починається заряд конденсатора C1 через резистор R6. Коли напруга на конденсаторі C1 досягне порогового рівня спрацьовування U2C на виході U2D буде сформований рівень логічної “1” і сигнал з виходу генератора V1 через U5B надійде на входи елементів U2A і U2B, керуючих роботою реверсивного лічильника (на схемі не показаний). Якщо відпустити кнопку, то конденсатор швидко розрядиться через діод D2 і на виході U2C буде сформований рівень логічної, який дозволить проходження імпульсів з частотою в 10 разів нижче, ніж частота генератора V1, з виходу лічильника U4 через елемент U5B. На виході елемента U2D буде сформований рівень логічного “0” і проходження імпульсів від генератора V1 через U5B буде заборонено.

Часові діаграми (осцилограми), що ілюструють роботу схеми, теж наведені на рис. 4.48.

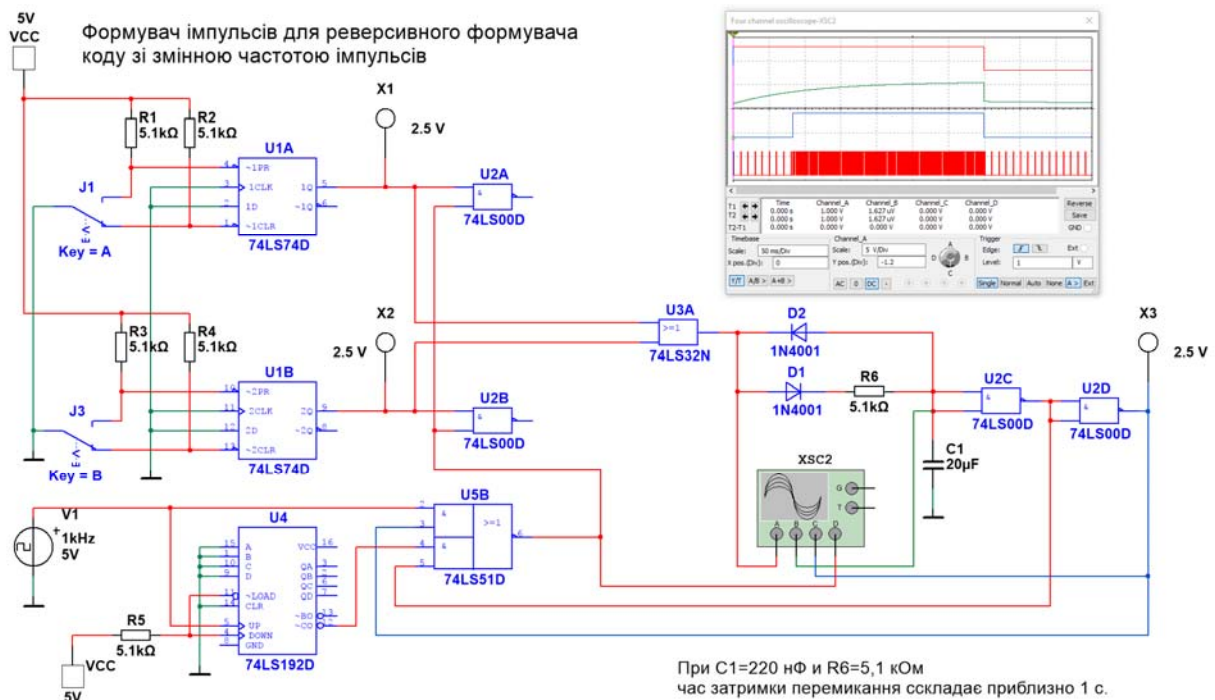


Рис. 4.48. Принципова схема моделі формувача імпульсів з частотою, що залежить від тривалості натискання кнопки

4.12 Обмеження діапазону перебудови коду

Для того щоб запобігти переходу коду стрибком з одного крайнього значення в інше, або для обмеження діапазону перебудови коду використовуються дешифратори максимального і мінімального значень необхідного коду (рис. 4.49). Як тільки код на виході лічильника досягне максимального значення на виході дешифратора максимального коду встановиться рівень логічного “0” і заборонить проходження імпульсів через ІІ1 на вхід підсумовування лічильника, забороняючи тим самим подальше збільшення коду. При зменшенні коду аналогічну функцію виконує дешифратор мінімального коду.

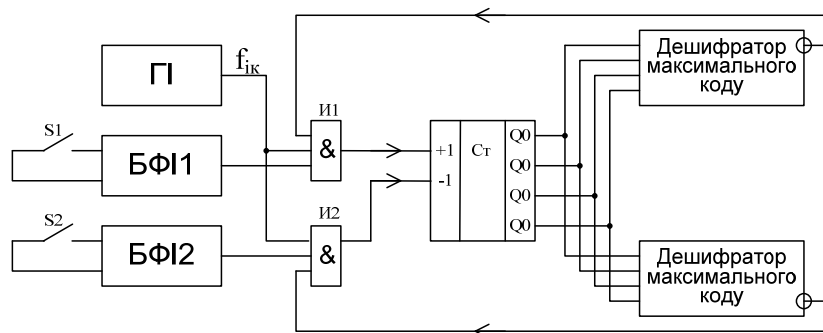


Рис. 4.49. Функціональна схема формувача коду з обмеженням діапазону перебудови

Принципова схема моделі, в якій мінімальний код обмежений 1, а максимальний 8, наведена на рис. 4.50.

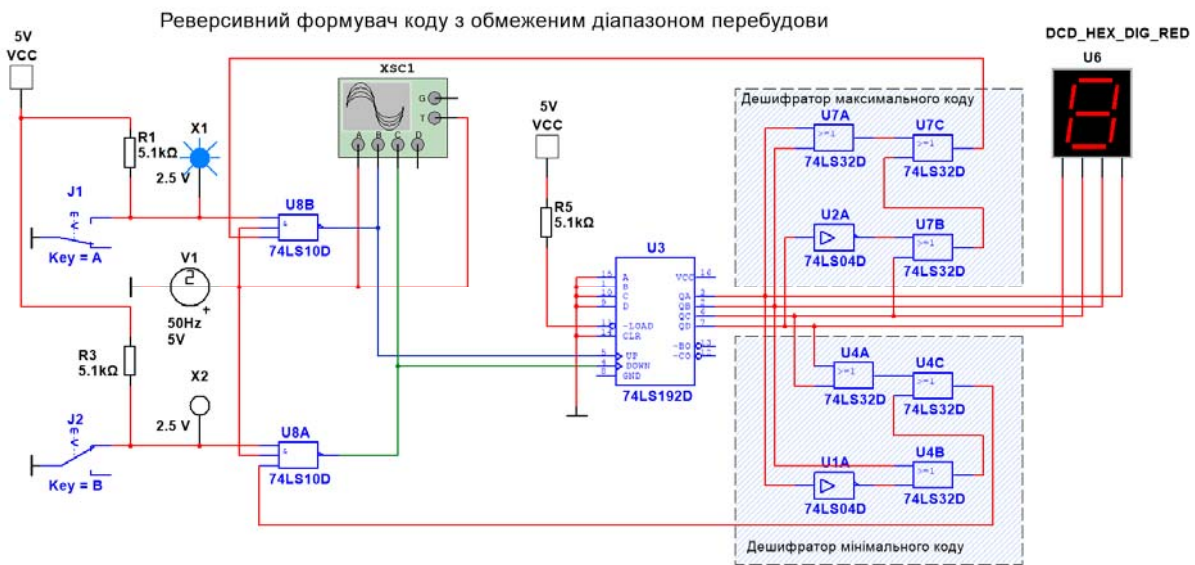


Рис. 4.50. Принципова схема моделі формувача коду з обмежувачем діапазону перебудови коду

Контрольні питання

1. Як налаштувати інтерфейс програми NI Multisim?
2. Як встановити розмір робочого аркуша і одиниць вимірювання?
3. Як налаштувати автоматичне збереження схем і результатів моделювання?
4. Як налаштувати колір фону, елементів, проводів та інших позначень схеми?
5. Як налаштувати відображення панелей інструментів
6. Як розмістити елементи на робочому аркуші схеми?
7. Як створити принципову схему в NI Multisim?
8. Як виміряти АЧХ і ФЧХ схеми?
9. Як проконтролювати форму сигналу на вході і виході підсилювача і виміряти амплітуду напруги?
10. Як виміряти параметри імпульсних сигналів?
11. Як сформувати імпульсний сигнал з частотою, яка необхідна для вимірювання за-тримки яку вносить логічний елемент?
12. Як визначити яку затримку вносить елемент 2I-НІ з бібліотеки елементів ТТЛ і D-Тригер ТТЛ?
13. На якому рівні напруги сигналу здійснюється вимірювання часу затримки?

14. Що таке пороговий рівень в логічних мікросхемах?
15. Який пороговий рівень закладений в моделях Multisim? Як його виміряти?

Розділ 5. Основи моделювання цифрових пристроїв у NI Multisim

5.1 Дослідження системи фазового автопідстроювання частоти

Основними елементами системи ФАПЧ (фазового автопідстроювання частоти) є фазовий детектор (ФД), на один з входів якого подається керуючий сигнал, і генератор, керований напругою (ГКН), вхід якого підключено до виходу ФД, а вихід – до іншого входу ФД (рис. 5.1, а). У більшості випадків у складі системи ФАПЧ використовується також фільтр нижніх частот (ФНЧ), що вмикається між виходом ФД і входом ГКН і визначає більшість її частотних властивостей. Зокрема від типу фільтру залежить режим системи – статичний або астатичний, з похибкою або без похибки за фазою. Істотною особливістю системи ФАПЧ, що відрізняє її від більшості інших систем автоматичного регулювання, є те, що вихідною величиною ГКН є частота, а вхідною величиною ФД – різниця фаз керівного сигналу і сигналу зворотного зв'язку, що надходить з виходу ГКН.

В узагальненому вигляді передаточна функція пристрою за схемою на рис. 5.1, а, дорівнює:

$$K_{\text{ФАПЧ}}(p) = \Delta\omega_{\text{вих}}(p)/\Delta\omega_{\text{вх}}(p) = 1/[1 + p\tau_0/k_{\text{ФНЧ}}(p)],$$

де $\tau_0 = 1/K_{\text{ФД}}K_{\text{ФНЧ}}K_{\text{ГКН}}$ – постійна часу системи ФАПЧ, $K_{\text{ФД}}$ і $K_{\text{ГКН}}$ – коефіцієнти передачі ФД і ГКН.

Причому, $K_{\text{ФД}}$ має розмірність В/рад, а $K_{\text{ГКН}}$ – (рад/с)/В, якщо вихідною і вхідною величинами ФД і ГКН, відповідно, є напруга.

Передавальна функція фільтру може бути записана у вигляді $K_{\text{ФНЧ}}(p) = K_{\text{ФНЧ}}k_{\text{ФНЧ}}(p)$, де $K_{\text{ФНЧ}}$ – коефіцієнт передачі фільтру на "нульовій" частоті, $k_{\text{ФНЧ}}(p)$ – множник, що залежить від частоти.

У програмі NI Multisim, у бібліотеці Place Mixed/Mixed Virtual наявний елемент PLL_Virtual (Phase-Locked Loop_Virtual) – аналогова система фазової автопідстройки частоти [7].

У цієї моделі напруга на виході фазового детектора описується виразом:

$$U_{\text{ФД}} = K_{\text{ФД}}\sin(\Phi_i - \Phi_o),$$

де Φ_i – фаза вхідного сигналу, Φ_o – фаза вихідного сигналу ($\Phi_i = 2\pi \int f_i(t)dt$).

ФНЧ побудовано за схемою пасивного RC-фільтра першого порядку (рис. 5.2), у якому величина опору резистора є фіксованою і дорівнює 3,6 кОм, а величина ємності конденсатора

розраховується за формулою $C = 1/(2\pi f_n R)$, де f_n – частота полюсу ФНЧ, що чисельно дорівнює частоті зрізу для фільтру першого порядку.

Частота ГКН визначається співвідношенням $f_o(t) = f_c + K_o U_c(t)$, а фаза – $\phi_o = 2\pi \int f_o(t) dt$, де K_o – коефіцієнт перетворення ГКН, $U_c(t)$ – напруга на вході ГКН, f_c – частота на виході ГКН за відсутності керуючої напруги, f_o – вихідна частота ГКН.

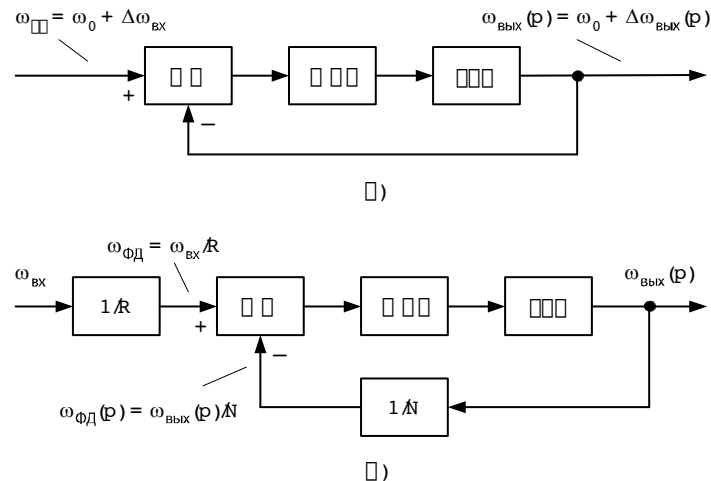


Рис. 5.1 – Система аналогової ФАПЧ (а) і синтезатор частоти на основі ФАПЧ (б)

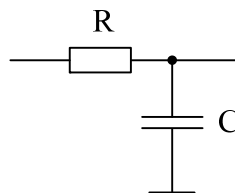


Рис. 5.2. Схема пасивного RC-фільтра нижніх частот першого порядку

У табл. 5.1 наведено параметри моделі ФАПЧ, взяті за замовчуванням. У разі необхідності параметри можна змінити, двічі клацнувши лівою клавішею "мишки" на зображення модуля PLL_Virtual. На рис. 5.3 наведено схему дослідження аналогової петлі ФАПЧ у програмі NI Multisim.

Табл. 5.1. Параметри моделі ФАПЧ за замовчуванням

№ п.п.	Параметр	Значення
1	Коефіцієнт передачі ФД ($K_{\text{ФД}}$), В/рад	0,25
2	Коефіцієнт передачі ГКН ($K_{\text{ГКН}}$), кГц/В	500
3	Частота на виході ГКН за відсутності керівної напруги (f_c), кГц	250
4	Частота зрізу ФНЧ (f_n), кГц	25
5	Амплітуда напруги на виході ГКН, В	1.0
6	Напруга зміщення на вході ФАПЧ, В	0
7	Напруга зміщення на вході ФД, В	0

8 Напруга зміщення на виході ГКН, В

0

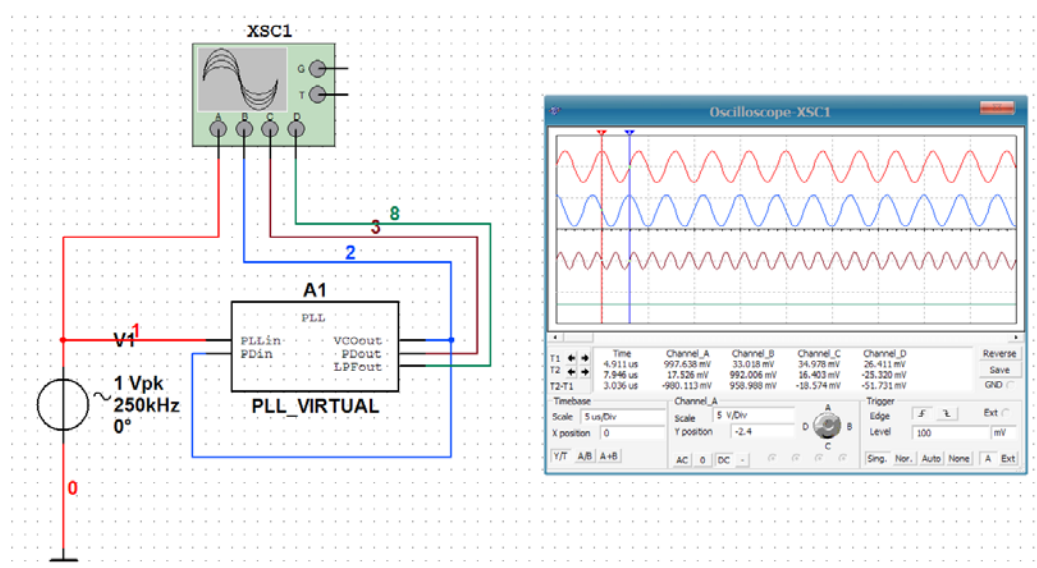


Рис. 5.3. Модель для дослідження аналогової системи ФАПЧ

Проведемо дослідження системи ФАПЧ при зміні частоти вхідного сигналу. На рис. 5.3 приведені осцилограми сигналів в різних точках ФАПЧ:

- канал А – вхідний сигнал,
- канал В – сигнал на виході ГКН,
- канал С – сигнал на виході фазового детектора (перемножувача сигналів),
- Канал D – сигнал на виході ФНЧ.

На рис. 5.3 наведені осцилограми сигналів при рівності частоти вхідного сигналу частоті вільних коливань ГКН, тобто 250 кГц. Як впливає з осцилограм, сигнал на вході і на виході ФАПЧ мають однакову частоту, а зсув фаз складає 90 градусів.

Змінимо частоту вхідного сигналу настільки, щоб порушилася синхронізація між вхідним і вихідним коливанням (рис. 5.4).

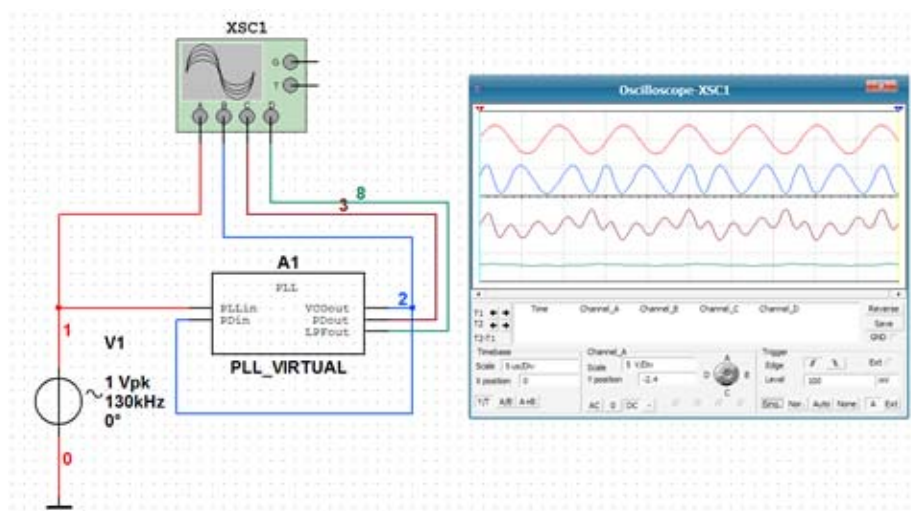


Рис. 5.4. Порухення синхронізації між вхідним та вихідним сигналом ФАПЧ

Якщо виконати аналогічну процедуру при збільшенні частоти вхідного сигналу відносно частоти вільних коливань ГКН. Зрив синхронізації настає при зменшенні частоти вхідного сигналу до 130 кГц і при її збільшенні до 360 кГц. Таким чином, смуга утримання цієї моделі ФАПЧ складає 230 кГц.

5.2 Перенесення спектру сигналу в область низьких частот

Перенесення спектру сигналу в область низьких частот здійснюється в радіоприймальних пристроях для формування проміжної частоти, в генераторах, побудованих на базі системи ФАПЧ, для розширення діапазону перебудови частоти вихідного сигналу, в системах звуковидтворення для зменшення впливу акустичного зворотного зв'язку.

На рис. 5.5 наведено схему для дослідження змішувача, побудованого на базі диференціального підсилювача типу AD830 (рис. 5.6), що випускається компанією Analog Devices.

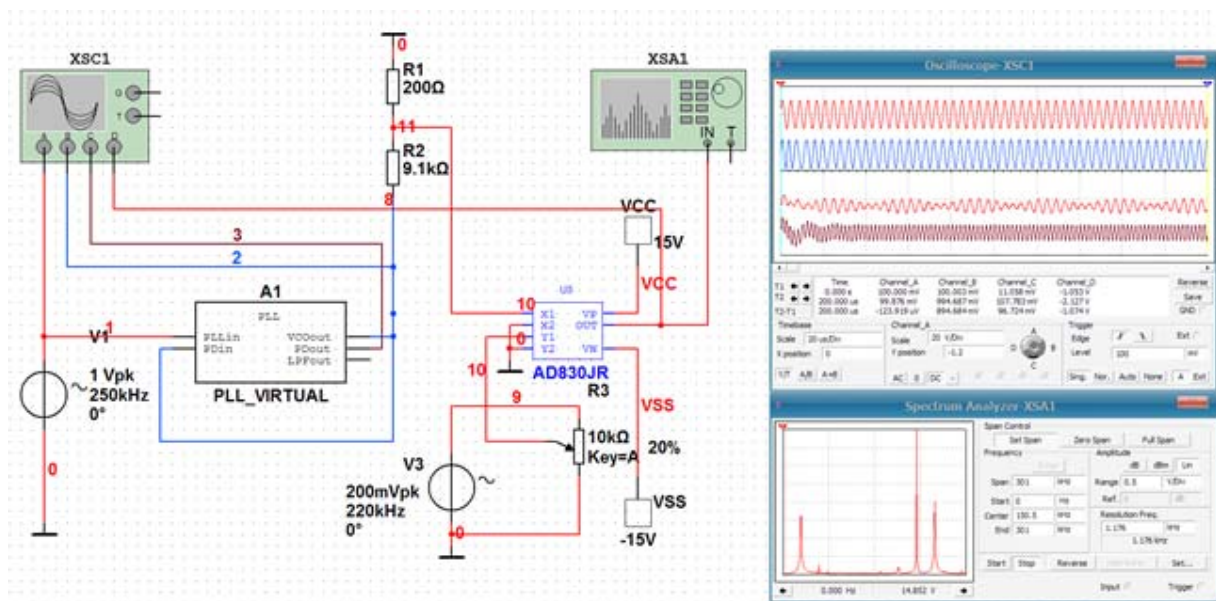


Рис. 5.5. Модель для дослідження змішувача

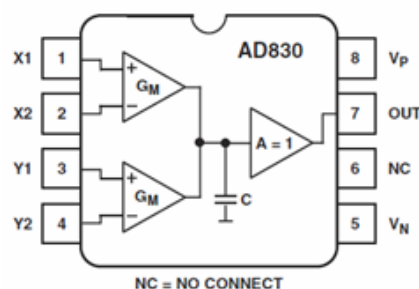


Рис. 5.6. Функціональна схема диференціального підсилювача типу AD830.

На осцилограмі (третя згори на рис. 5.5) видно процес амплітудної модуляції. Для аналізу, частота одного з сигналів на вході змішувача була задано на рівні 250 кГц, а другого, сформованого генератором гармонійних сигналів V3 – рівною 220 кГц. Для аналізу спектрального складу вихідного сигналу змішувача використовується аналізатор спектру XSA1. Результати спектрального аналізу у збільшеному масштабі показані на рис. 5.7.

Аналіз отриманої спектрограми показує, що в спектрі окрім основних гармонік вхідних сигналів наявна гармоніка різницевої частоти (і її вищі гармоніки). Для виміру частоти гармоніки достатньо перемістити курсор, помічений червоним трикутником у верхньому лівому кутку вікна аналізу спектру, як це показано на рис. 5.8.

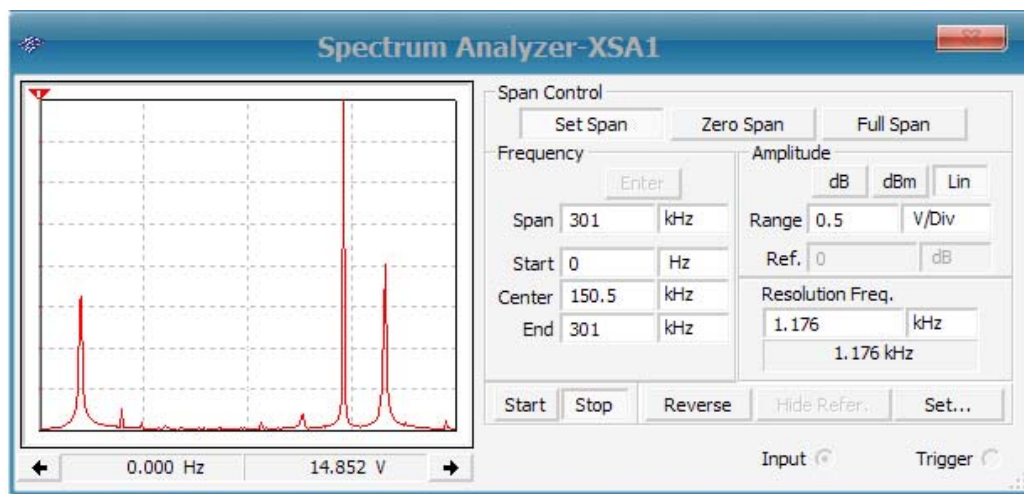


Рис. 5.7. Спектр сигналу на виході змішувача, отриманий за допомогою аналізатора спектра.

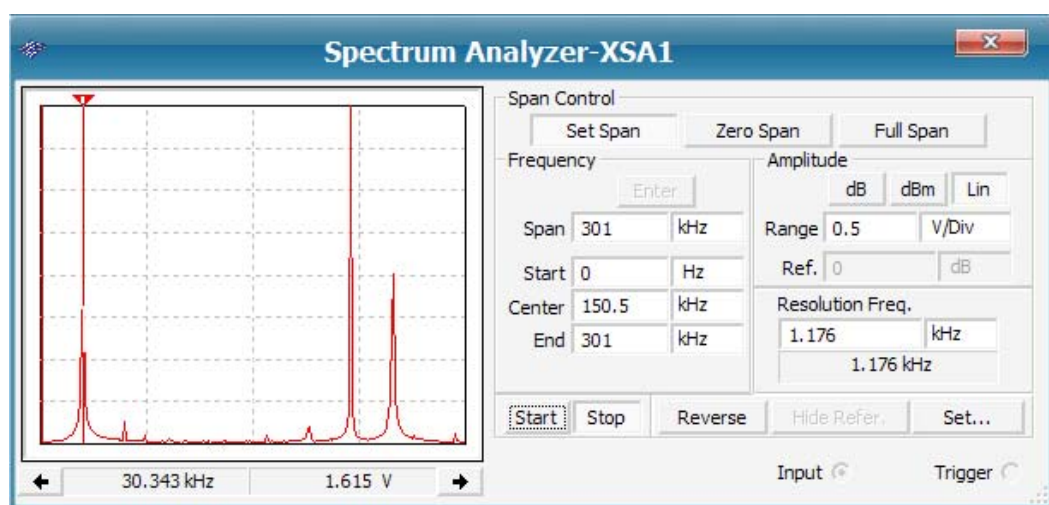


Рис. 5.8. Визначення частоти спектральної складової за допомогою курсора.

Перед проведенням аналізу необхідно задати параметри спектрального аналізу: діапазон частот аналізу (Span), початкову і кінцеву частоти (Start і End), центральну частоту (Center), динамічний діапазон аналізу (Range), який задається як ціна поділки по вертикалі у В/подів або дБ/подів, опорний рівень в дБ, що відображається на екрані зеленою лінією, і роздільну здатність аналізу (Resolution Freq.). Число точок спектрального аналізу, максимальний рівень вхідного сигналу і джерело синхросигналу (внутрішній або зовнішній) задають при натиснутій кнопці Set.

Другий спосіб аналізу спектру сигналів полягає у використанні Фур'є-аналізу.

Спектральний аналіз сигналів в схемі здійснюється при виборі пункту меню Simulate/Analyses/Fourier Analysis. У вікні (рис. 5.9) задаються параметри аналізу:

- Frequency resolution (Fundamental Frequency) – частота першої гармоніки сигналу, який аналізують.
- Number of Harmonics – кількість гармонік аналізу.
- Results – спосіб відображення результатів аналізу.
 - Display phase – фазовий спектр.
 - Display as bar graph – амплітудний спектр.
 - Normalize graphs – нормалізація амплітудного спектру.
- Vertical scale – масштаб за вертикальною віссю
 - Linear – лінійний
 - Logarithmic – логарифмічний
 - Decibel – логарифмічний в дБ
 - Octave – логарифмічний октавний
- Sampling frequency – частота дискретизації.

Для вибору точки схеми, в якій проводиться аналіз сигналів, необхідно перейти на вкладку Output (рис. 5.10) і вибрати ноду схеми. У схемі на рис. 5.5 це нода 8.

На вкладці Analysis Options (рис. 5.11) задається число точок спектрального аналізу.

Після установки усіх параметрів необхідно натиснути кнопку Simulate.

Враховуючи, що частоти вхідних сигналів змішувача дорівнюють 250 і 220 кГц задамо дозвіл по частоті 1 кГц і число гармонік аналізу 251, що цілком достатньо для аналізу низькочастотної частини спектру.

Після завершення аналізу відкривається вікно Grapher View (рис. 5.12), в якому окрім спектру виводиться таблиця з номерами гармонік, їх амплітудами і фазами. Як впливає з отриманих результатів спектри, отримані за допомогою аналізатора спектру і Фур'є-аналізу, співпадають.

Вікно Grapher View можна використовувати для перегляду усіх результатів аналізу, який проводився з досліджуваною схемою упродовж одного сеансу (від моменту першого запуску симуляції схеми, до моменту закриття програми NI Multisim).

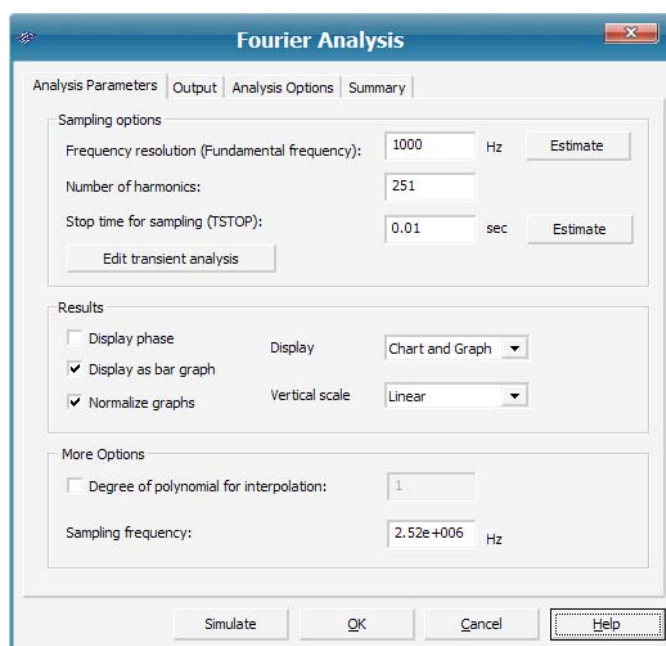


Рис. 5.5. Задання початкових параметрів Фур'є-аналізу

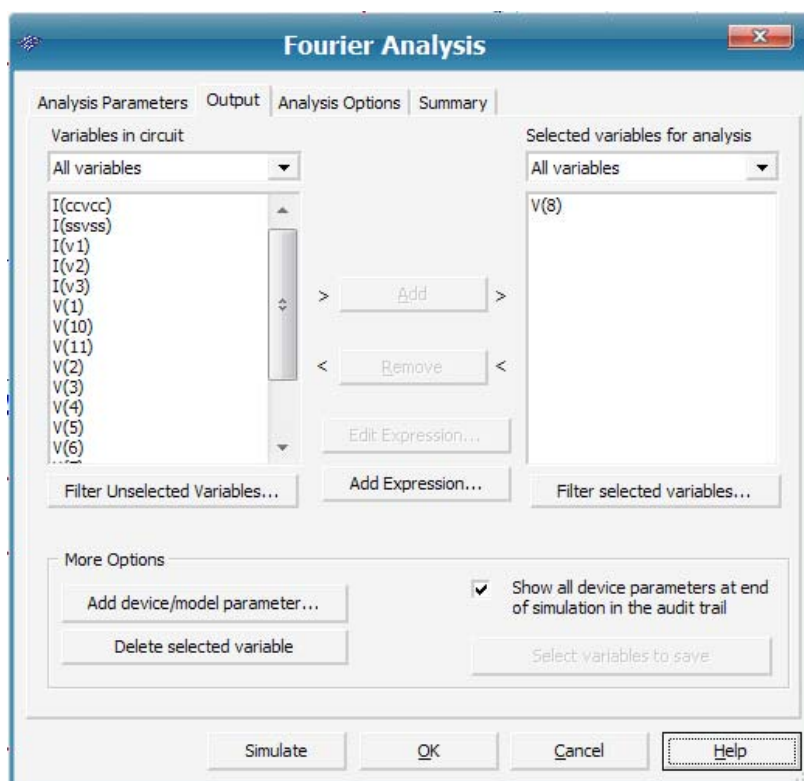


Рис. 5.10. Вибір вузла схеми для аналізу

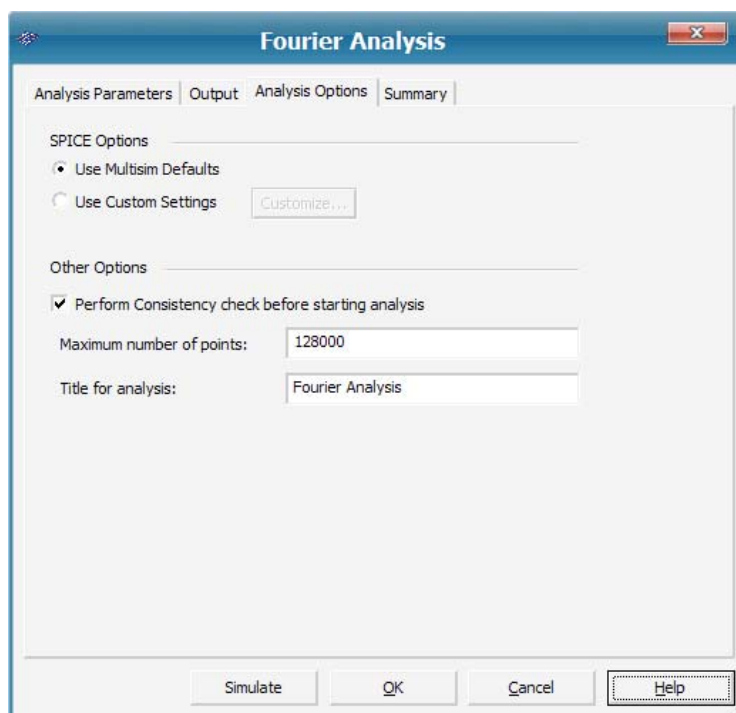


Рис. 5.11. Задання числа точок аналізу

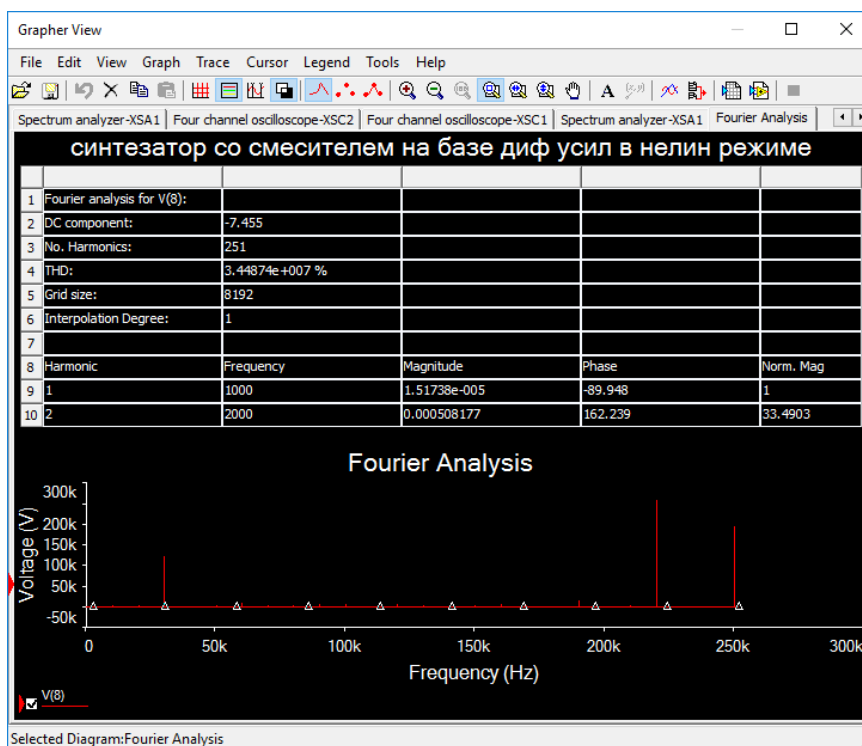


Рис. 5.12. Результати Фур'є-аналізу у вузлі 8

Наприклад, на рис. 5.13 наведено спектрограму у вікні Grapher View, отриману за допомогою аналізатора спектру, на рис. 5.14,а – осцилограми сигналів, отриманих за

допомогою чотирьохканального осцилографа, а на рис. 5.14,б – осцилограми сигналів у вікні Grapher View.

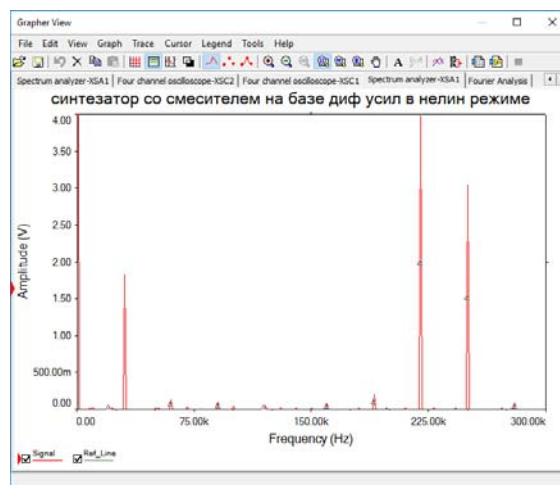
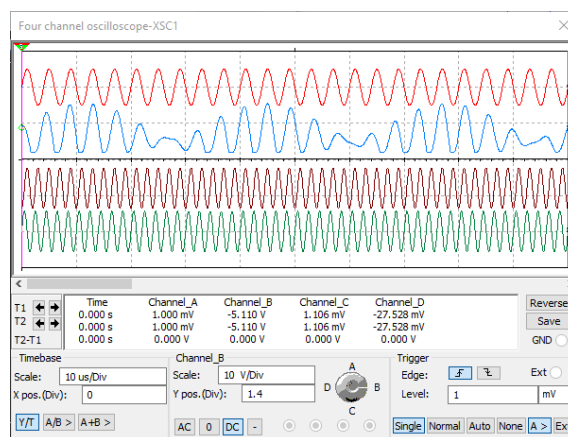
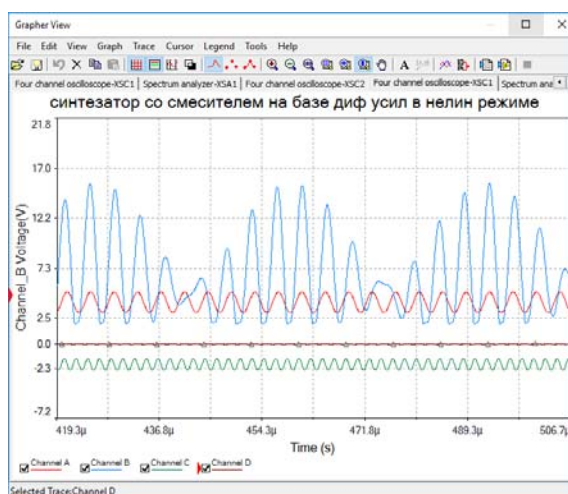


Рис. 5.13. Результати спектрального аналізу, отримані за допомогою аналізатора спектру у вікні Grapher View



а)



б)

Рис. 5.14. Осцилограми сигналів на екрані осцилографа (а) та у вікні Grapher View (б)

Як і в осцилографі, можна інвертувати колір вікна – чорний на білий та навпаки. Для цього достатньо натиснути кнопку з двома прямокутниками – чорним та білим у вікні Grapher View. Особливістю відображення у вікні Grapher View є однаковий масштаб по вертикалі для сигналів на всіх входах осцилографа.

5.3 Аналіз роботи системи ФАПЧ у динамічному режимі

Для аналізу роботи ФАПЧ у динамічному режимі подамо на вхід системи частотно-модульований (ЧМ) сигнал (рис. 5.15).

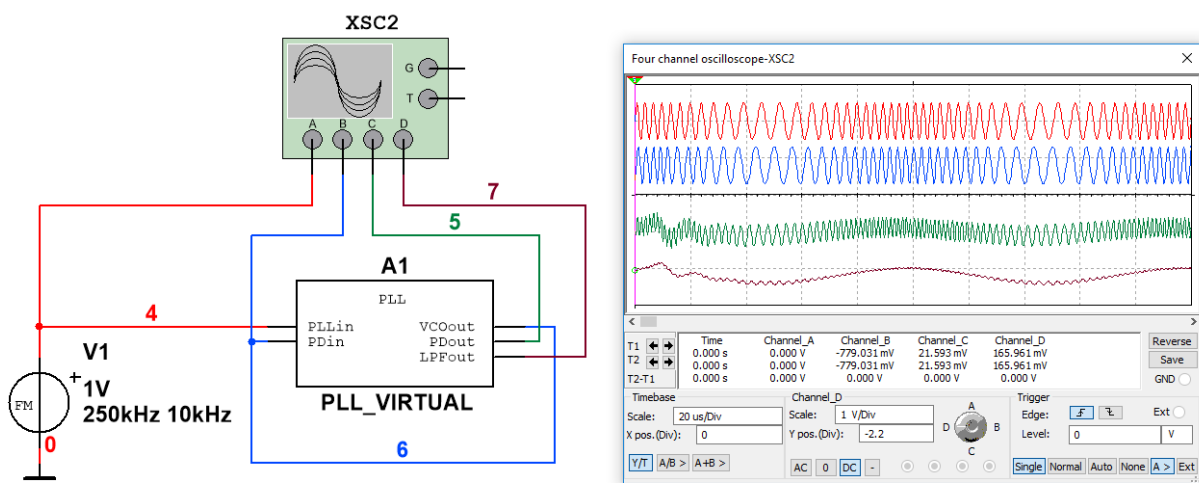


Рис. 5.15. Схема для дослідження системи ФАПЧ у динамічному режимі.

Як джерело ЧМ-сигналу використаємо генератор FM. Двічі клацнувши на його зображення "мишкою" встановимо центральну частоту 250 кГц і значення модулюючої частоти 10 кГц (рис. 5.16).

У результаті моделювання отримаємо осцилограми вхідного (червона) та вихідного (синя) сигналів ФАПЧ. На рис. 5.15 добре видно, що частота сигналу на вході та виході змінюється синхронно. Напруга на виході ФНЧ (коричнева осцилограма) змінюється за гармонічним законом, який відповідає закону модуляції ЧМ-сигналу. Варіюючи параметри ЧМ-сигналу можна досліджувати систему ФАПЧ у широкому діапазоні частот.

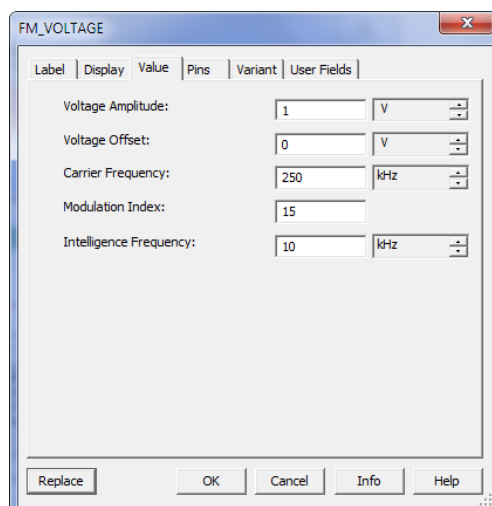


Рис. 5.16. Встановлення параметрів ЧМ-сигналу

5.4 Вимірювання частоти і часових характеристик сигналів

Для аналізу роботи частотоміра і вивчення принципу його роботи зібрана схема (рис. 5.17). Вимірювальний часовий інтервал тривалістю 1 секунда формується генератором прямокутних імпульсів V1. Частота слідування імпульсів 0,5 Гц, скважність 2.

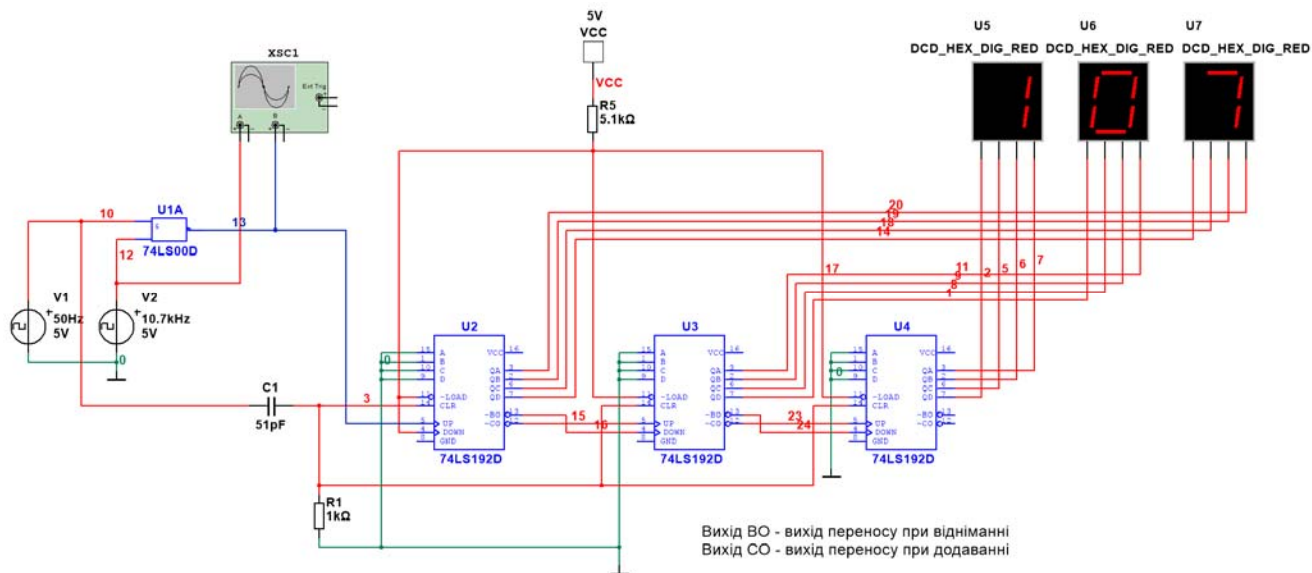


Рис. 5.17. Спрощена модель вимірювача частоти

Принцип вимірювання частоти цифровими методами достатньо простий. Як еталонний інтервал часу (1 з в системі СІ) береться число періодів досліджуваного сигналу. Щоб виділити сигнал на інтервалі вимірювання використовується елемент І.

Число імпульсів підраховується лічильником, що складається з трьох послідовно сполучених двійково-десяткових лічильників 74LS192 і відображується за допомогою трьох семисегментних індикаторів. Перед початком кожного виміру на вхід обнулення (вхід CLR) подається короткий імпульс, що формується диференціюючим ланцюжком C1, R1. Це зроблено для того, щоб кожен вимір розпочинався з нульових показників індикатора, а не здійснювалося підсумовування усіх підрахованих в різні цикли виміру імпульсів.

На рис. 5.18 приведені осцилограми сигналів в різних точках схеми. Червоним кольором показана осцилограма вхідного сигналу, частоту якого необхідно виміряти, а синім – пакети імпульсів на виході елементу І. Число імпульсів в пакеті дорівнює частоті вхідного сигналу.

У розглянутому на рис. 5.17 прикладі частота вхідного сигналу була задана рівною 107 Гц. Можлива відмінність показів в останньому розряді індикатора на 1 від істинного значення, пояснюється тим, що на межах часового інтервалу може проходити частину імпульсу, який розташовується поза вимірювальним інтервалом. У реальних пристроях, де формувач еталонного часового інтервалу і вхідний сигнал не синхронізовані, припускається похибка на 1 одиницю в молодшому розряді.

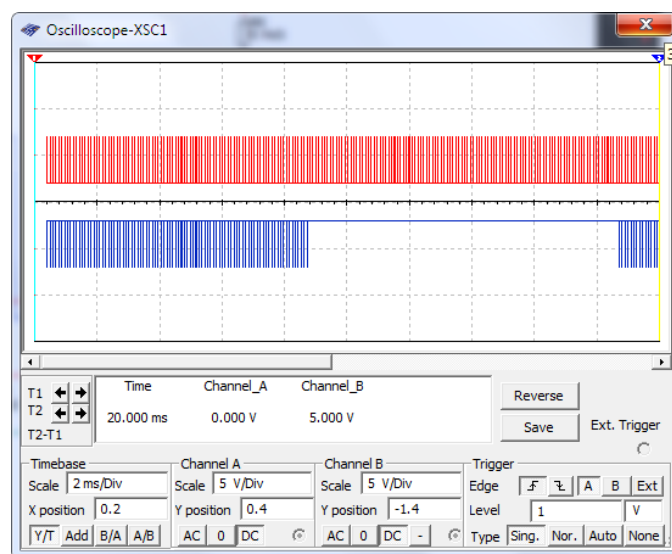


Рис. 5.18. Осцилограми вхідного сигналу та пакетів імпульсів на виході елемента І

Для вимірювання тривалості періоду і імпульсів можна використовувати аналогічну схему. Тільки при вимірі періоду вхідного коливання сигнал необхідно пропустити через лічильний тригер, щоб сформувати імпульс, тривалість якого є рівною періоду вхідного сигналу. На рис. 5.19 показані часові діаграми вхідного сигналу (а) і сигналу на виході тригера (б).

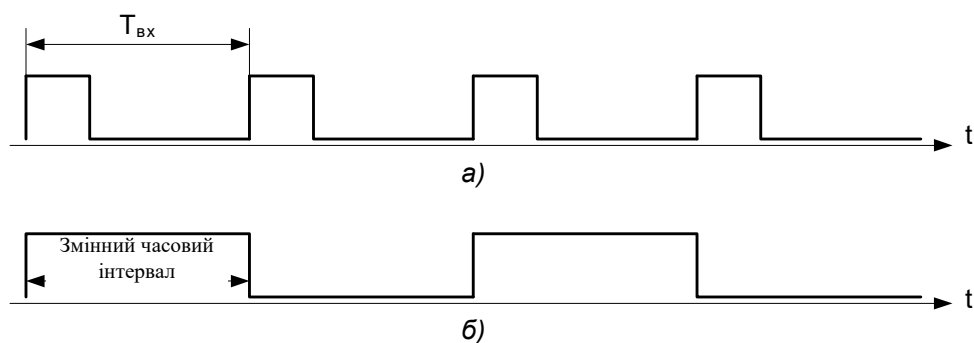


Рис. 5.15. Осцилограми вхідного сигналу та пакетів імпульсів на виході елемента І

Схему для виміру тривалості періода наведено на рис. 5.20, а осцилограми сигналів у різноманітних точках – на рис. 5.21.



Рис. 5.20. Осцилограми у різних точках схеми для вимірювання тривалості періоду

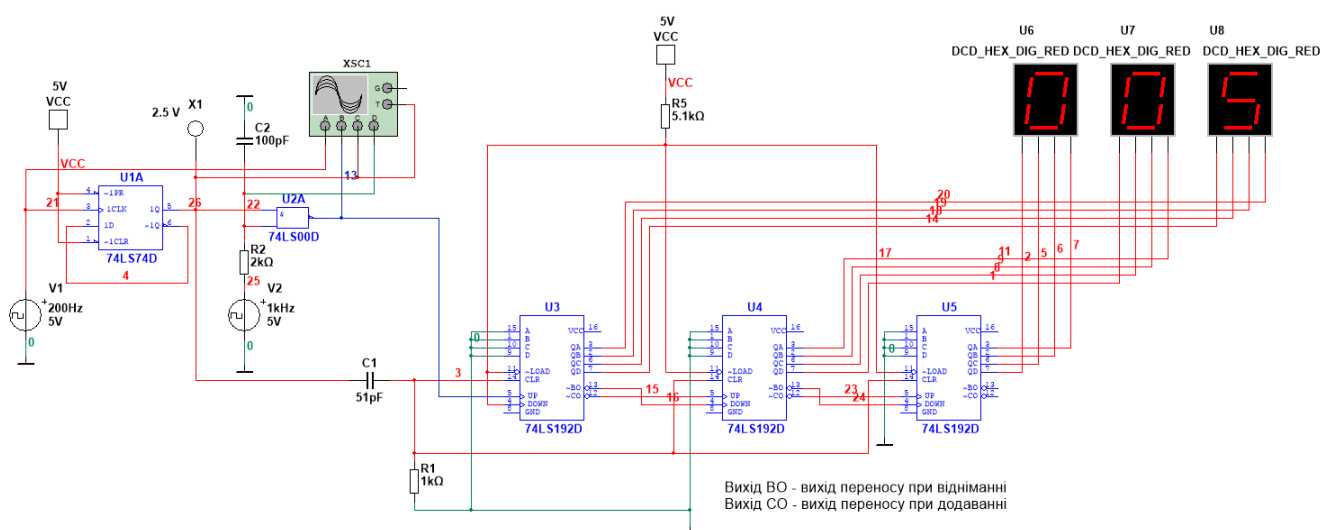


Рис. 5.21. Схема для вимірювання тривалості періоду

Для прискорення процесу моделювання частота вхідного сигналу була задана на рівні 200 Гц, що відповідає періоду 5 мс, а період дотримання імпульсів заповнення – 1 мс (частота сигналу на виході генератора V2 дорівнює 1000 Гц). На індикаторах відображається число 5.

Для збільшення точності вимірів в 10 разів, необхідно підвищити частоту сигналу V2 в 10 разів. Тоді виміри проводитимуться з точністю до 0,1 мс (рис. 5.22) і час аналізу збільшиться в 10 разів.

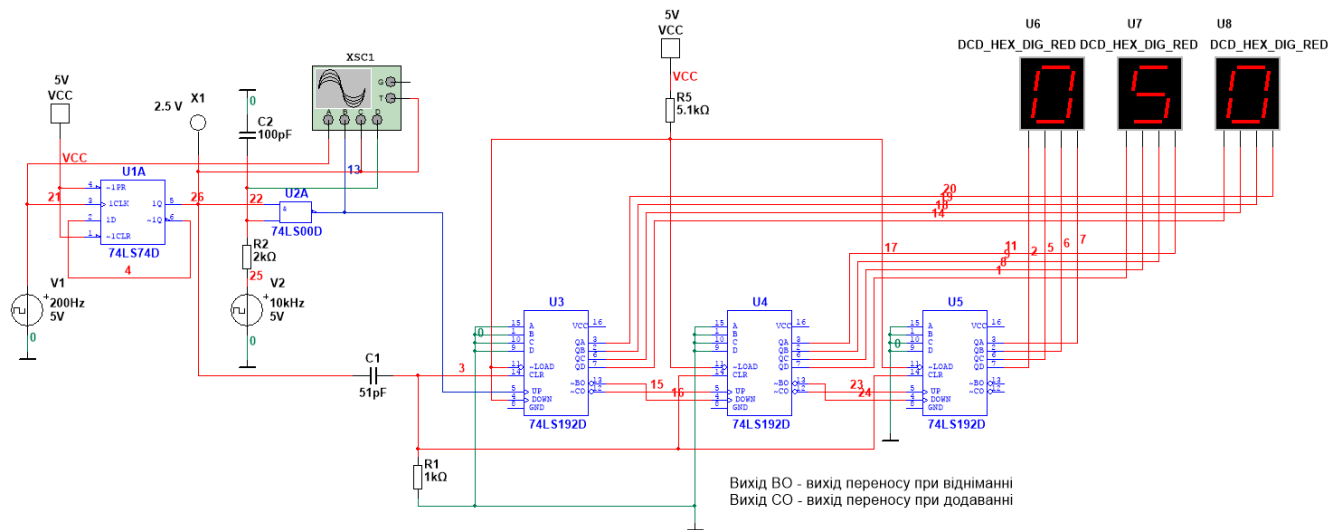


Рис. 5.22. Схема для вимірювання тривалості періоду з точністю 0,1 мс

Аналогічно вимірюється тривалість імпульсу. На один вхід схеми I подається вимірюваний імпульс, а на другий – сигнал від еталонного генератора.

5.5 Принципи побудови цифро-аналогових перетворювачів

Найпоширенішими стали ЦАП, побудовані на основі "вагових" резисторів (рис. 5.23) і на основі резистивної матриці R-2R (рис. 5.24).

У першому з них код, що формується на виході джерела цифрової інформації, замикає (за наявності рівня логічної 1) або розмикає (за наявності рівня логічного 0) ключі, які підключають до входу інвертуючого підсилювача, що підсумовує резистори з вагою $8R$ для молодшого розряду, $4R$ – для другого, $2R$ – для третього і R – для старшого розряду. Таким чином, при підключенні молодшого розряду, на виході підсилювача формується напруга $U_{\text{вих}} = U_{\text{оп}}/8$, другого розряду $U_{\text{вих}} = U_{\text{оп}}/4$ і так далі.

Недоліком такої схеми є великий розкид номіналів вагових резисторів, що ускладнює їх виготовлення з високою точністю. Зокрема, ключі, використовувані в ЦАП, мають кінцевий

опір в замкнутому стані, і слід враховувати їх і їх можливі відхилення. Внесок у вихідну напругу молодших розрядів зменшується в два рази при зменшенні номера розряду на 1. Тому вимоги до точності і стабільності резисторів, що стоять в молодших розрядах, менш жорсткі, ніж до цих параметрів резисторів старших розрядів. Як правило, такі кола вагових резисторів не роблять більше ніж для 4-х розрядів, а при створенні ЦАП більшої розрядності сполучають такі чотирьохрозрядні блоки певним чином [11].

ЦАП з колом резисторів R-2R (рис. 5.24) усуває перелічені вище складнощі ціною включення додаткового резистора в кожному розряді. Така схема має підвищену швидкість, надійність і легко реалізується за допомогою інтегральної технології. У цій схемі не потрібний широкий діапазон номіналів резисторів. Використовується всього два номінали R і 2R, що дозволяє виготовити їх з високою точністю.

Для обох видів ЦАП для збільшення точності і стабільності застосовується лазерна підгонка резисторів.

Оскільки при побудові ЦАП і багатьох інших пристроїв використовуються операційні підсилювачі (ОУ), необхідно знати співвідношення для розділення коефіцієнтів передачі найпростіших схем. На рис. 5.3 наведено схему для дослідження інвертуючого підсилювача на ОУ, зібрана на ІМС типу AD704 (прецизійний низькошумовий підсилювач з внутрішньою корекцією). Частота одиничного посилення 0,8 МГц, діапазон змін напруги живлення $\pm 2 \pm 18$ В.

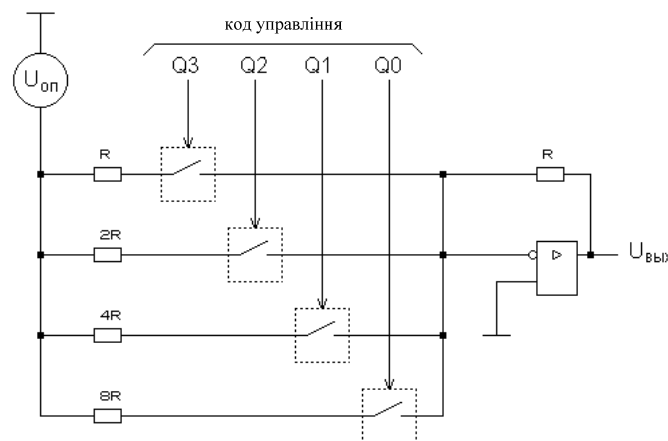


Рис. 5.23. Функціональна схема 4-х розрядного ЦАП на основі вагових резисторів

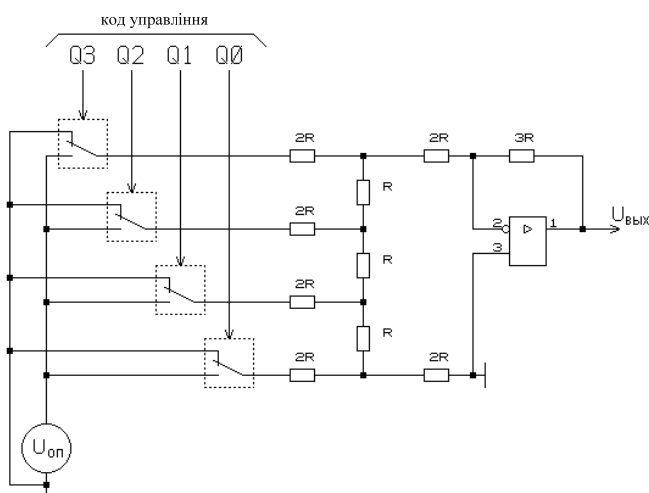


Рис. 5.24. Функціональна схема 4-х розрядного ЦАП з матрицею R-2R

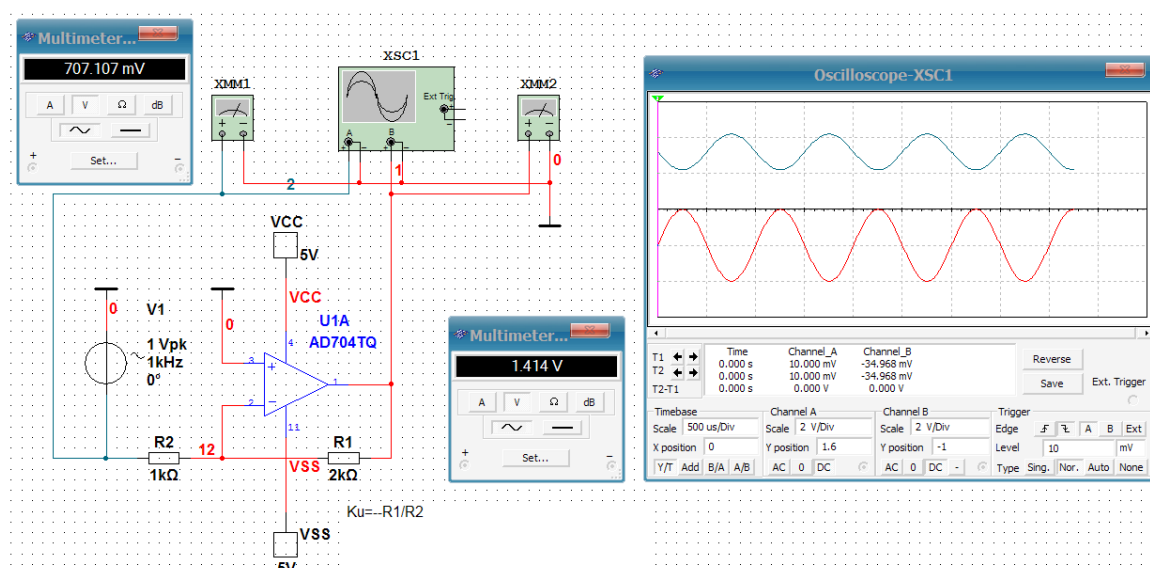


Рис. 5.25. Схема для дослідження інвертуючого підсилювача на ОП

Відомо, що коефіцієнт підсилення інвертуючого ОУ $K_u = -R_1/R_2$. Для контролю сигналів на вході і виході підсилювача використовується двоканальний осцилограф і два мультиметри в режимі виміру змінної напруги. Мультиметр вимірює ефективне значення напруги. Оскільки амплітуда вхідного сигналу, що формується генератором V1 дорівнює 1 В, те ефективне значення буде у корінь з двох разів менше і складе 0,7071067 В. На мультиметрі XMM1 відображається величина 707,107 мВ, що відповідає розрахунковому значенню.

Вихідний мультиметр XMM2 і осцилограф дозволяють контролювати величину сигналу і його форму. Як випливає з осцилограм, фаза вихідного сигналу протилежна до фази вхідного сигналу. Поворот фази на 180 градусів у формулі відображається знаком мінус.

Для дослідження інвертуючого суматора скористаємося схемою, приведеною на рис.

5.26. Вихідна напруга суматора описується вираженням $U_{\text{вих}} = -[(V_1 R_1 / R_2) + (V_2 R_1 / R_3)]$, де V_1 і V_2 напруги на виході першого і другого генераторів, відповідно.

Оскільки в схемі усі резистори мають однаковий опір, то формула для розділення спрощується і може бути записана як $U_{\text{вих}} = -(V_1 + V_2)$.

У схемі передбачений перемикач J1, який дозволяє підключати або відключати другий генератор до входу суматора. На рис. 5.26 приведені осцилограми при відключеній V2.

Слід врахувати, що в програмі Multisim початкова фаза усіх генераторів, якщо не задані користувачем інші параметри, дорівнює 0. Таким чином, сигнали генераторів V1 і V2 синхронні і синфазні.

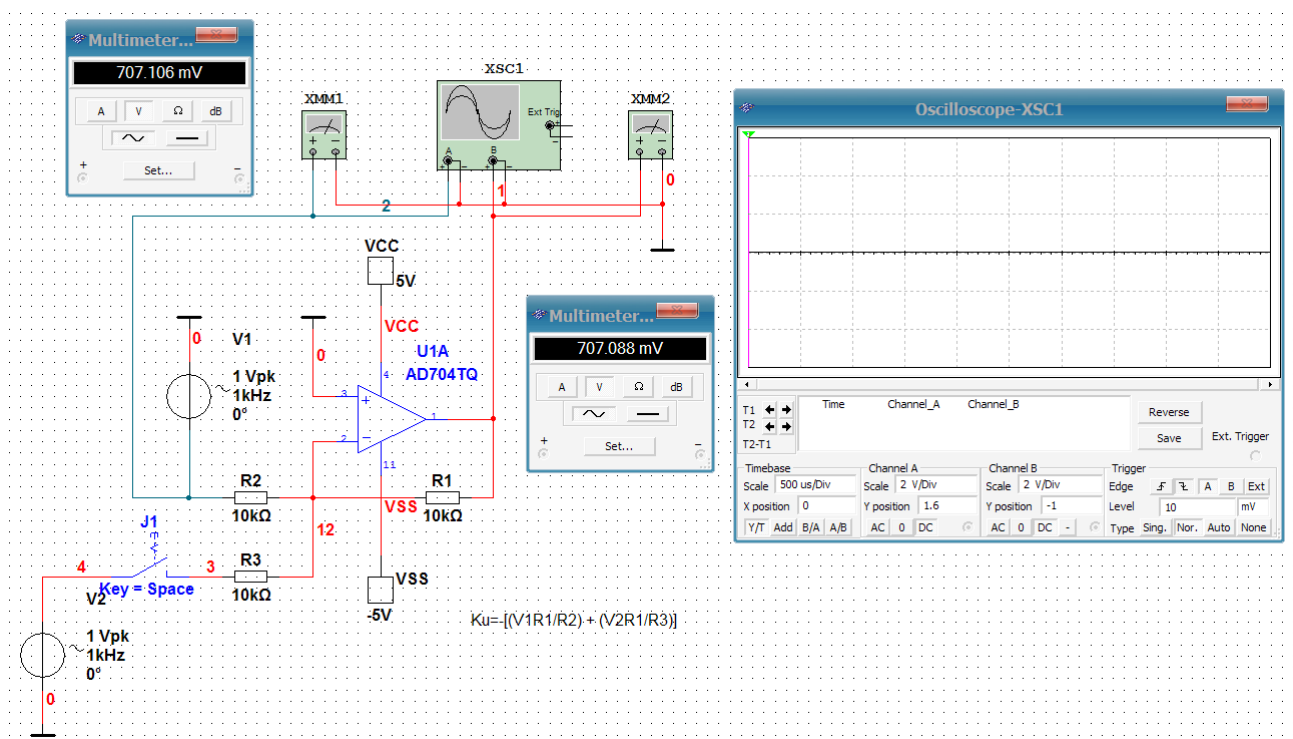


Рис. 5.26. Схема для дослідження інвертуючого суматора на ОП

5.6 Дослідження роботи ЦАП з ваговими резисторами

Схема для дослідження ЦАП з ваговими резисторами приведена на рис. 5.27. Для формування наростаючого коду використовується реверсивний двійково-десятьковий лічильник U2 типу 74LS192D, вихідні сигнали якого управляють роботою керованих напругою ключів SBREAK J1.J4.

Призначення виводів ключів приведені на рис. 5.6. При підключенні сигналів управління обов'язково слід дотримуватися полярності напруги, що подається. Вхід управління повинен підключатися до загального порводу, а вхід управління – до виходів

лічильника. Параметри ключа – напруга керування, опір у відкритому і закритому станах можна побачити, клацнувши двічі "мишкою" зображення ключа.

Для контролю стану виходів лічильника використовуються цифрові пробники PROBE_DIG різних кольорів.

Усі входи ключів сполучені між собою і підключені до джерела опорної напруги V1, напругою -2 В. А виходи ключів через вагові резистори до входу ОУ. Таким чином, на виході ОУ формуватиметься сума напруги, що подається на входи суматора, утвореного резисторами R2.R5 і резистором зворотного зв'язку R1. Причому значення опорів резисторів (вага) відрізняються при переході від одного розряду до іншого. Якщо в старшому розряді вага опору резистора прийнята за 1, то в попередньому (третьому) розряді він буде в два рази більше. Аналогічне співвідношення зберігається при порівнянні інших пар розрядів.

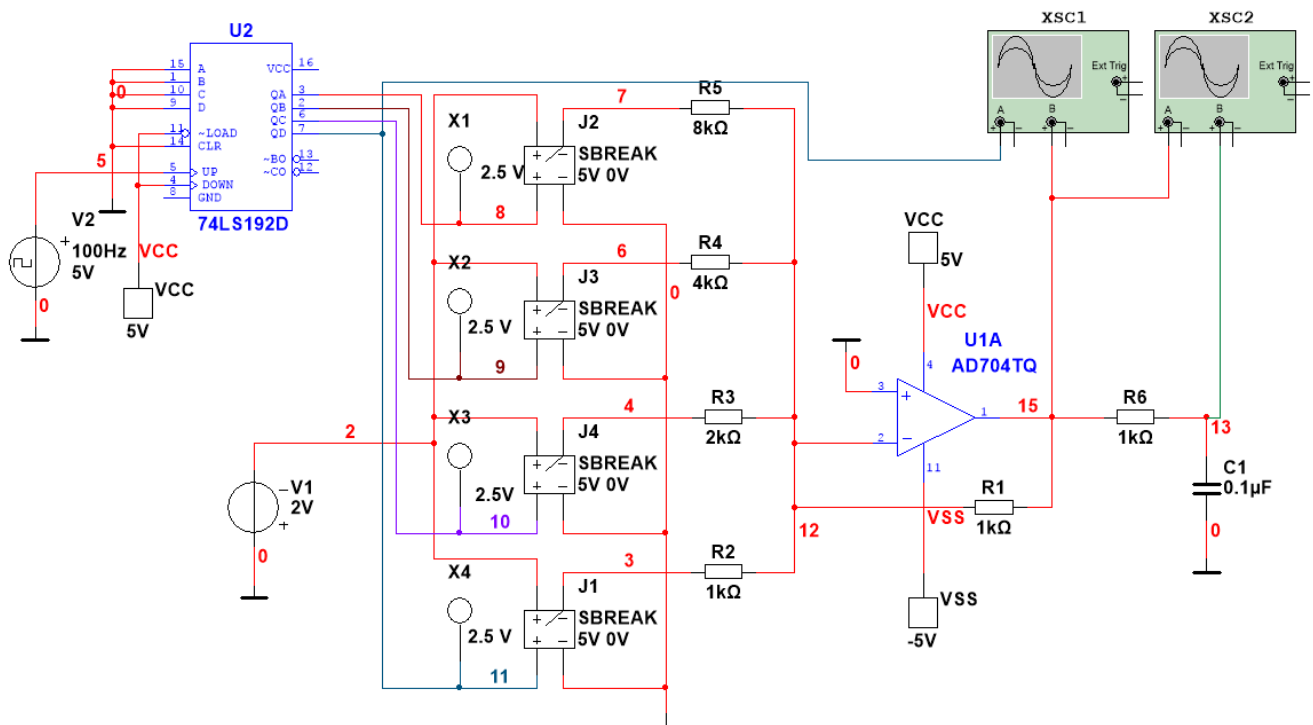


Рис. 5.27. Схема для дослідження ЦАП з ваговими резисторами

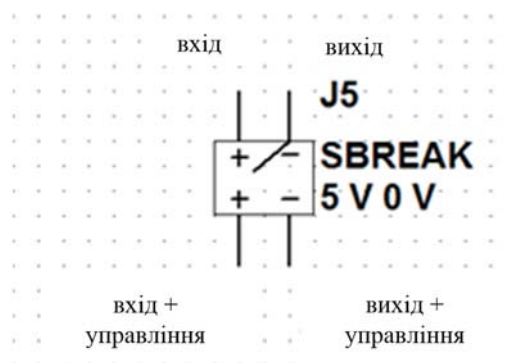


Рис. 5.28. Призначення виходів ключа, керованого напругою.

При таких співвідношеннях між номінальними значеннями опорів коефіцієнт передачі старшого розряду дорівнюватиме 1, третього – 0,5, другого – 0,25, а наймолодшого – 0,125. Отже, підключення наймолодшого розряду (подача рівня логічної "1" на вхід керування ключа) приведе до формування сходинки напруги, що становить $1/8$ від висоти сходинки, що формується старшим розрядом. Загальне число східців дорівнює числу станів лічильника (для двійково-десятькового лічильника це 10 – від 0 до 9). Нескладно порахувати амплітуду сигналу на виході ЦАП, яка складатиме 9OMP , де OMP – одиниця молодшого розряду, численно дорівнює $V_1/8 = 0,25\text{ В}$. При такому значенні OMP амплітуда сигналу на виході ЦАП складе $2,25\text{ В}$. Це підтверджується аналізом осцилограм на рис. 5.27.

Як випливає з осцилограм, у вихідній напрузі ЦАП спостерігаються короткі викиди напруги у момент зміни коду, тобто моменти перемикавання ключів (рис. 5.29).

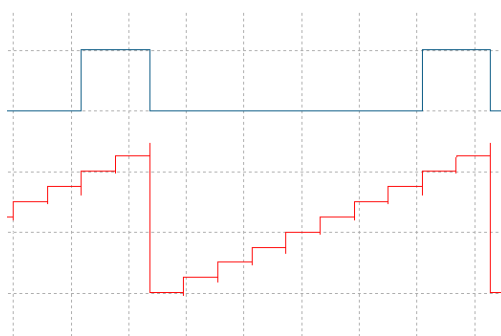


Рис. 5.7. Осцилограма сигналу на виході ЦАП

Це явище пояснюється тим, що час перемикавання ключа скінчений і не дорівнює 0. Отже, у момент перемикавання ключів один з ключів починає відкриватися в той момент часу, коли раніше замкнутий ключ ще не встиг розімкнутися. У результаті цього у цей момент часу коефіцієнт передачі ЦАП залежить не лише від опорів резисторів, але і від співвідношення опорів ключів.

Усунути це явище повністю неможливо, а зменшити помітність можна використавши більше швидкодіючі ключі. Якщо до виходу ЦАП підключити ФНЧ (фільтр нижніх частот), частота зрізу якого вибрана так, щоб пропустити не менше 7 гармонік сигналу з частотою зміни молодшого розряду, то це явище стане менш помітним. На схемі ФНЧ реалізований на елементах $R6, C1$.

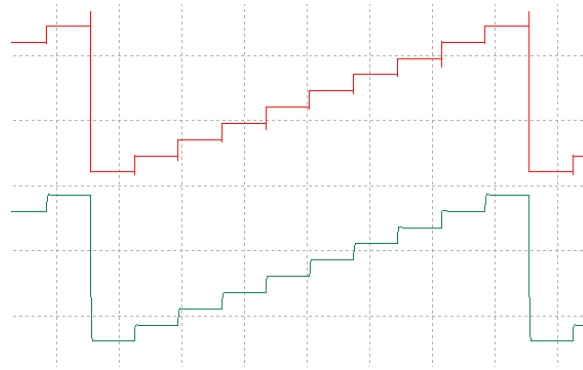


Рис. 5.30. Згладжування сигналу на виході ЦАП (нижня осцилограма) за допомогою ФНЧ

5.7 Дослідження ЦАП з матрицею R-2R

Для дослідження ЦАП з матрицею R-2R призначена схема, приведена на рис. 5.9. Для комутації резисторів матриці до джерела опорної напруги або до загального дроту використовуються перемикачі J2..J5, кожному з яких призначена своя клавіша керування. Вихід матриці навантажений на повторювач напруги, виконаний на ОП. Контроль вихідної напруги ЦАП здійснюється за допомогою мультиметра, включеного в режим виміру постійної напруги (натиснута кнопка з позначкою –).

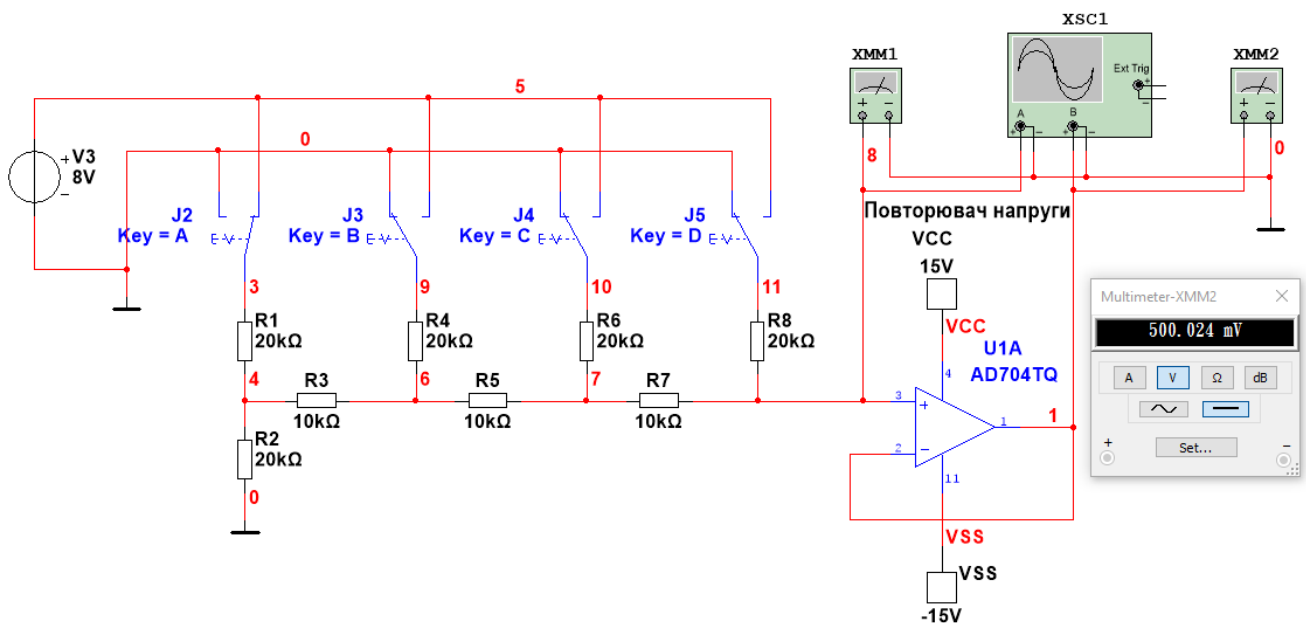


Рис. 5.31. Схема для дослідження ЦАП з матрицею R-2R

Спочатку визначимо значення ОМР вихідної напруги, натиснувши на кнопку А клавіатури. Перемикач J2 підключить резистор R1 до джерела опорної напруги і на вихід матриці надійде ослаблена усіма ланками матриці напруга. Усі інші перемикачі мають

знаходиться у лівому за схемою положенні. Виміряне значення складає 0,5 В. Отже, під час натиснення кнопки В (переключення J3 у праве положення, а J2 повертається в ліве положення), на виході має сформуватися напруга 1 В. В цьому нескладно переконатися, провівши симуляцію процесу перетворення.

Схема з матрицею R-2R дозволяє реалізувати багаторозрядні ЦАП з числом розрядів до 18.

5.8 Формування сигналів довільної форми за допомогою ЦАП

Для дослідження формувачів сигналів різної форми скористаємося бібліотечною моделлю 8-розрядного ЦАП (VDAC8). На виході ЦАП сигнали подаються з виходу генератора кодових слів XWG1. Причому, старші розряди підключені безпосередньо, а молодші – через перемикачі J1..J4, що дає можливість оцінити вплив числа розрядів ЦАП на форму сигналу на його виході.

В якості джерела опорної напруги використовується джерело постійної напруги 12 В (V1).

Для аналізу роботи схеми необхідно сформувати код управління на виході генератора слів. Для цього необхідно двічі клацнути "мишкою" по зображенню генератора і у вікні, що відкрилося (рис. 5.33), вибрати режим роботи циклічний (Cycle) і формування коду в двійковому коді (Binary).

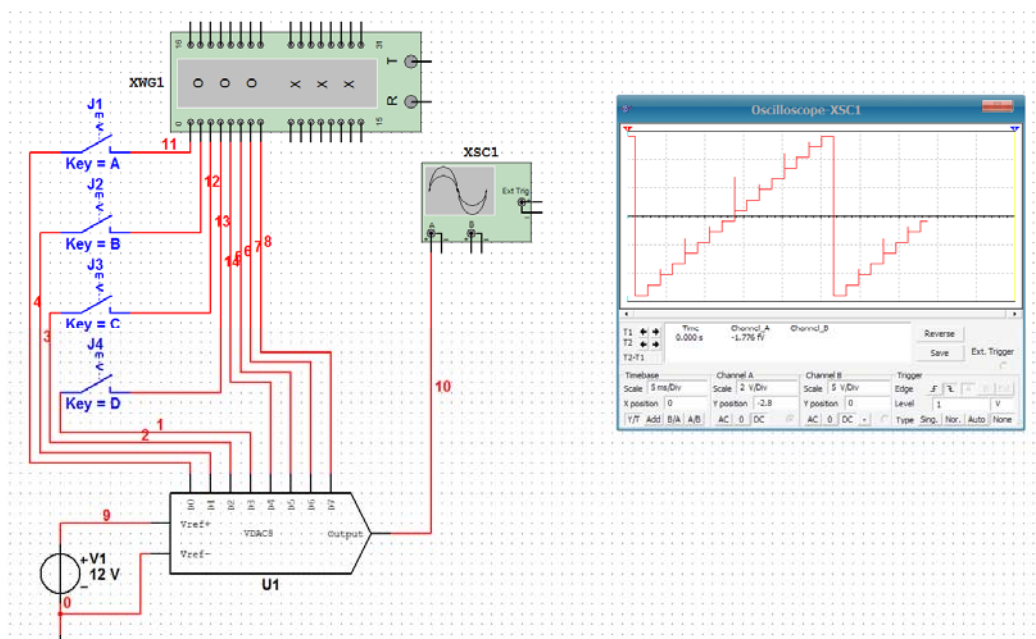


Рис. 5.32. Схема для дослідження формувача сигналів різноманітних форм

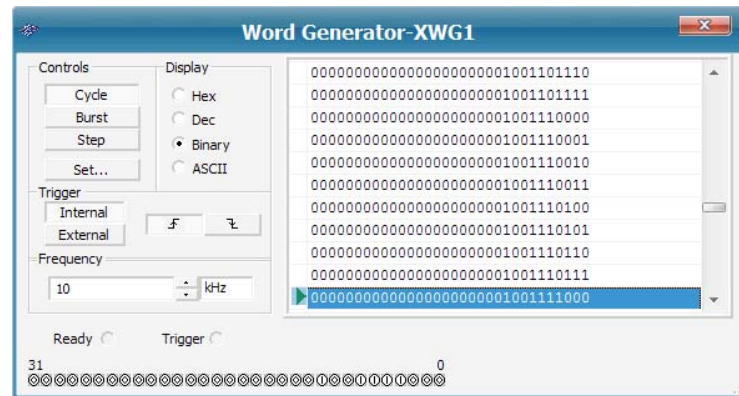


Рис. 5.33. Вибір режиму роботи генератора цифрових слів

Для вибору або задання закону зміни коду на виході генератора слів слід натиснути кнопку Set і у вікні (рис. 5.34), що відкрилося, обрати сумуючий лічильник (Up Counter) і тривалість циклу кратну або що дорівнює 256 (2^8 значень), яка визначається місткістю буферної пам'яті (Buffer Size). Для зручності визначення місткості буфера слід обрати відображення розміру в десятковому коді (Display Type / Dec).

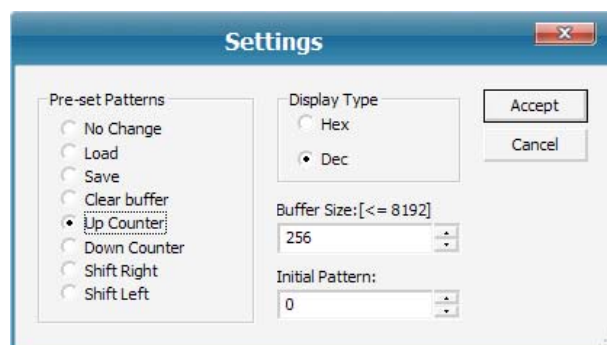


Рис. 5.34. Вибір автоматичного режиму формування наростаючого коду та тривалості циклу

При необхідності зберегти установки генератора слід скористатися функцією Save (запис), як це показано на рис. 5.35. Після натиснення кнопки Асерт (застосувати) відкриється діалогове вікно запису файлу (рис. 5.36).

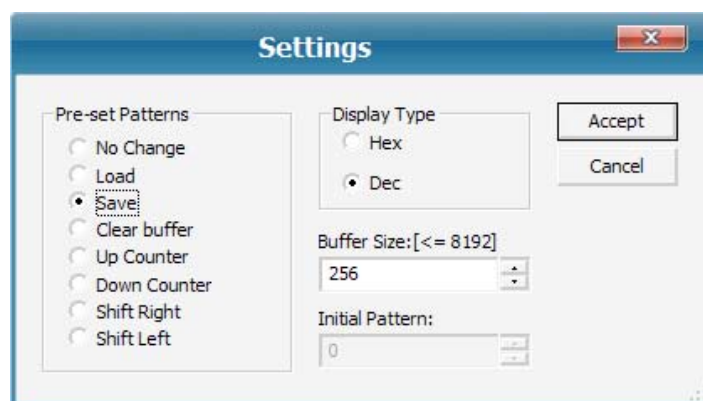


Рис. 5.35. Вибір функції збереження режимів роботи генератора слів

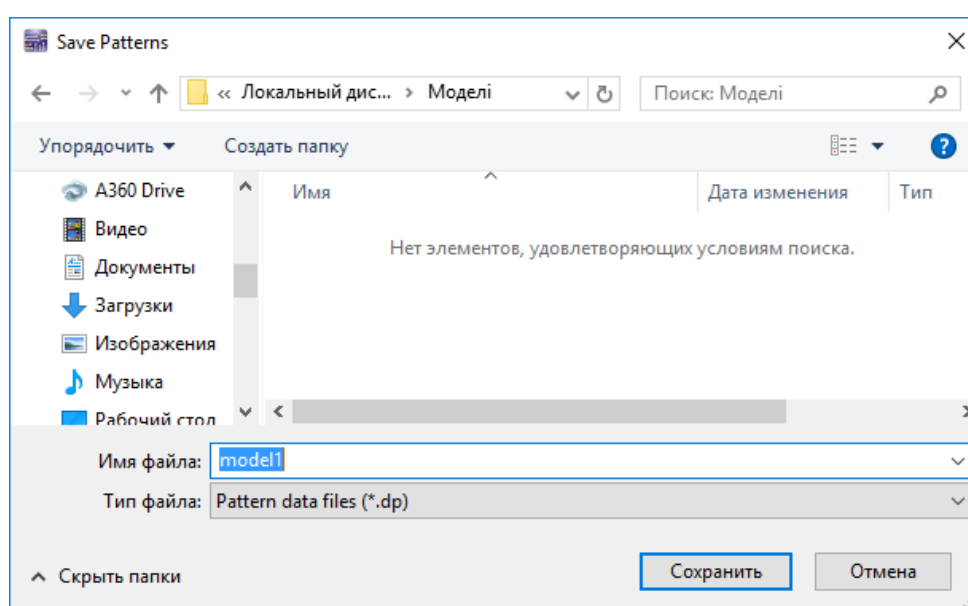


Рис. 5.36. Діалогове вікно записи файлу

Програма Multisim зберігає параметри генератора слів у текстовому файлі з розширенням .dp (рис. 5.37).

Для зменшення об'єму рисунку на ньому показані перші і останні значення коду, а інші пропущені. У файлі фактично міститься наростаючий код, представлений в шістнадцятковій системі числення.

При необхідності можна вручну записати необхідний закон зміни коду, або змонтувати його з готових фрагментів. Наприклад, 128 символів скопіювати з файлу з наростаючим кодом, а інші 128 – з файлу з кодом, що зменшується.

Тепер можна перейти до аналізу роботи схеми. Після натиснення кнопки Run на екрані осцилографа буде відображено східчасто-зростаючу напругу з числом сходинок, що дорівнює 16. Це пояснюється тим, що чотири молодші розряди ЦАП відключені.

Якщо змінити закон зміни коду на убуючий, то осцилограма набуде вигляду, показаного на рис. 5.38.

```
Data:
00000000
00000001
00000002
00000003
00000004
00000005
00000006
00000007
00000008
00000009
.
.
.
.
.
000000F9
000000FA
000000FB
000000FC
000000FD
000000FE
000000FF
Initial:
0000
Final:
00FF
```

Рис. 5.37. Параметри генератора слів що записані у текстовому файлі

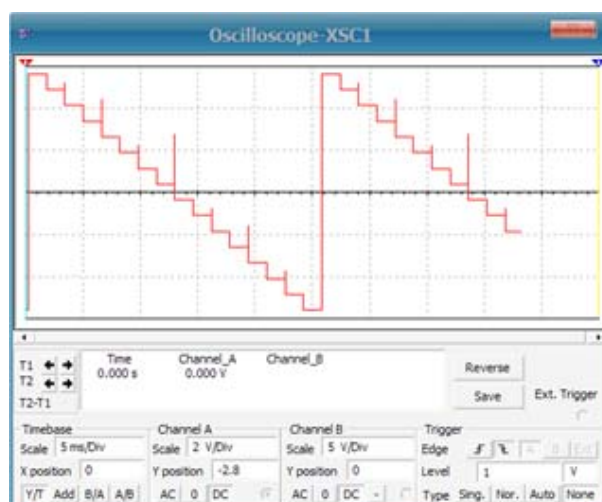


Рис. 5.38. Форма сигналу на виході ЦАП при зменшенні коду управління у часі

Синтезований із окремих фрагментів зростаючого і убуюаючого коду сигнал показаний на рис. 5.39.

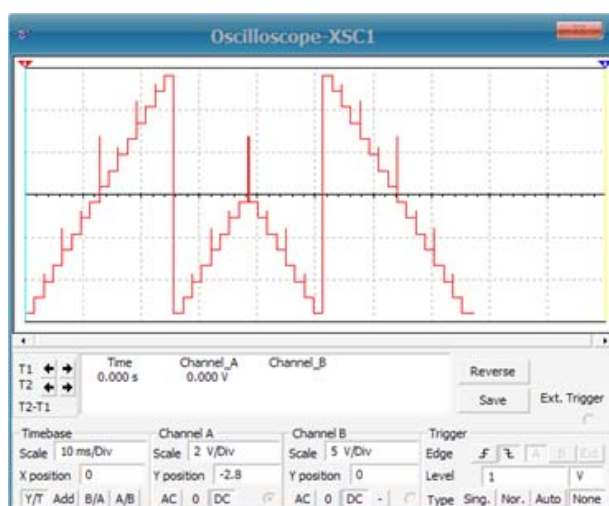


Рис. 5.39. Форма сигналу на виході ЦАП при використанні комбінації різних кодів в одному циклі

Оцінимо вплив числа розрядів ЦАП на форму отриманого коливання. Для цього послідовно підключатимемо по одному розряду управління ЦАП і контролювати форму сигналу на його виході (рис. 5.40).



Рис. 5.40. Вплив числа разрядів ЦАП на форму сигналу на виході ЦАП

Використовуючи ФНЧ можна згладити викиди на виході ЦАП (рис. 5.41). Червоним кольором показаний сигнал на виході ЦАП, а зеленим той же сигнал, який пройшов через ФНЧ.

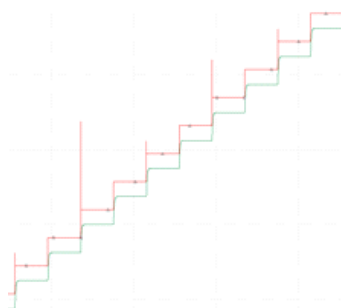


Рис. 5.41. Згладжування викидів на виході ЦАП за допомогою ФНЧ

Контрольні запитання

1. Як побудувати модель частотного модулятора на основі синтезатора частоти з ФАПЧ?
2. Як виміряти спектр на виході синтезатора частоти?
3. Як виміряти частоту сигналу?
4. Яким чином можна відобразити значення напруги на виході генератора?
5. Як зміниться амплітуда сигналу на виході ЦАП якщо використовувати двійковий лічильник 74LS193?
6. Як зміниться форма сигналу, якщо замість лічильника, що підсумовує, використовувати той, що віднімає?
7. Як зміниться вихідна напруга якщо поміняти полярність джерела опорної напруги?
8. Чому у вихідній напрузі ЦАП спостерігаються викиди напруги?
9. Як можна зменшити викиди напруги у вихідній напрузі ЦАП?
10. Яка форма і амплітуда сигналу будуть на виході ОУ якщо замкнути перемикач J1 в схемі на рис. 5.32?

Розділ 6. Формування складних сигналів цифровими методами

6.1 Запам'ятовуючі пристрої

Запам'ятовуючі пристрої (рис. 6.1) призначені для збереження великих об'ємів інформації. Типову структуру запам'ятовуючого пристрою (ПЗП) наведено на рис. 6.1.

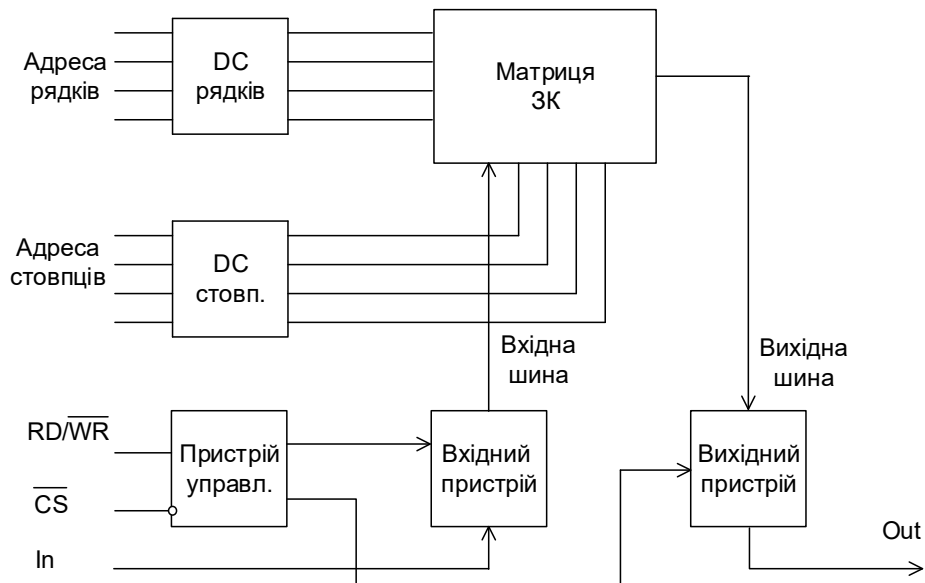


Рис. 6.1. Функціональна схема запам'ятовуючого пристрою

Пристрій містить матрицю запам'ятовувальних комірок (ЗК), у кожній з яких може зберігатись один біт інформації – "0" чи "1". Вхідна та вихідна шини мають доступ до усіх комірок для запису інформації.

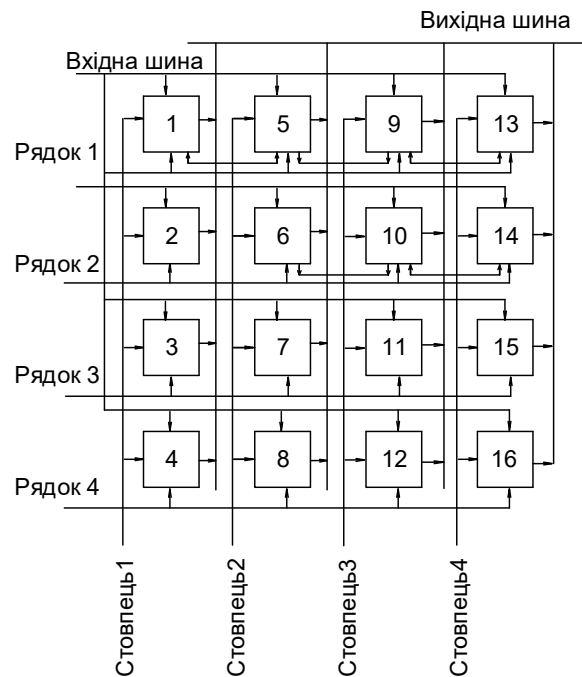


Рис. 6.2. Матриця комірок запам'ятовуючого пристрою

Для забезпечення роботи запам'ятовуючого пристрою у різних режимах призначено пристрій керування, що має два входи.

CS – chip select (вибір кристалу). Якщо CS = 1, то на виході (Out) встановлюється третій стан. При CS = 0 вихід активний.

$\overline{RD}/\overline{WR}$ – read / write (зчитування/запис). Якщо $\overline{RD}/\overline{WR}=1$ – зчитування, $\overline{RD}/\overline{WR}=0$ – запис.

Адреси рядків і стовпців задаються у вигляді коду, а сигнали для шин рядків та стовпців задаються за допомогою відповідних дешифраторів DC (рис. 6.1).

Оперативні запам'ятовуючі пристрої

Оперативні запам'ятовуючі пристрої (ОЗП) – пристрої, в які завантажуються і в яких знаходяться прикладні програми та дані на момент, коли з ними здійснюється робота. При вимкненні живлення інформація видаляється з оперативної пам'яті і втрачається для користувача.

Всі оперативні запам'ятовуючі пристрої з довільним доступом (RAM) можна розділити на два типи:

- DRAM (динамічна RAM);
- SRAM (статична RAM).

RAM – Random Access Memory (оперативна пам'ять, оперативний пристрій).

У пристроях DRAM для зберігання одного біта використовується тільки один транзистор і пара конденсаторів. Транзистор для кожного однозарядного регістра DRAM використовує для читання стану суміжного конденсатора. Якщо конденсатор заряджений, в комірку записана 1; якщо заряду немає – записаний 0.

Комірки пам'яті в мікросхемі DRAM – це конденсатори дуже малої ємності, які утримують заряди. Проблеми, пов'язані з пам'яттю цього типу, викликані тим, що вона динамічна, тобто має постійно регенеруватися, бо інакше електричні заряди в конденсаторах пам'яті будуть "стікати", і дані будуть втрачені. Для регенерації необхідно щоб контролер управління пам'яттю звернувся до всіх рядків даних в мікросхемах пам'яті. Більшість систем має контролер пам'яті, який налаштований на відповідну промисловим стандартам частоту регенерації, рівну 15 мкс.

Для реалізації елемента пам'яті динамічного ОЗП широко застосовується схема, показана на рис. 6.3

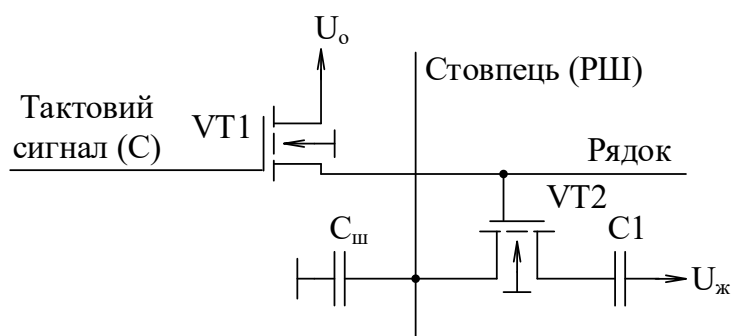


Рис. 6.3. Елемент пам'яті динамічного ОЗП

Вибір елемента пам'яті проводиться сигналом лог. 1 на шині рядка. Транзистор VT2 відкривається і з'єднує конденсатор C1 з розрядною шиною (РШ) – стовпцем. Попередньо через транзистор VT1, який відкривається сигналом "Такт (C)", заряджається ємність $C_{ш}$ до напруги U_0 .

Статична оперативна пам'ять. Названа так тому, що для збереження її вмісту не потрібно періодичної регенерації. Але це не єдина її перевага. SRAM має вищу швидкодію, ніж динамічна оперативна пам'ять. Час доступу SRAM досягає 1...2 нс. SRAM, як і DRAM, зберігає інформацію поки на неї подається живлення.

У порівнянні з динамічною оперативною пам'яттю швидкодія SRAM набагато вище, але щільність упаковки компонентів в ній набагато нижче. Це призводить до того, що габарити мікросхем SRAM більше ніж у DRAM.

Розглянемо один з варіантів виконання елемента пам'яті статичного ОЗУ (рис. 6.4). Власне елементом пам'яті є D-тригер, що знаходиться на перетині i -го рядка і j -го стовпця. Для зменшення кількості виводів мікросхем ОЗУ входи і виходи в них часто поєднують, а перемикання входів і виходів здійснюється за допомогою електронних ключів SW.

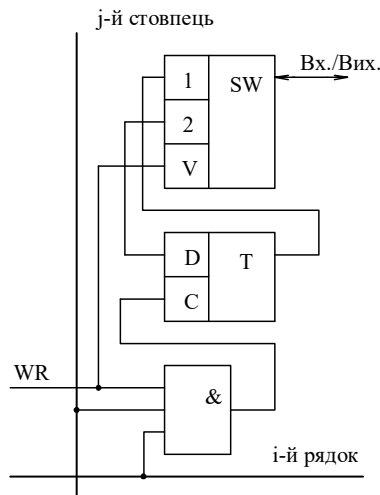


Рис. 6.4. Елемент пам'яті статичного ОЗП

Тому на схемі введено ще й електронний ключ SW. При рівнях лог. 1 на лініях i, j та при подачі сигналу дозволу запису $WR = 1$, в тригер записується інформація, що надходить на вхід D. При цьому шина Вх/Вих виявляється підключеною до входу D тригера через електронний ключ SW і виконує функції вхідної шини, а при знятті сигналу WR ключ підключає до шини Вх/Вих вихід тригера, і ця шина виконує функції вихідної шини.

Постійні запам'ятовуючі пристрої

Постійні запам'ятовуючі пристрої (ПЗП) – це пам'ять, призначена тільки для читання і зберігання інформації при відсутності живлення. Позначаються як ROM

Всі постійні запам'ятовуючі пристрої можна розділити на три типи:

1. Одноразово програмовані на заводі-виробнику (ROM).

Елементи пам'яті мають набір плавких перемичок, які в процесі програмування припалюють імпульсами струму.

2. Одноразово програмовані користувачем (Programming ROM або PROM).

Відмінність від ROM полягає лише в тому, що припалювання перемичок здійснюється не виробником, а користувачем. Для цього в структурі мікросхеми передбачені спеціальні пристрої, що стоять на виходах і забезпечують формування

струму програмування. Мікросхеми ППЗП випускаються з цілими металоплівковими перемичками з легкоплавкого матеріалу (наприклад, ніхрому) з низьким опором.

Для програмування ППЗП, у яких в початковому стані записані лог. 0, необхідно підвести код адреси програмованого елемента і подати на вихід, до якого цей елемент пам'яті відноситься, одиночний імпульс напруги. При цьому через перемичку протікає струм, достатній для її припалювання. Припалювати одночасно можна тільки одну перемичку. На інші виходи мікросхеми ППЗП повинні бути подані рівні лог. 0. Далі задається наступну адресу і процес повторюється.

3. Багаторазово програмовані користувачем:

- з режимом запису і стирання електричним сигналом (EEPROM);
- з режимом запису електричним сигналом і зтиранням ультрафіолетовим випромінюванням (EPROM).

Мікросхеми РПЗП (репрограмовний ПЗП) допускають багаторазове програмування, здатні зберігати інформацію за відсутності живлення декілька десятків тисяч годин, вимагають значного часу на перепрограмування, мають порівняно більший час зчитування. Елементом пам'яті в РПЗП є польовий транзистор зі структурою МНОП або МОП з плаваючим затвором або ЛІЗМОП – МОП транзистор з лавинною інжекцією заряду. Ці транзистори під впливом програмуючої напруги здатні записати електричний заряд під затвором і зберігати його багато тисяч годин без напруги живлення. Для того щоб перепрограмувати такий ПЗП необхідно спершу стерти записану раніше інформацію. У РПЗП на МНОП транзисторах стирання виконується електричним сигналом, який витісняє накопичений під затвором заряд. У РПЗП на ЛІЗМОП транзисторах стирання інформації відбувається під впливом ультрафіолетового (УФ) випромінювання, яке опромінює кристал.

РПЗП зі стиранням УФ випромінюванням мають ряд недоліків, в порівнянні з РПЗП зі стиранням електричним сигналом. Так, наприклад, для стирання інформації УФ необхідно виймати мікросхему з контактних пристроїв. До того ж, наявність вікна в корпусі зумовлює чутливість РПЗП до світла, що збільшує ймовірність випадкового стирання інформації. Та й число циклів перепрограмування всього лише кількох десятків, коли у РПЗП зі стиранням електричним сигналом це ж число досягає 10000.

Запам'ятовуючі пристрої широко застосовують при побудові різних елементів: цифрових ліній затримки, перетворювачів кодів, дешифраторів для управління складними об'єктами, генераторів сигналів різної форми.

6.2 Побудова моделі ПЗП в Multisim

У бібліотеках Multisim відсутні елементи ПЗП і тому модель такого пристрою необхідно створювати самостійно. З огляду на те, що одноразово програмовані ПЗП містять плавкі перемички і в початковому стані на їх виходах формуються рівні лог. 0, елемент пам'яті можна реалізувати за допомогою одного постійного резистора і перемички, підключеної між загальним проводом і виводом резистора. Другий вивід резистора підключається до джерела живлення +5 В. Якщо перемичку видалити, на виході такого осередку буде сформований рівень логічної 1.

Для того щоб отримати доступ до кожної комірки пам'яті можна використовувати мультиплексори. З огляду на обмеження на число компонентів в безкоштовній версії NI Multisim в запропонованій схемі, реалізовано 6-розрядний ПЗП, в кожному з розрядів якого є по 8 комірок пам'яті.

Для комутації такого числа комірок в кожному розряді досить мати один мультиплексор 8×1 . Адресні входи всіх мультиплексорів з'єднані паралельно, а зростаючий код управління ними формується за допомогою генератора слів.

Для перетворення коду, зчитаного з ПЗП в напругу, призначений 8 розрядний цифро-аналоговий перетворювач. Така схема дозволяє реалізувати сигнал довільної форми. Для цього достатньо в комірку ПЗП записати потрібний код.

Схема моделі, що реалізує такий ПЗП, схему управління і ЦАП, наведено на рис. 6.5.

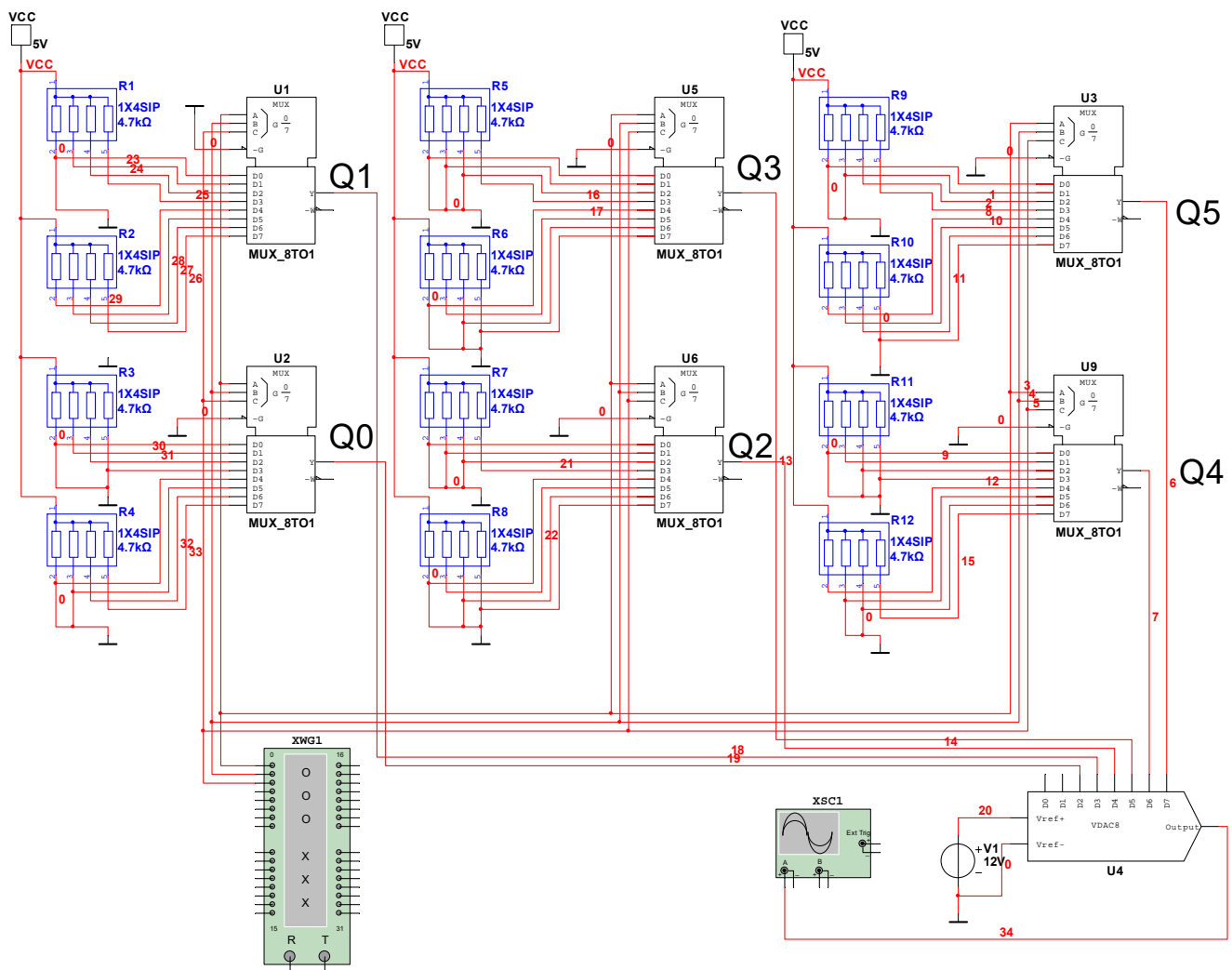


Рис. 6.5. Генератор сигналу довільної форми побудований з використанням ПЗП

Оскільки в кожному розряді ПЗП тільки 8 елементів пам'яті, апроксимація форми сигналу буде досить грубою. Тому для демонстрації можливостей схеми був обраний сигнал простої форми – гармонічний.

Для реалізації генератора гармонічного сигналу в ПЗП необхідно записати коефіцієнти \sin . Для цього необхідно скласти таблицю відповідності значення синуса кожній точці апроксимації.

Оскільки число точок дорівнює 8 (число комірок ПЗП у кожному розряді) необхідно визначити дискретність зміни фази вихідного сигналу, яка буде дорівнює $360/8 = 45$ градусів. Це буде дуже груба апроксимація синуса. Тому використовуємо всі вісім точок для апроксимації тільки однієї половини періоду. Тоді дискретність зміни фази складе $180/8 = 22,5$ градуси.

Розраховані значення синуса наведені в табл. 6.1.

Табл. 6.1. Значення коефіцієнтів \sin для програмування ПЗП

Кут, градусів	Значення \sin							
	у десятковому коді	у десятковому коді (значення у 100 разів більше)	у двійковому коді (значення у 100 разів більше)					
			Q5	Q4	Q3	Q2	Q1	Q0
0	0	0	0	0	0	0	0	0
22,5	0,383	38,3	0	1	0	0	1	1
45	0,707	70,7	1	0	0	0	1	1
67,5	0,924	92,4	1	0	1	1	1	0
90	1	100	1	1	0	0	1	0
112,5	0,924	92,4	1	0	1	1	1	0
135	0,707	70,7	1	0	0	0	1	1
157,5	0,383	38,3	0	1	0	0	1	1
180	0	0	0	0	0	0	0	0

З огляду на те, що число розрядів ПЗП дорівнює 6, відкинемо долі значень \sin що містяться у сьомомому знаку.

Тепер можна запрограмувати ПЗП. Для цього достатньо видалити перемички між нижнім виводом резистора і загальним проводом в потрібних комірках. Схему генератора з запрограмованим ПЗП наведено на рис. 6.6.

Для контролю форми сигналу скористаємося осцилографом. Форму сигналу на виході ЦАП показано на рис. 6.7.

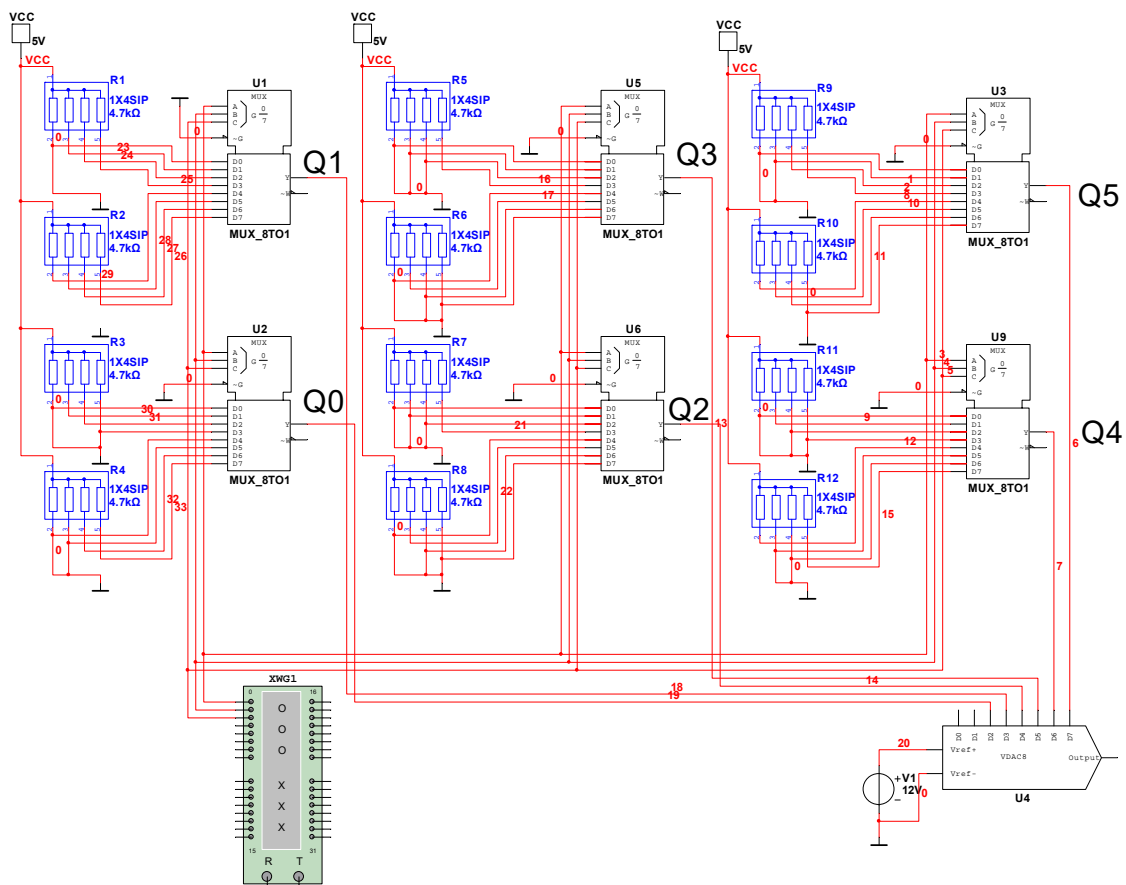


Рис. 6.6. Генератор гармонічного сигналу із запрограмованим ПЗП

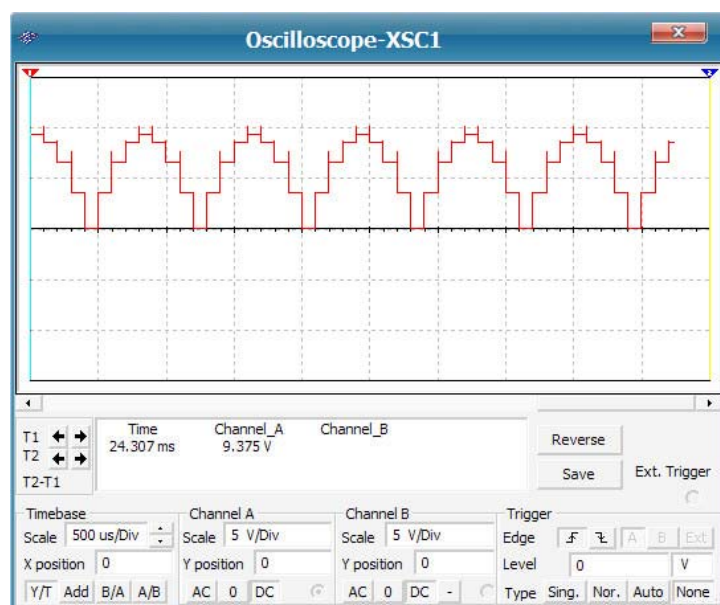


Рис. 6.7. Форма сигналу на виході ЦАП при періодичному формуванні однієї половини періоду сигналу

Щоб сформувати біполярний сигнал можна, враховуючи, що використовуваний ЦАП є перемножуючим, використовувати наступний прийом. Перший півперіод сигналу формується при подачі на вхід V_{ref} (опорної напруги) ЦАП позитивної напруги +12 В, а другий півперіод формується при подачі на вхід V_{ref} негативної напруги -12 В. Реалізація такої схеми показана на рис. 6.8.

Для згладжування сходинок застосовується найпростіший RC-фільтр нижніх частот першого порядку на елементах R13, C1. Форма сигналу на виході ЦАП (червона крива) і на виході ФНЧ (синя крива) наведені на рис. 6.9. З отриманих осцилограм можна зробити висновок про те, що, навіть при такій грубій апроксимації, форма сигналу близька до гармонічного.

Для оцінки рівня вищих гармонік в сформованому сигналі використовується аналізатор спектра. На рис. 6.10 наведено спектри сигналу на виході ЦАП (а) і на виході ФНЧ (б). Як впливає з отриманих спектрів, застосування ФНЧ дозволило зменшити рівень другої і більш високих гармонік на 10 і більше дБ.

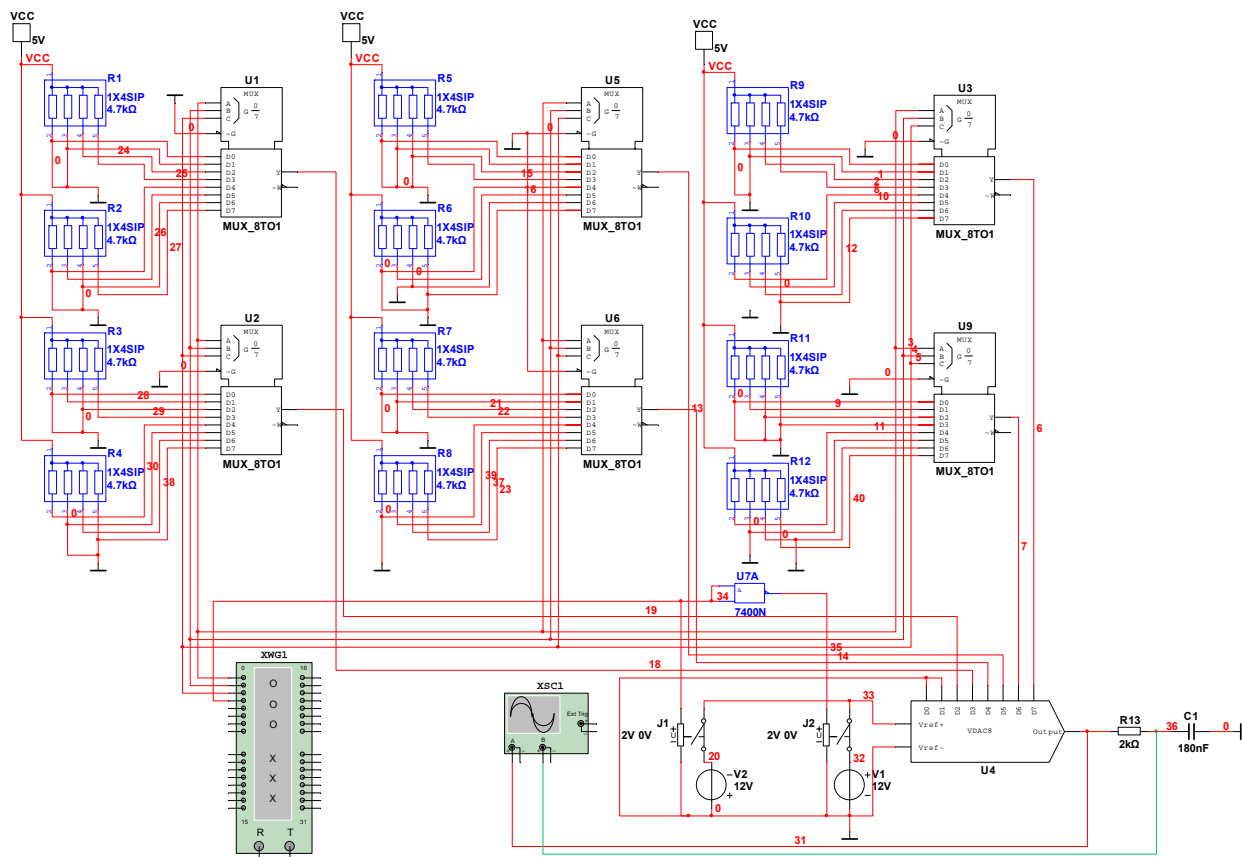


Рис. 6.8. Схема генератора, що реалізує обидві півхвилі гармонічного сигналу

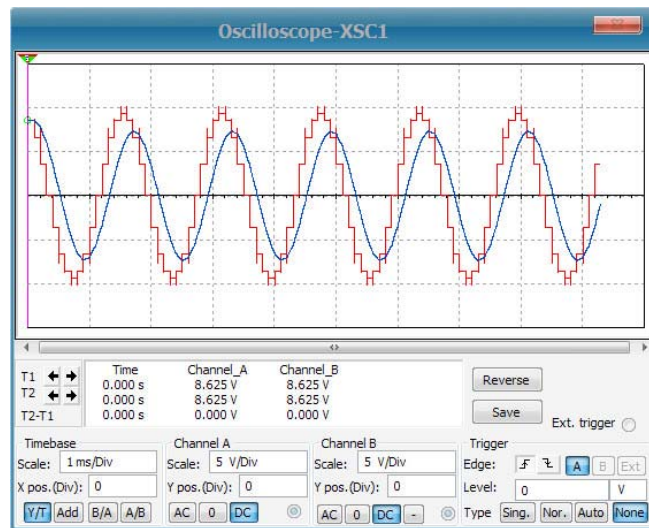
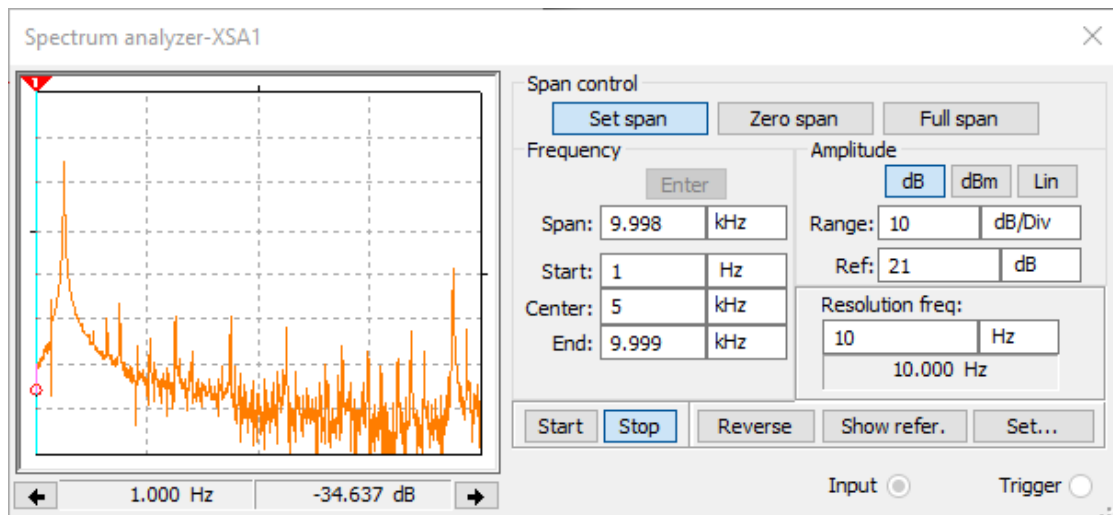
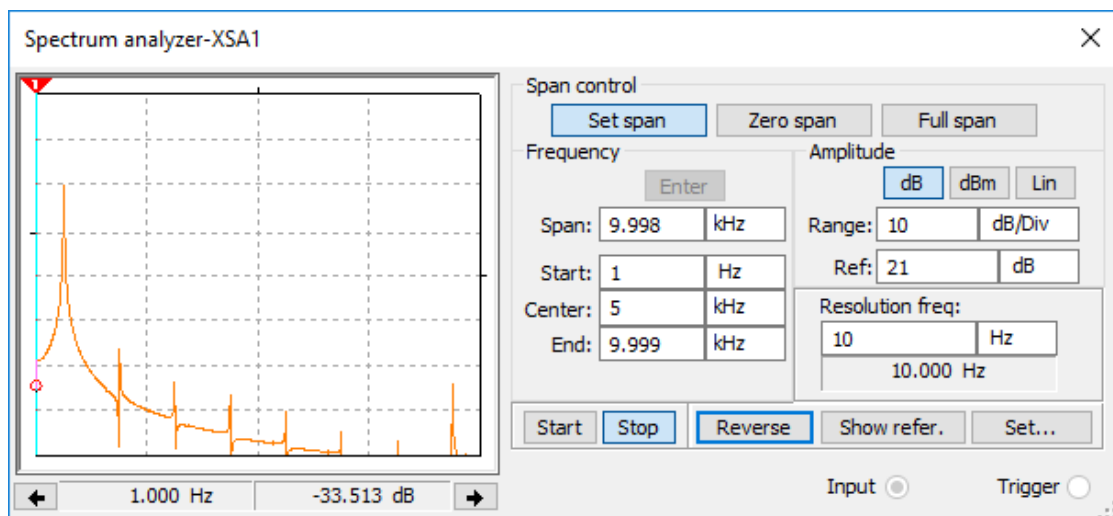


Рис. 6.9. Форма сигналу на виході ЦАП (червона крива) і ФНЧ (синя крива)



a)



б)

Рис. 6.10. Спектр сигналу на виході ЦАП (а) і на виході ФНЧ (б)

6.3 Використання ЦАП для регулювання рівня сигналу

З огляду на, що ЦАП являє собою керований кодом змінний опір, включений між входом джерела опорного напруги (U_{ref}) і виходом, можна використати цю його властивість для регулювання рівня. Найзручніше для цих цілей використовувати перемножуючі ЦАП з ключами на польових транзисторах, які дозволяють працювати з біполярними джерелами опорної напруги.

Функціональну схему такого регулятора наведено на рис. 6.11. Він складається з реверсивного формувача коду (ФК), керованого кнопками $S1$ (більше) і $S2$ (менше). Застосування перемножуючих ЦАП для побудови регуляторів рівня та цифрових потенціометрів докладно описано в [11].

При збільшенні коду на виході ФК опір матриці резисторів в ЦАП зменшується, і рівень вихідного сигналу зростає, а при зменшенні – знижується. Принципову схему моделі для перевірки можливостей такого регулятора наведено на рис. 6.12.

Контроль вихідної напруги здійснюється за допомогою мультиметра і осцилографа. Рівень вхідного сигналу частотою 10 кГц, сформованого генератором $V2$ постійний. Амплітудне значення сигналу дорівнює 5 В. Використовуючи таку схему, нескладно переконатися, що перемножуючий ЦАП передає на вихід біполярний сигнал з входу без помітних спотворень.

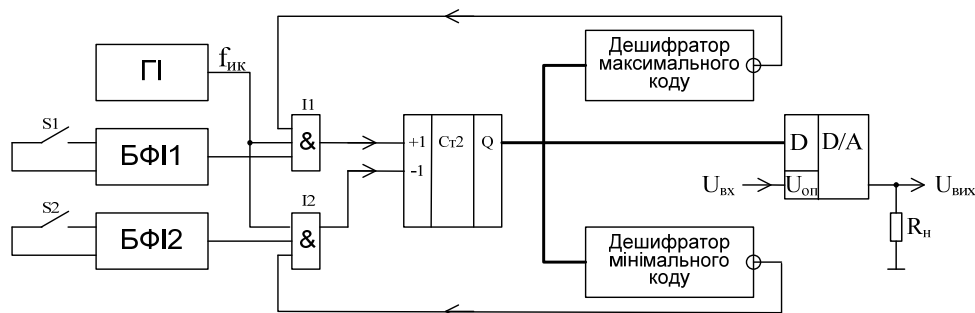


Рис. 6.11. Функціональна схема регулятора рівня з використанням ЦАП

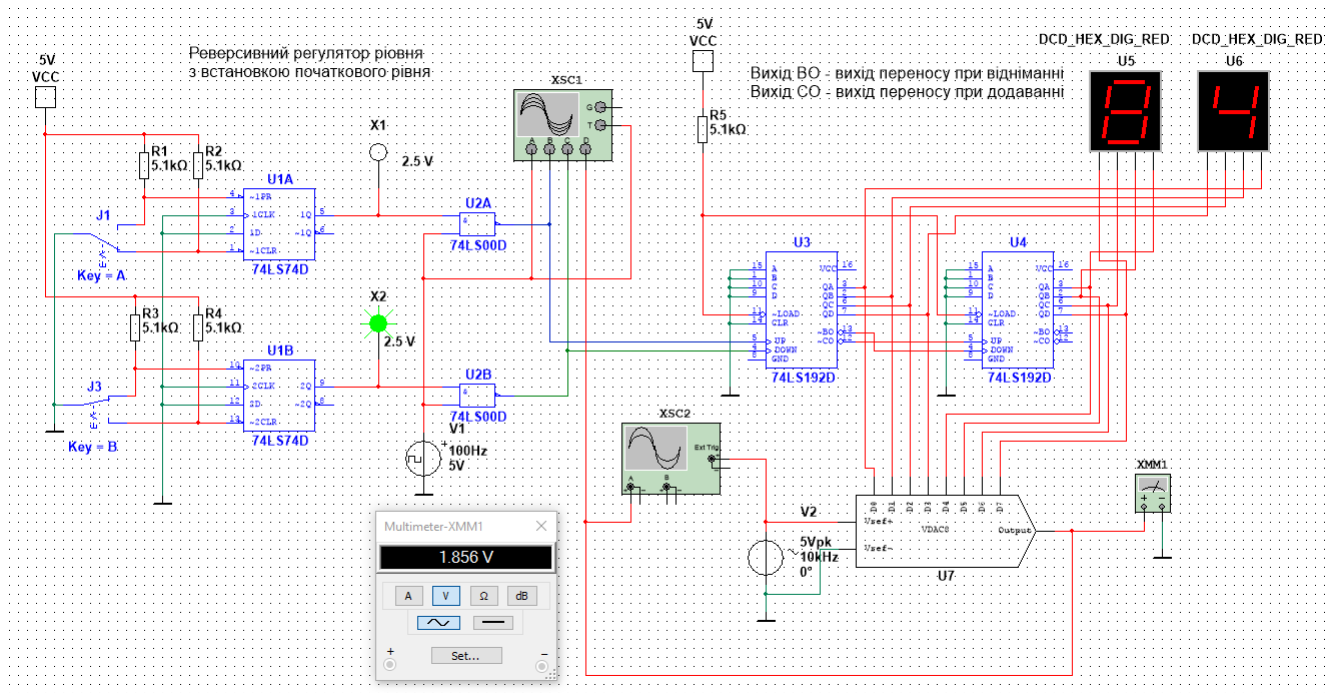


Рис. 6.12. Принципова схема моделі для дослідження регулятора рівня з використанням ЦАП

6.3 Проблеми моделювання генераторів імпульсних сигналів на цифрових ІМС в програмі Multisim

При моделюванні цифрових або імпульсних пристроїв, що працюють в режимах автоколивань або очікуючих генераторів в програмі Multisim, не всі моделі функціонують. Хоча ці ж схеми, реалізовані на реальних інтегральних схемах або транзисторах, працюють і жодних проблем не виникає. Щоб з'ясувати причини цього явища, розглянемо, як виглядає spice-модель одного з елементів у програмі NI Multisim. Для прикладу візьмемо логічний інвертор 74ALS04D і помістимо його зображення на робочому аркуші. Двічі клацнувши лівою клавішею "миші" по зображенню, відкриємо вікно властивостей (рис. 6.13).

Натиснувши кнопку Edit Model (у безкоштовній версії програми ця функція недоступна), у вікні, побачимо опис моделі інвертора (рис. 6.14). Як видно з рисунка, в моделі вказані тільки затримки перемикачання за фронтом (rise delay) і спадом (fall delay). Така модель не передає реальну амплітудну характеристику логічного елемента, а реалізує її у вигляді ідеального перемикача з пороговим рівнем 2.5 В (рис. 6.15). У той час, як відомо, порогова напруга для логічних елементів ТТЛ становить приблизно 1.2...1.3 В.

Для перевірки роботи інвертора на вхід подається напруга трикутної форми розмахом 5 В, а на виході формується майже ідеальна прямокутна напруга з тривалістю фронту і спаду 1 нс.

Якщо зібрати на таких інверторах мультивібратор (рис. 6.16), на його виходах будуть формуватися синфазні прямокутні імпульси, період проходження яких дорівнює сумі затримок rise delay і fall delay і не залежить від значення номіналів ємностей і резисторів. Тобто це не генератор, а фізично не реалізований пристрій.

Така поведінка схем генераторів пояснюється двома факторами: ідеальністю самої моделі та повною ідентичністю характеристик логічних елементів, які використовуються при моделюванні. Якщо використовувати в генераторах логічні елементи різних серій, генератори будуть порушуватися, але параметри вихідного сигналу не залежатимуть від номіналів пасивних елементів схеми.

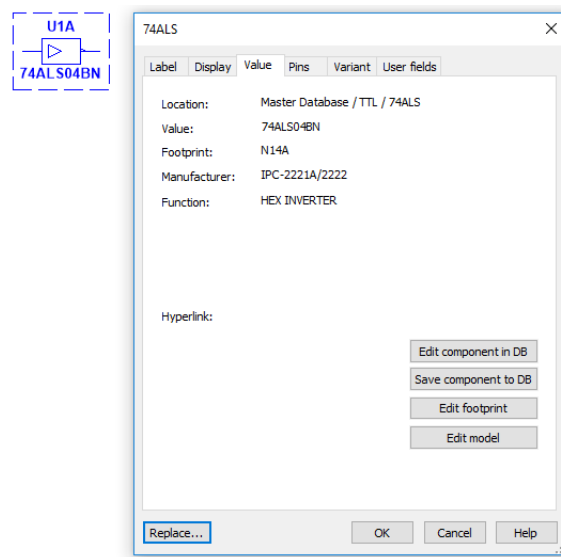


Рис. 6.13. Зображення інвертора 74ALS04BN на схемі і вікно його властивостей

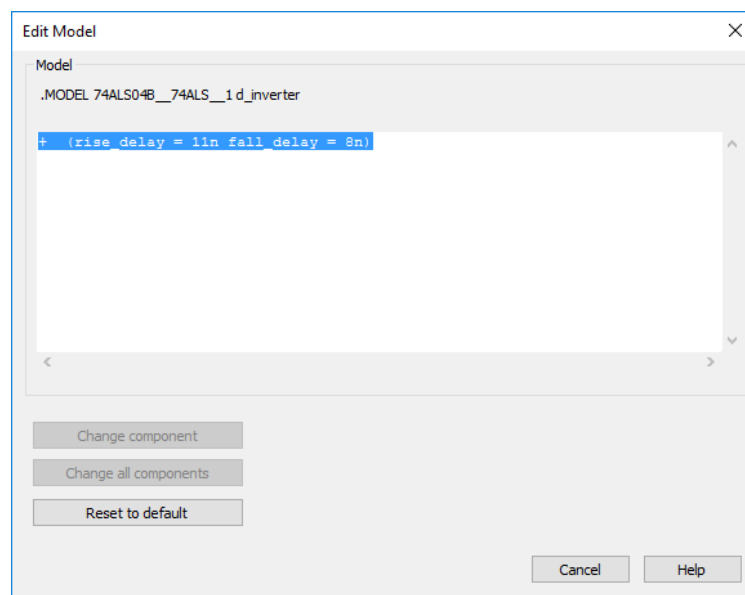


Рис. 6.14. Spice-модель інвертора 74ALS04BN в програмі NI Multisim

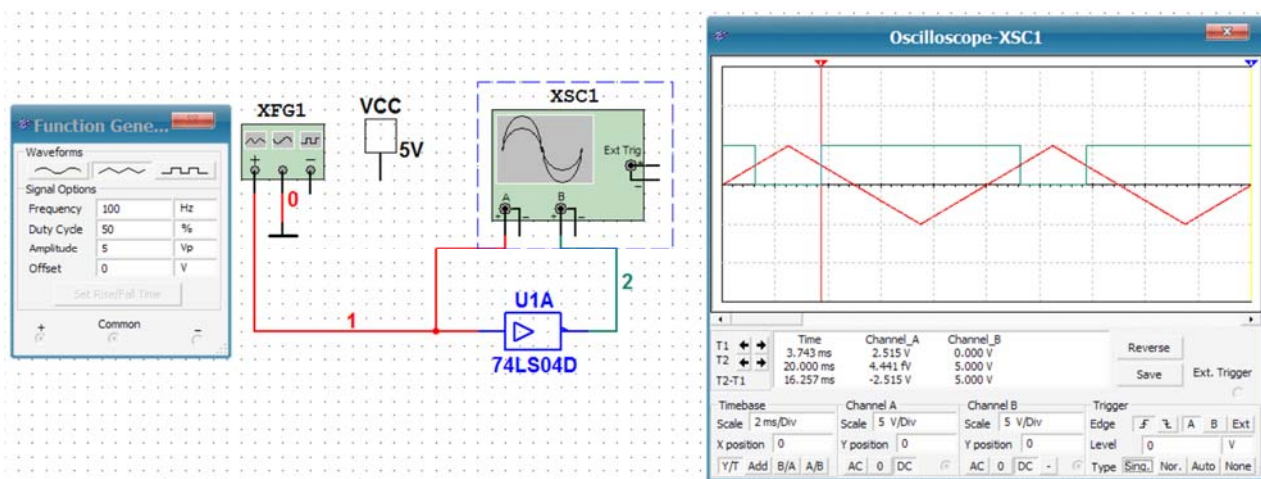


Рис. 6.15. Вхідний (червоний) і вихідний (зелений) сигнали інвертора 74ALS04

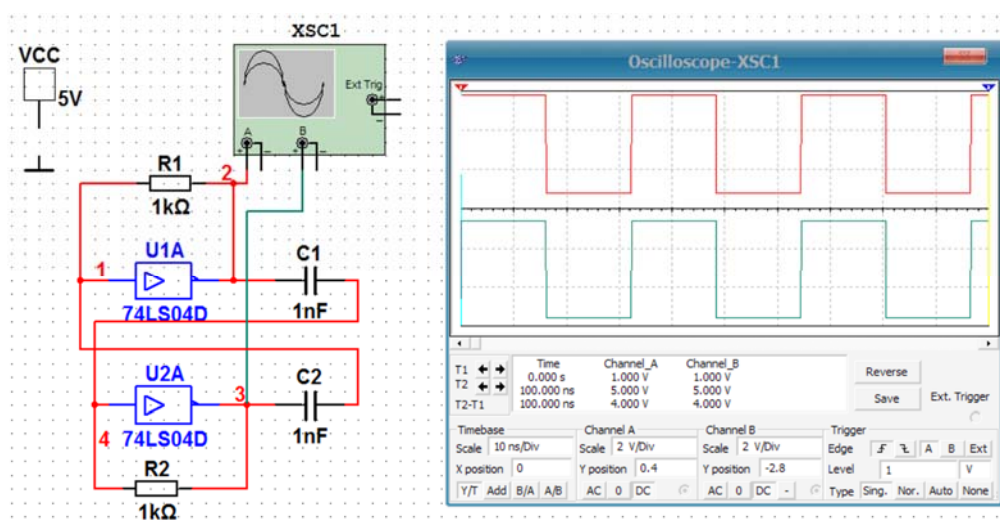


Рис. 6.16. Схема і діаграми сигналів на виходах мультивібратора на інверторах 74ALS04D

6.4 Створення моделі логічного елементу в Multisim

Щоб генератори працювали правильно потрібно створити модель логічного елемента, наприклад, інвертора, максимально близьку до реально існуючих елементів. Skorистаємося схемою інвертора, представленою в [7] і реалізуємо її в вигляді схеми Multisim (рис. 6.17).

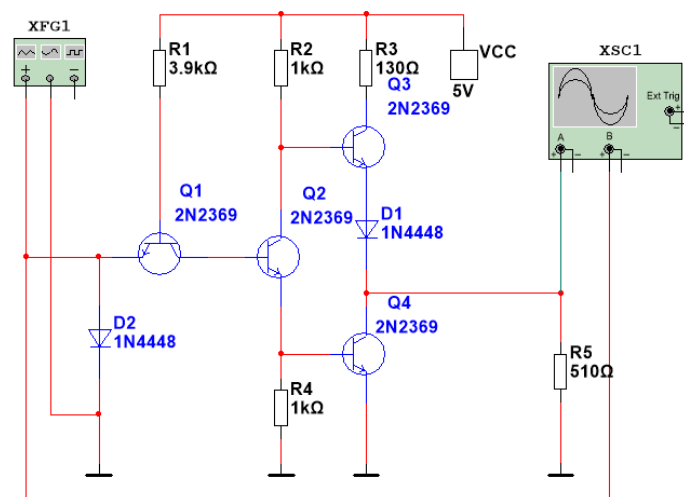


Рис. 6.17. Принципова схема інвертора К155ЛН1

У схемі використані біполярні *nprn*-транзистори типу 2N2369, які мають верхню граничну частоту 500 МГц, статичний коефіцієнт посилення по струму в схемі з загальним емітером $h_{21e} = 20 \dots 120$ і імпульсний струм колектора 0,2 А. Використання транзисторів з більш високою граничною частотою з меншим значенням h_{21e} дозволяє зменшити час затримки перемикавання логічного елемента порівняно з транзисторами 2N2369.

Тепер можна перевірити функціонування схеми. Підключимо до виходу інвертора осцилограф, а до входу – функціональний генератор (рис. 6.6). Подаємо на вхід сигнал трикутної форми розмахом 5 В (від максимального до мінімального значення) і змістимо його вгору таким чином, щоб нижнє значення напруги на вході становило 0 В, а максимальне – +5 В.

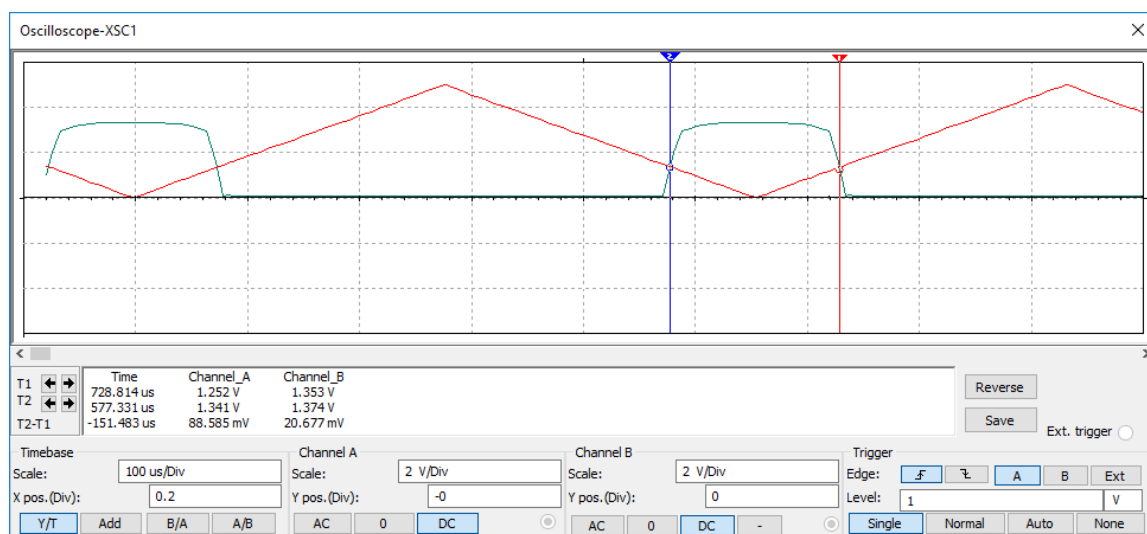


Рис. 6.18. Часові діаграми сигналів на вході та виході інвертора, зібраного на транзисторах при частоті вхідного сигналу 1 кГц

Реакція інвертора на такий сигнал показана на рис. 6.18 зеленим кольором. Реакція інвертора на зростаючу вітку вхідного сигналу є амплітудною характеристикою інвертора. Моменти перемикавання інвертора позначені курсором. Напруги на вході, при яких перемикається інвертор рівні 1.34 і 1.35 В (похибка вимірювання може складати 0.1 В). При цих вимірах не враховувалася затримка, яка вноситься інвертором. Як бачимо, пороговий рівень змодельованого інвертора близький до 1.25 В, що відповідає параметрам реальних мікросхем. Затримка перемикавання з нуля в одиницю становить приблизно 16 нс, а з "1" в "0" – 11 нс (рис. 6.19). Достатньо подати на вхід інвертора прямокутні імпульси з частотою 5 МГц і розглянути затримку сигналу за допомогою осцилографа. Порівняння з характеристиками ІМС серії К155 показує, що час перемикавання створеної моделі менше, ніж у прототипу. У мікросхем серії К155 час перемикавання з "0" в "1" становить 22 нс, а з "1" в "0" – 15 нс. Тобто створена модель відповідає більш швидкодіючим логічним елементам ТТЛШ з діодами Шотткі типу К555. Звичайно, можна спробувати створити модель ближчу за характеристиками до інвертора серії К155, для чого довелося б використовувати менш високочастотний транзистор, але для перевірки функціонування генераторів в цьому немає необхідності.

При дослідженні часу затримки перемикавання використовується та ж схема (рис. 6.17), але параметри сигналу, який формується функціональним генератором задані інші. Форма сигналу прямокутна. Амплітуда сигналу 4 В. Слід звернути увагу на те, як формується сигнал необхідної амплітуди позитивної полярності. За замовчуванням на виході функціонального генератора формується двополярна напруга зі скважністю 2 (Duty Cycle дорівнює 50%) і задається розмах напруги від піку до піку. Тому необхідно ставити амплітуду в 2 рази менше і вводити позитивний зсув, що дорівнює заданій амплітуді (рис. 6.19).

Час затримки вимірюється за допомогою двох курсорів. Один ставлять на момент початку вхідного сигналу (на перепад), а другий на точку, в якій вихідний сигнал досягає 0,9 свого амплітудного значення. У вікні результатів вимірювання курсором буде виведена різниця часу між точками знаходження курсорів.

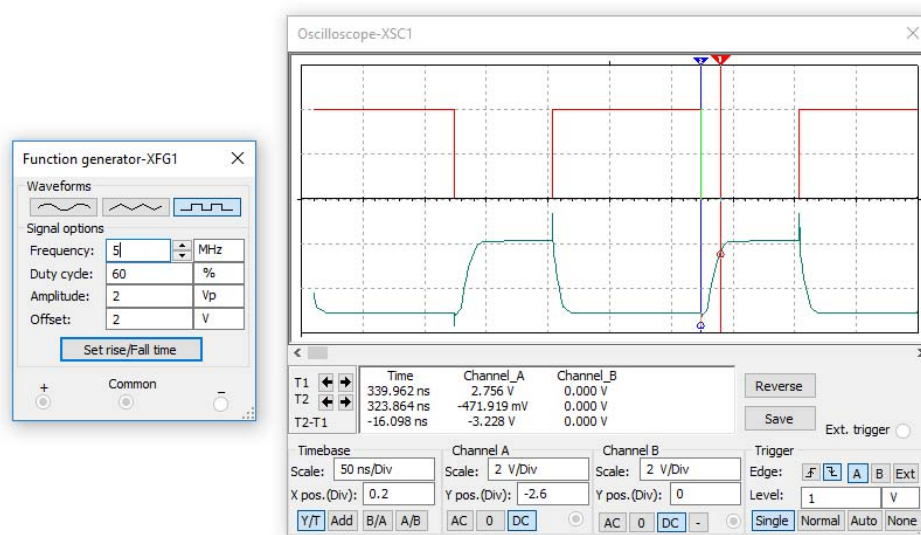


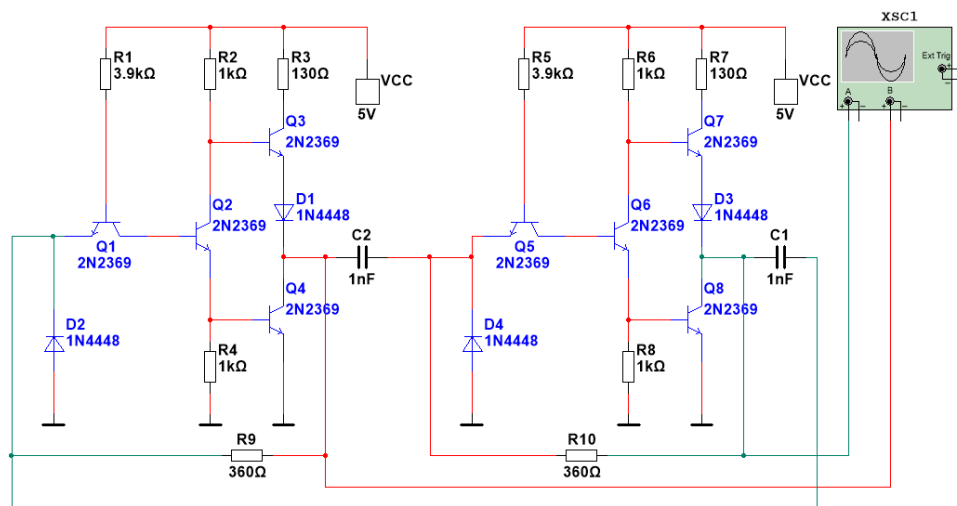
Рис. 6.19. Часові діаграми сигналів на вході та виході інвертора, зібраного на транзисторах при частоті вхідного сигналу 5 МГц

6.5 Мультивібратор на двох логічних інверторах

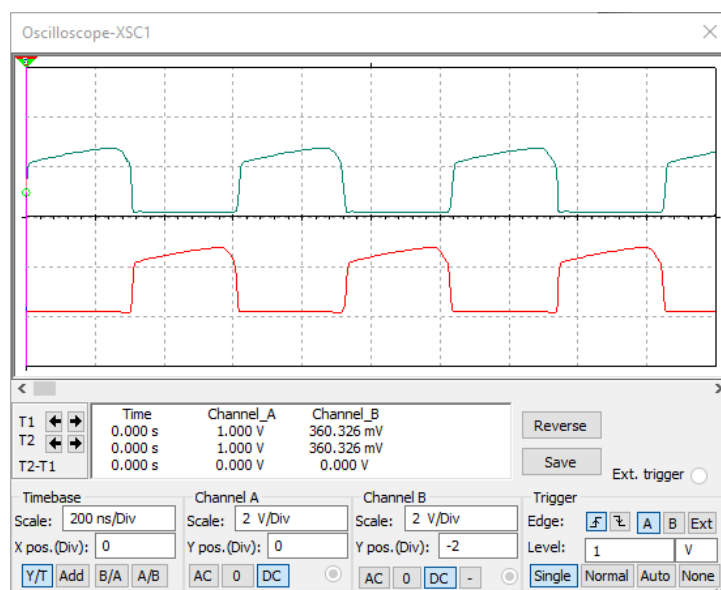
Зберемо генератор, використовуючи створену схему логічного інвертора. Схема мультивібратора з використанням інверторів K155ЛН1 приведена на рис. 6.20.

Якщо при проведенні аналізу роботи схеми залишити параметри моделювання, встановлені за замовчуванням, то форма сигналу на виході мультивібратора буде змінюватися в процесі роботи через занадто великий крок програми в часовій області при симуляції роботи схеми.

Щоб форма сигналу стала стабільною, необхідно в меню Simulate/Interactive Simulation Settings встановити максимальний крок аналізу в часовій області 10^{-8} с (за замовчуванням встановлений крок 10^{-5} с). Чим менше часовий крок аналізу, тим точніше результат моделювання, але і більше часу потрібно для аналізу роботи схеми. Тому краще встановлювати максимально можливий крок, при якому модель поводить себе стабільно і її параметри в часі не змінюються.



а)



б)

Рис. 6.20. Схема (а) і часові діаграми роботи мультівібратора (б) з використанням інвертора K155ЛН1

Щоб пояснити принцип дії такого мультівібратора, спочатку розглянемо підсилювач, зібраний на інверторі K155ЛН1 (рис. 6.21).

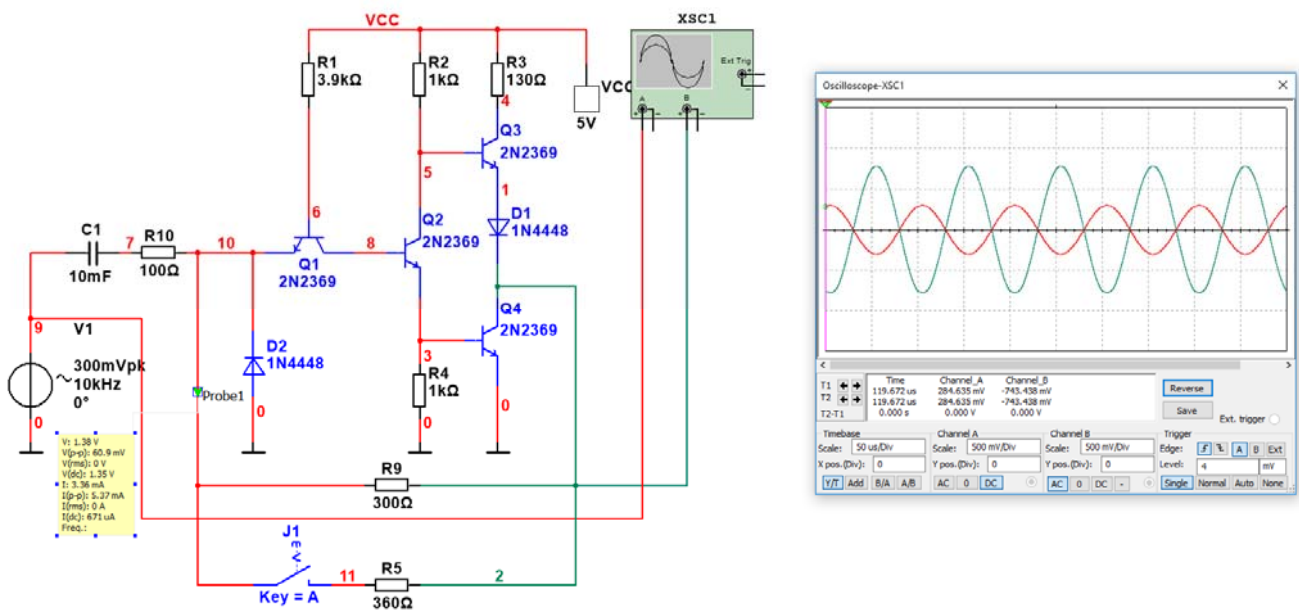


Рис. 6.21. Схема і часові діаграми роботи підсилювача, побудованого на інверторі К155ЛН1

Оскільки інвертор за сутністю представляє собою підсилювач з великим коефіцієнтом підсилення, що працює в ключовому режимі, то можна змусити його працювати в лінійному режимі. Якщо проаналізувати амплітудну характеристику інвертора (рис. 6.22), можна знайти лінійну ділянку на цій характеристиці, середня точка якої відповідає пороговому рівню логічного елемента.

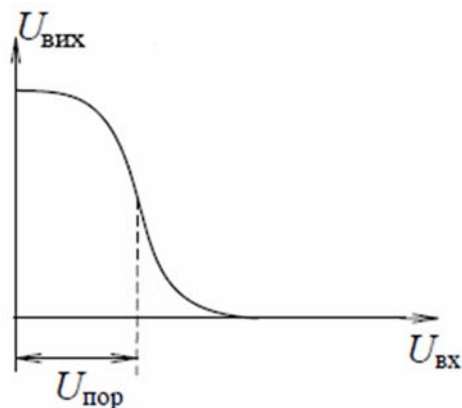


Рис. 6.22. Амплітудна характеристика інвертора

Якщо робочу точку розмістити поблизу порогового рівня, то можна змусити логічний елемент працювати в лінійному режимі. На рис. 6.23 наведено приклад побудови вихідного сигналу за вхідним сигналом і амплітудною характеристикою інвертора.

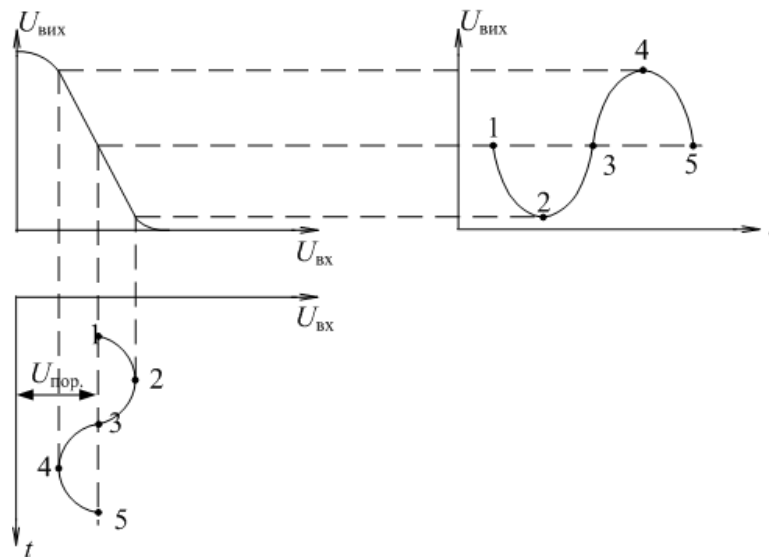


Рис. 6.23. Побудова вихідного сигналу підсилювача за амплітудною характеристикою інвертора

Цей принцип використаний в схемі на рис. 6.9. Вхідний струм, протікаючи через резистор R9, створює на ньому падіння напруги. Обравши величину опору резистора таким чином, щоб воно дорівнювало $U_{\text{пор.}}$, змістимо робочу точку на середину робочої ділянки амплітудної характеристики. Осцилограми на рис. 6.21 підтверджують це.

Для побудови генератора, в загальному випадку, необхідно неінвертуючий підсилювач з великим коефіцієнтом підсилення охопити колом позитивного зворотного зв'язку. Тоді найменша флуктуація напруги на вході підсилювача (наприклад, викликана зміною напруги живлення в момент включення) призведе до лавиноподібного наростання напруги на виході підсилювача. Оскільки АЧХ і ФЧХ підсилювача нелінійні, то на частоті, за якої зсув фаз вхідного і вихідного сигналу складе 360 градусів виникнуть коливання, амплітуда яких може дорівнювати напрузі живлення. Такий принцип покладено в основу схеми мультівібратора, побудованого на двох інверторах (рис. 6. 20, а).

Кожний інвертор повертає фазу на 180 градусів. Зворотній зв'язок за змінним струмом вводиться за допомогою конденсатора C2. Резистори R9 і R10 служать для формування напруги зсуву, що дорівнює пороговому рівню на вході інверторів. Зв'язок між каскадами за змінним струмом здійснюється за допомогою конденсатора C1.

6.6 Одновібратор на базі RS-тригера

Проведемо аналіз роботи мультивібратора, побудованого на RS-тригері, використовуючи елемент з бібліотеки Misc Digital SR_FF (рис. 6.24)

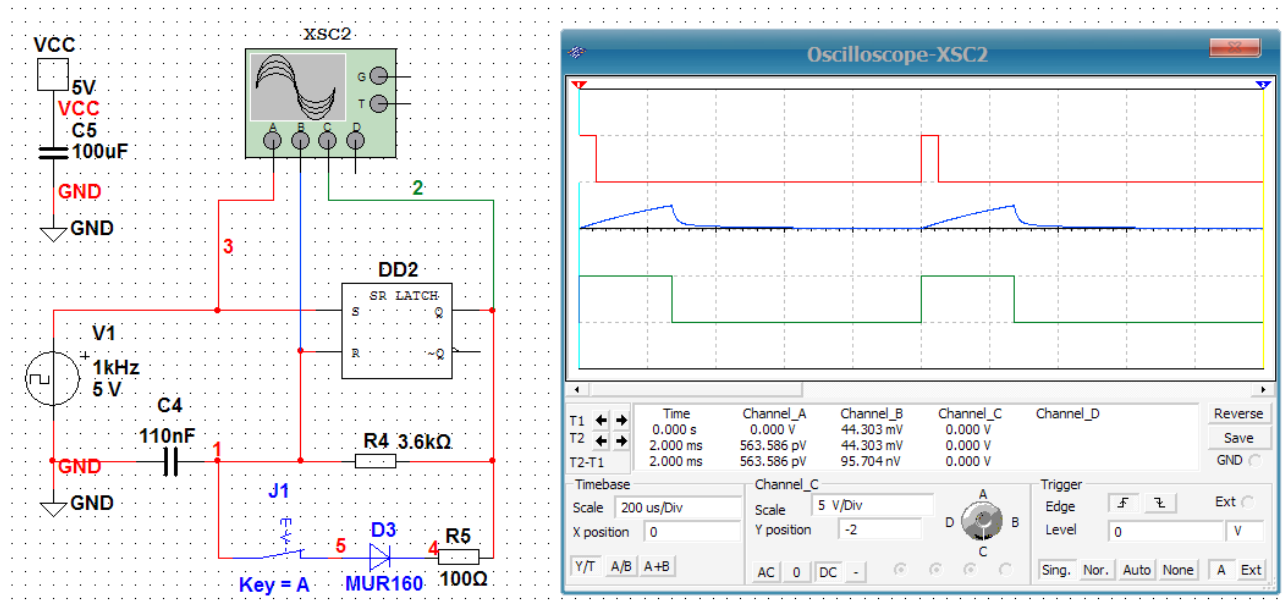


Рис. 6.24. Принципова схема і осцилограми роботи одновібратора на RS-тригері

Граничний рівень для всіх елементів з бібліотеки Misc Digital дорівнює 2,5 В, незалежно від того які елементи використовуються. Іншими словами всі моделі за пороговим рівнем відповідають мікросхем КМОН. Інші характеристики цих елементів ідеалізовані, про що йдеться в розділі 6.3. Для дослідження принципів побудови генераторів ці моделі підходять, хоча деякі результати і будуть відрізнятися від результатів, отриманих при аналізі характеристик реальних мікросхем за допомогою електровимірювальних приладів.

На рис. 6.25 наведено принципову схему і часові діаграми роботи такого одновібратора на КМОН елементах. Скориставшись позначенням на часових діаграмах і з огляду на те, що напруга на виході КМОН елемента дорівнює напрузі живлення, напишемо вираз для визначення тривалості імпульсу, який формується на виході ОВ. Напруга на конденсаторі описується виразом

$$U_C = A \cdot (1 - e^{-\frac{t}{\tau}}),$$

де $U_C = U_{\text{пор}}$, $A = E_{\text{жс}}$, $t = t_1$, $\tau = R_1 C_1$.

Підставивши у вираз для U_C ці величини, отримаємо

$$U_{\text{пор}} = E_{\text{ж}} \cdot (1 - e^{-\frac{t_i}{\tau}}),$$

$$E_{\text{ж}} \cdot e^{-\frac{t_i}{\tau}} = E_{\text{ж}} - U_{\text{пор}},$$

$$e^{-\frac{t_i}{\tau}} = \frac{E_{\text{ж}} - U_{\text{пор}}}{E_{\text{ж}}},$$

звідки

$$t_i = \tau \ln \frac{E_{\text{ж}}}{E_{\text{ж}} - U_{\text{пор}}}.$$

З урахуванням того, що для логічних елементів КМОН і для моделей Multisim порогова напруга дорівнює 2,5 В, остаточно отримаємо, що $t_i = \tau \ln 2$.

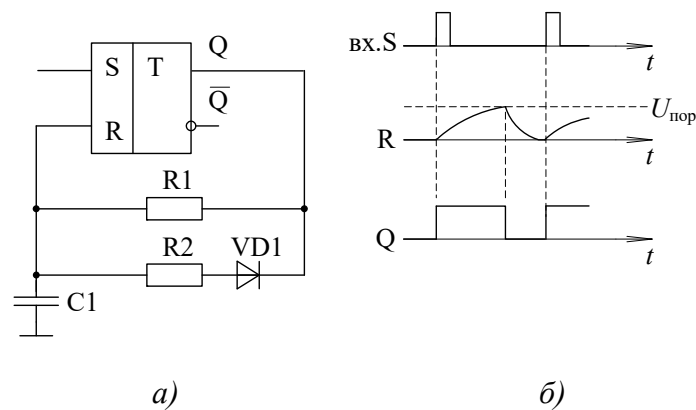


Рис. 6.25. Схема одновібратора на RS-тригері (а) і часові діаграми його роботи (б)

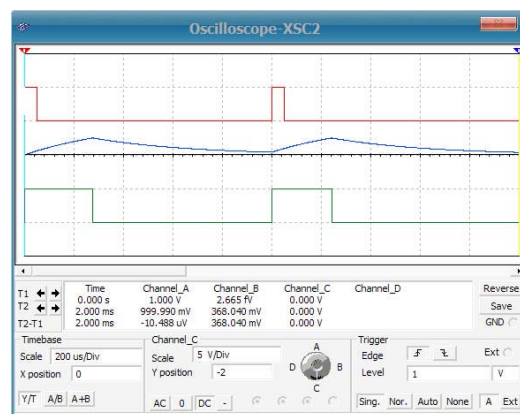


Рис. 6.26. Збільшення часу розряду конденсатора при відключенні прискорювального кола

Модель ОВ, наведена на рис. 6.24 дозволяє досліджувати вплив кола, що прискорює розряд, на параметри схеми і вплив тривалості вхідного імпульсу на параметри вихідного імпульсу.

Відомо, що для RS-тригера заборонено стан $R = S = 1$. Спроба встановити тривалість вхідного імпульсу більше, ніж тривалість вихідного, призводить до повної непрацездатності моделі. Відключення прискорювального кола веде до збільшення часу розряду конденсатора (рис. 6.26).

6.7 Одновібратор на базі RS-тригера з інверсними входами

У бібліотеці Misc Digital є RS-тригери з інверсними входами. Це елемент D_FF_NEGSR, який представляє собою RSD-тригер. Входи D і C заземлюються і не впливають на роботу RS-тригера. Схему одновібратора, побудованого на базі RS-тригера з інверсними входами, наведено на рис. 6.27.

На вхід ОВ подаються короткі імпульси, тривалість яких має бути менше, ніж тривалість вихідного імпульсу одновібратора. Для прискорення заряду, конденсатора, що задає час, передбачено можливість підключення прискорювального кола R1, D3 за допомогою перемикача J1.

Осцилограми сигналів в різних точках схеми ілюструють роботу одновібратора. Використовуючи цю схему, можна розглянути один з режимів роботи чекаючих мультивібраторів (одновібраторів), а саме режим синхронізації і розподілу частоти. Для цього достатньо або збільшити частоту сигналу генератора імпульсів V3, або збільшити в кілька разів постійну часу RC-кола, що визначає тривалість імпульсу.

Для перевірки роботи ОВ в режимі ділення частоти збільшимо частоту вхідного сигналу в 10 разів.

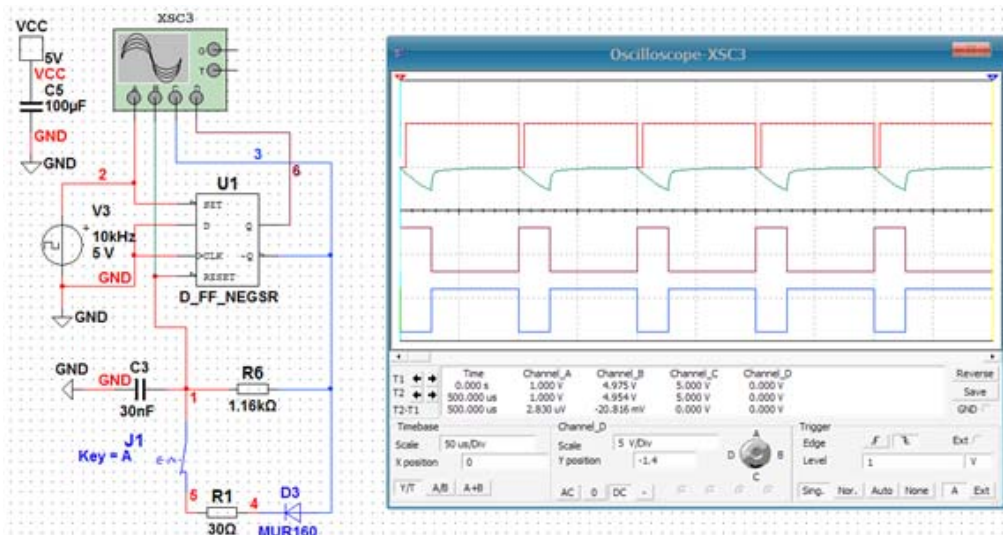


Рис. 6.27. Принципова схема і осцилограми роботи одновібратора на RS-тригері з інверсними входами

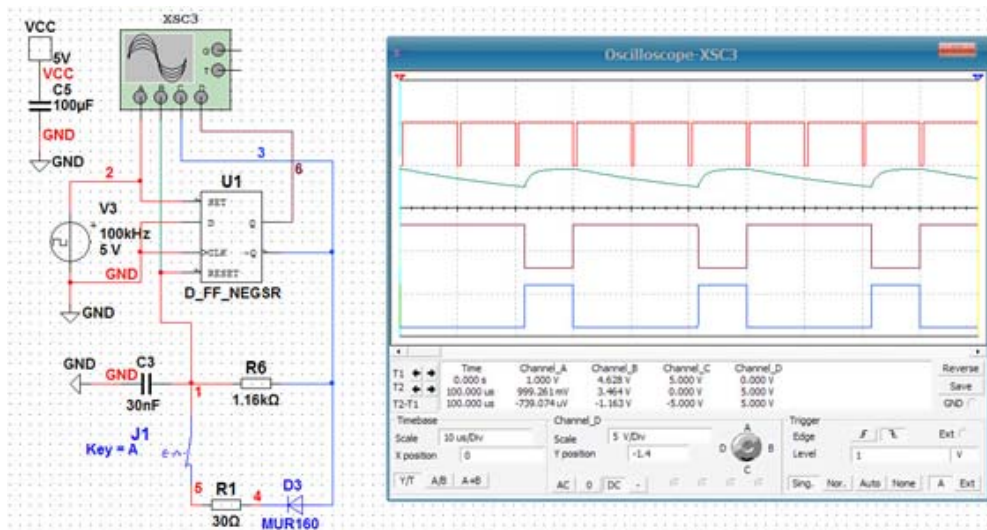


Рис. 6.28. Принципова схема і осцилограми роботи одновібратора у режимі ділення частоти

При параметрах елементів заданих на схемі і частоті вхідного сигналу, що дорівнює 100 кГц, коефіцієнт ділення частоти дорівнює 3. Кількісно він визначається як тривалість імпульсу ОВ, поділена на період проходження вхідних імпульсів плюс 1. Тривалість імпульсу одновібратора становить приблизно 21 мкс, а період проходження вхідних імпульсів 10 мкс.

Контрольні питання

1. Як сформувати сигнал складної форми цифровими методами?
2. Які елементи і прилади для цього можуть знадобитися?
3. Як побудувати модель ПЗП?
4. Що таке постійний запам'ятовуючий пристрій?

5. Яким чином цифровий код складної форми сигналу можна перетворити в аналогову напругу?
6. Як зберегти налаштування генератора слів в файл?
7. Як створити модель логічного елемента НІ в програмі Multisim?
8. Як дослідити її характеристики: час затримки перемикання, струм споживання, амплітудну характеристику і виміряти граничний рівень?
9. Як зміниться час затримки якщо замінити транзистори 2N2369 на транзистори з меншою граничною частотою? Чому?
10. Яким чином можна дискретно змінювати частоту імпульсів сформованих мультивібратором?
11. Яким чином можна плавно змінювати частоту імпульсів сформованих мультивібратором?

Розділ 7. Генератори імпульсів і програмовані дільники частоти

7.1 Проектування програмованих дільників частоти при обмеженому числі використовуваних елементів

При проектуванні програмованого дільника частоти в безкоштовній версії програми NI Multisim слід враховувати обмеження на число використовуваних елементів. Їх має бути не більше 25. При цьому позначення загального проводу і живлення можуть повторюватися багато разів. Вони враховуються як один елемент, незалежно від числа повторів на схемі.

Для того щоб реалізувати досить складну схему при таких обмеженнях слід мінімізувати витрати компонентів на схему початкової установки і формувач імпульсів для реверсивного формувача коду.

Формування імпульсів для реверсивного формувача коду.

На рис. 7.1 наведені приклади реалізації формувачів імпульсів для реверсивного формувача коду.

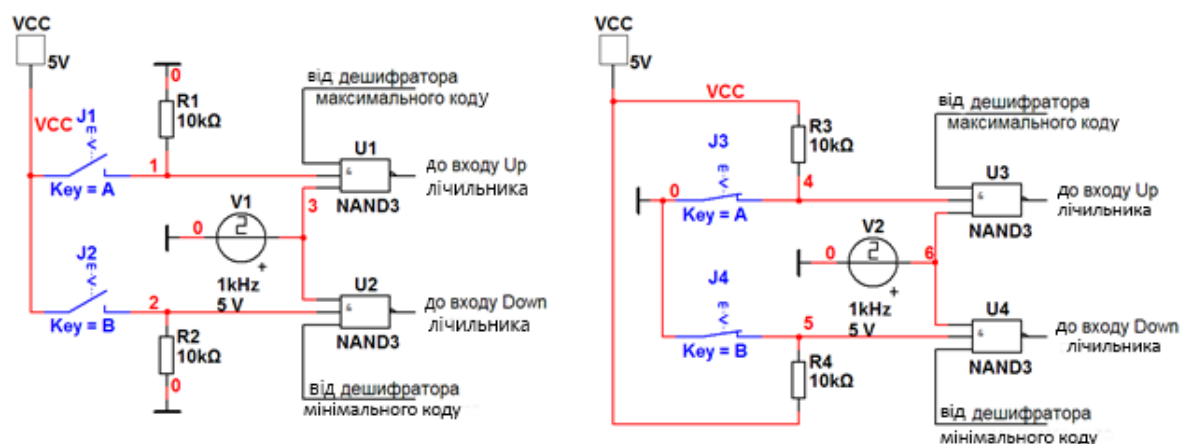


Рис. 7.1. Приклади побудови формувачів імпульсів для реверсивного формувача коду

Побудова схеми початкової установки.

Схема початкової установки може бути спрощена. Для цього можна виключити діод, що прискорює повернення схеми в початковий стан після вимкнення живлення і вимкнути два інвертора, які розташовані після інтегруючого кола (рис. 7.2).

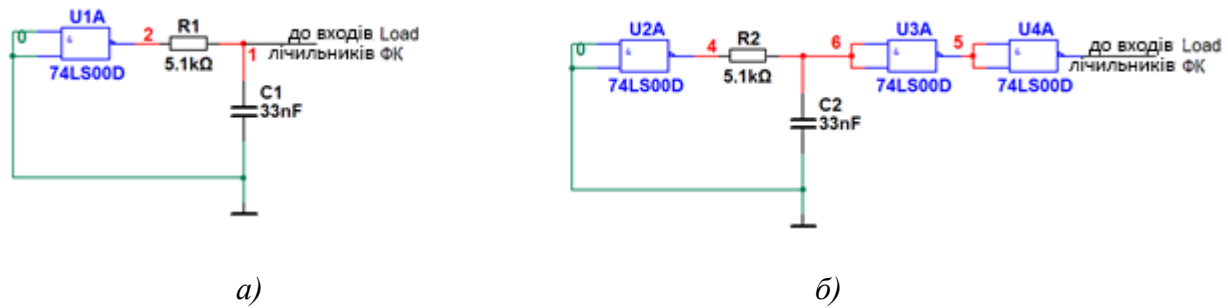


Рис. 7.2. Приклади побудови спрощеної схеми початкової установки без формуючих інверторів (а) і з інверторами (б)

Вибір лічильників для побудови дільника частоти і реверсивного формувача коду.

Якщо коефіцієнт ділення проєктованого дільника менше 100, то для його побудови доцільно використовувати двійково-десяткові лічильники (наприклад, 74LS192D) і відображати значення коду програмування за допомогою семисегментних індикаторів в десятковій системі. Якщо коефіцієнт ділення понад 100 доцільно використовувати двійкові реверсивні лічильники (наприклад, 74LS193D). Два таких лічильника дозволять реалізувати дільник з максимальним коефіцієнтом ділення рівним 256. Стільки ж лічильників знадобиться для побудови реверсивного формувача коду. Дільник частоти доцільно будувати на віднімаючому програмованому лічильнику так як його коефіцієнт ділення буде дорівнює коду, записаному в процесі програмування. При використанні двійкових лічильників значення коду програмування доведеться відображати в шістнадцятирічному коді, так як не вистачить елементів для перетворення двійкового коду в двійково-десятковий.

Вибір дешифраторів мінімального і максимального коду.

Для обмеження коефіцієнта ділення частоти в заданих межах використовуються два дешифратора – максимального і мінімального коду. При зміні коду ФК в більшу сторону дешифратор максимального коду повинен сформувати на своєму виході рівень логічного нуля і блокувати проходження імпульсів через елемент І-НІ формувача імпульсів (елемент U1 або U3 на рис. 7.1). Аналогічну функцію виконує дешифратор мінімального коду – блокує проходження імпульсів через елементи U2 або U4, при досягненні мінімального коду.

Дешифратори максимального коду і мінімального коду можна реалізувати на двох дешифраторів 4×16 з інверсними виходами (елементи DCD_4TO16 в бібліотеці Misc Digital) і на двох елементах АБО.

Розглянемо приклад побудови дешифраторів на мінімальний код 201 і максимальний код 249.

Для цього перетворимо ці значення в шістнадцятковий і в двійковий коди за допомогою стандартного калькулятора Windows (табл. 7.1). У Windows XP необхідно в меню **Вид** калькулятора вибрати **Інженерний**, а в Windows 7 – **Програміст** (рис. 7.3).

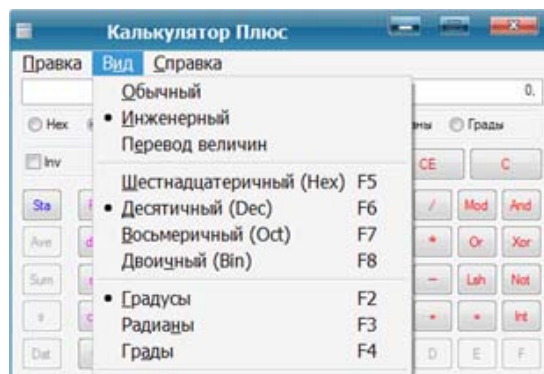


Рис. 7.3. Вибір режиму роботи калькулятора

Табл. 7.1. Значення мінімального і максимального коду в різних системах числення

Коефіцієнт ділення	Десятковий код	шістнадцятирічний код	Двійковий код
Мінімальний	207	CF	1100 1111
Середній *	228	E4	1110 0100
Максимальний	249	F9	1111 1001

* Середнє значення коду задається на входах програмування ФК при включенні живлення, щоб не вийти за межі перебудови коду.

Виходячи з даних табл. 7.1 визначимо які виходи дешифраторів слід використовувати для обмеження максимального і мінімального кодів.

Дешифратор максимального коду. Дешифратор старших розрядів коду повинен формувати 0 при значеннях двійкового коду на його входах 1111 (десятькове число 15), що відповідає виходу Y15, а дешифратор молодших розрядів повинен формувати 0 при кодi на його входах 1001 (десятькове число 9), що відповідає виходу Y9. Елемент АБО з двома входами дозволяє сформувати 0 на своєму виході коли сигнали рівні 0 на обох виходах дешифраторів. Аналогічно визначаються виходи для дешифраторів мінімального коду.

Схеми дешифраторів для заданого значення коду наведені на рис. 7.4.

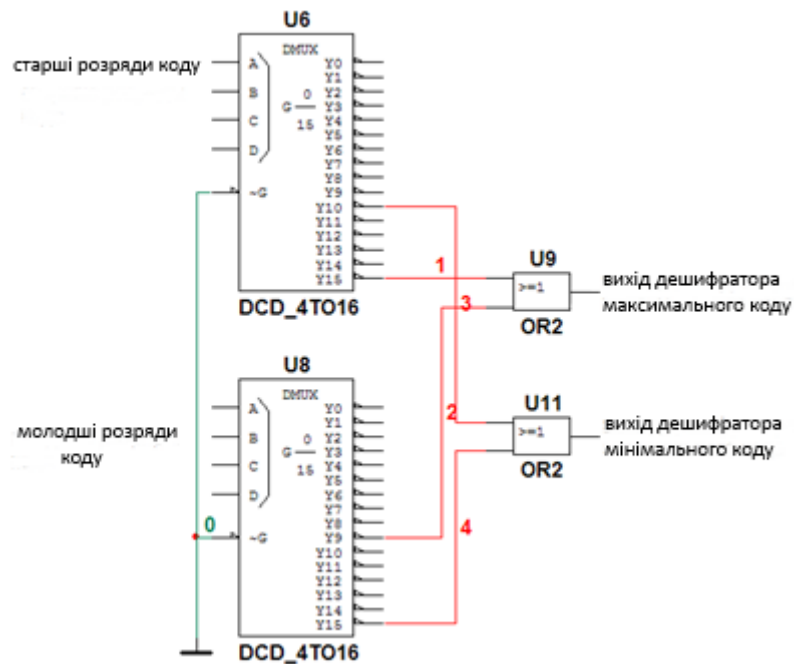


Рис. 7.4. Схеми дешифраторів максимального (249) і мінімального (207) коду для розглянутого прикладу

З огляду на все описане вище можна побудувати схему програмованого лічильника з діапазоном перебудови коефіцієнта ділення 207 ... 249 (рис. 7.5). Результати вимірювання коефіцієнта ділення частоти наведені на рис. 7.6.

Для вимірювання коефіцієнта ділення найзручніше скористатися осцилографом Tektronix. Для контролю коефіцієнта ділення слід задати період проходження вхідного сигналу 1 мкс (частота генератора 1 МГц) і виміряти період сигналу на виході перенесення U10. В меню осцилографа вибрати Measure, а потім Source Ch2, Type – Period.

Отримане значення періоду і буде шуканим коефіцієнтом ділення.

Можна спробувати виміряти частоту або період вхідного сигналу за допомогою інших приладів. Пошук таких способів заохочується.

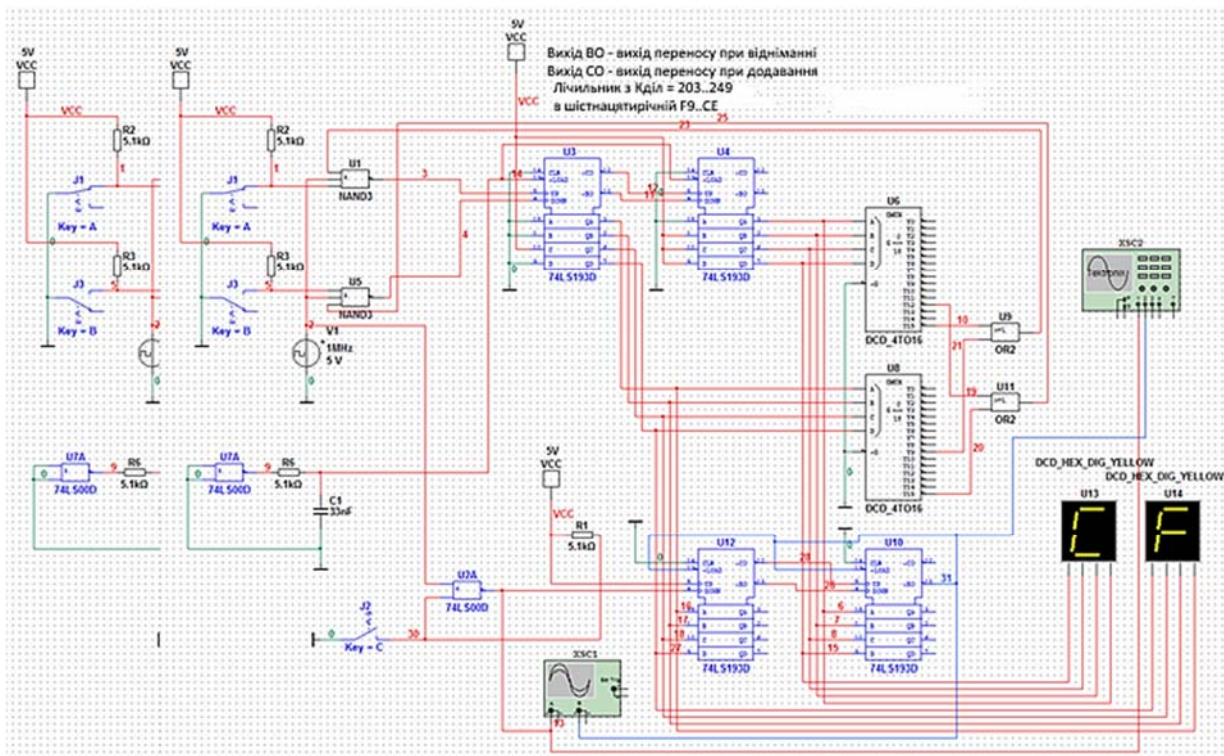


Рис. 7.5. Схема програмованого дільника частоти з коефіцієнтом ділення, що змінюється в діапазоні 207...249



Рис. 7.6. Результати вимірювання періоду вихідного сигналу за допомогою осцилографа Tektronix

7.2 Одновібратори на логічних елементах

Для побудови ОВ на логічних елементах необхідно використовувати модель наближену до реальних ІМС, тобто таку, яка розглянута в матеріалах лекції 12. На рис. 7.7 наведена модель логічного елемента 2І-НІ типу К155ЛА3.

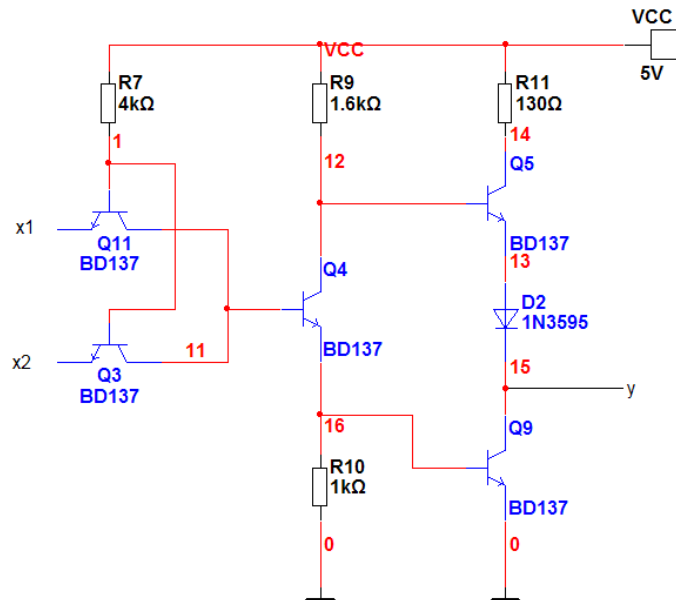


Рис. 7.7. Модель логічного елемента ТТЛ 2І-НІ

Використовуючи таку модель можна побудувати модель ОВ по схемі, наведеній на рис. 7.8.

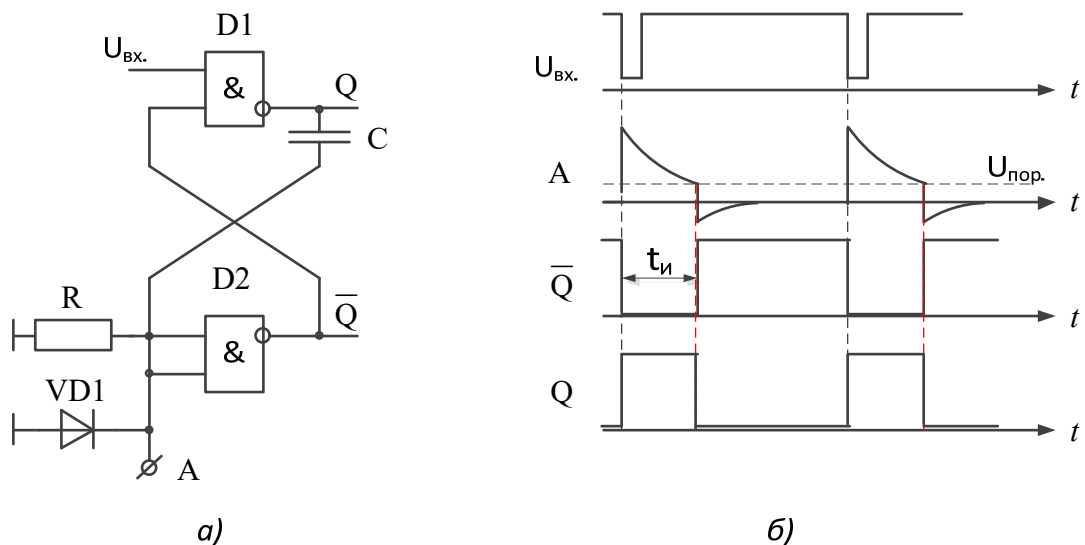
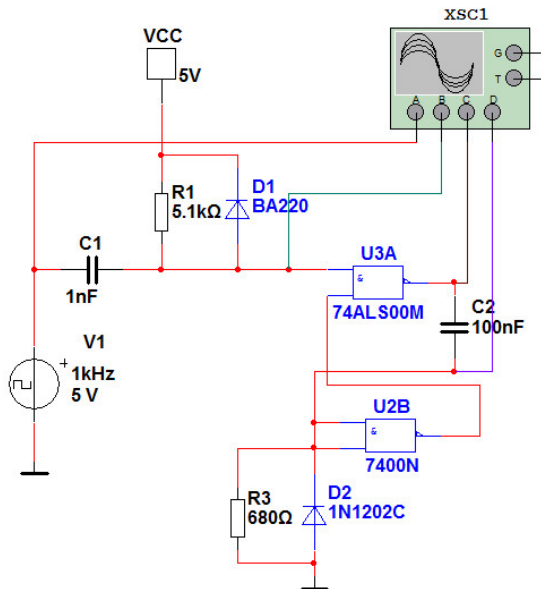


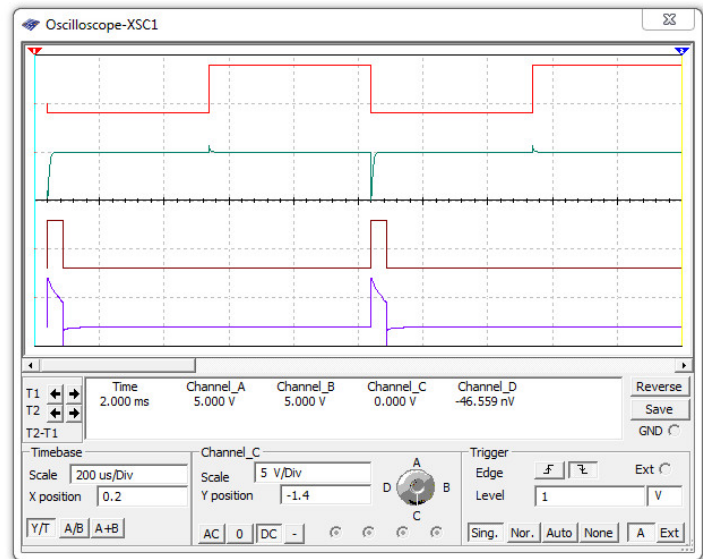
Рис. 7.8. Принципова схема одновібратора на логічних елементах ТТЛ (а),
і часові діаграми його роботи (б)

Однак підрахунок необхідної кількості елементів показує, що при використанні повної моделі логічного елемента, їх кількість перевищить 25. Тому побудуємо такий ОВ на логічних елементах, наявних в базі програми Mltisim.

Схема моделі ОВ на логічних елементах І-НІ наведена на рис. 7.9.



а)



б)

Рис. 7.9. Принципова схема одновібратора на логічних елементах ТТЛ (а),
і осцилограми сигналів в різних точках схеми (б)

Порівняння часових діаграм на рис. 7.8 і осцилограм на рис. 7.9 дозволяє зробити висновок про адекватність роботи моделі.

7.3 Моделювання мультівібраторів, реалізованих на цифрових ІМС

7.3.1 Мультівібратор на логічних ІС типу НІ

Принципова схема мультівібратора на двох логічних елементах НІ наведена на рис. 7.10. Конденсатори C1, C2 і резистори R1, R2 є часозадаючими елементами мультівібратора. Діоди VD1 і VD2 призначені для захисту входів інверторів від негативних напруг. Резистори R1 і R2 повинні бути досить малої величини, щоб при відсутності автоколивального процесу (наприклад, при розриві зв'язку між конденсатором C2 і резистором R1) падіння напруги на них було менше порогового. Для ІС КМОН менше половини напруги джерела живлення, а для ТТЛ – менше 1.2 В. Часові діаграми роботи цього мультівібратора наведені на рис. 7.6.

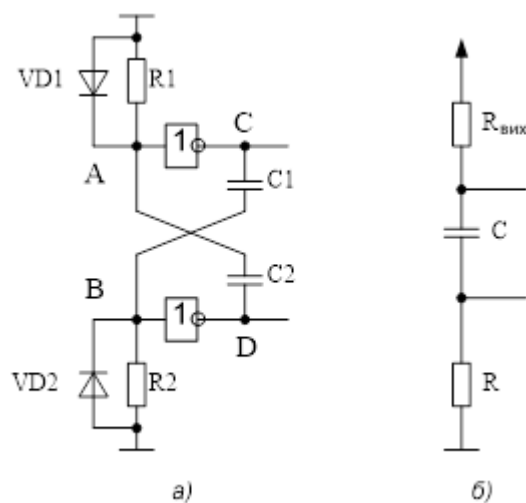


Рис. 7.10. Принципова схема мультивібратора на логічних елементах НІ (а)
і еквівалентна схема заряду конденсатора (б)

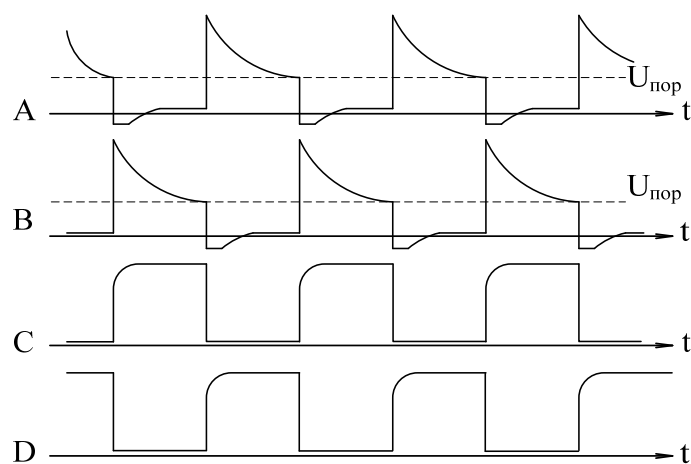


Рис. 7.6. Часові діаграми роботи мультивібратора на елементах НІ

Тривалість імпульсу мультивібратора розраховується за формулами

$$t_i = \tau_3 \cdot \ln \frac{U_A(0)}{U_{\text{пор}}},$$

$$U_A(0) = U_{\text{макс.}},$$

$$\tau_3 = C(R''_{\text{вих.}} + R),$$

де $U_{\text{вх}}'' < U_{\text{пор}}$, $U_{\text{макс.}} > U_{\text{пор}}$, $R_{\text{вих}}$ – вихідний опір інвертора, $U_{\text{макс.}}$ – максимальна напруга на виході інвертора.

Модель такого мультивібратора може працювати тільки при використанні повної моделі логічного елемента, наведеної на рис. 7.7, але для цього знадобляться більш 25 елементів і реалізувати такий МВ в рамках безкоштовної версії програми не вдасться.

7.3.2 Мультивібратор на КМОН ІС з одним часозадаючим колом

Мультивібратори, побудовані на КМОН ІС, мають деякі особливості роботи. Це пов'язано з тим, що у логічних елементів КМОН дуже малі входні струми. Один з варіантів мультивібратора на інверторах КМОН наведено на рис. 7.12. Ця схема примітна тим, що в ній використовується тільки одне часозадаюче коло.

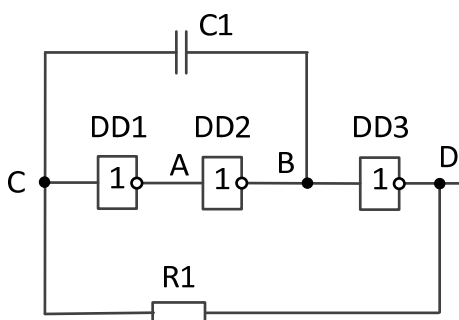


Рис. 7.12. Принципова схема мультивібратора з одним часозадаючим колом на інверторах КМОН

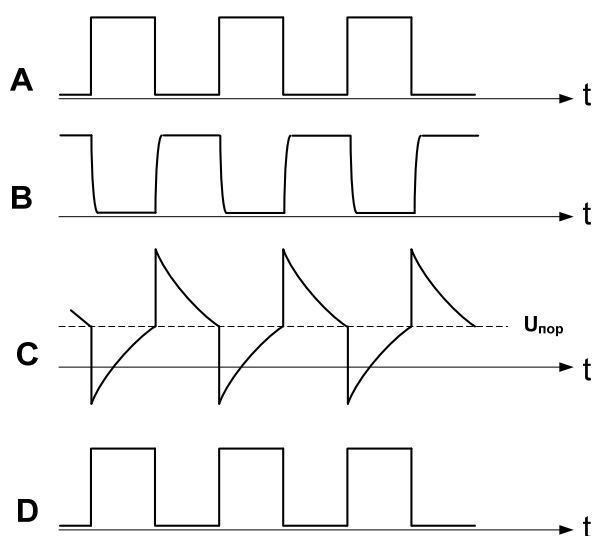


Рис. 7.7. Часові діаграми роботи мультивібратора на інверторах КМОН

Перший інвертор перемикається в ті моменти часу, коли на його вході напруга перетинає пороговий рівень. З виходу В (другий інвертор) напруга через диференціююче коло R2, C1 передається на вхід першого логічного елемента. Так як вихідний опір інвертора не дорівнює 0, то в точці В спостерігається невеликий завал фронтів імпульсів. Це відбувається, тому що внутрішній опір інвертора і конденсатор C1 утворюють інтегруюче коло. У моделях інверторів Multisim внутрішній опір дорівнює 0 і тому таке явище як "завал" фронту спостерігатися не повинно.

Модель мультивібратора з одним часозадаючим колом приведена на рис. 7.14. Там же наведені осцилограми сигналів в різних точках схеми, які добре корелюються з діаграмами на рис. 7.7.

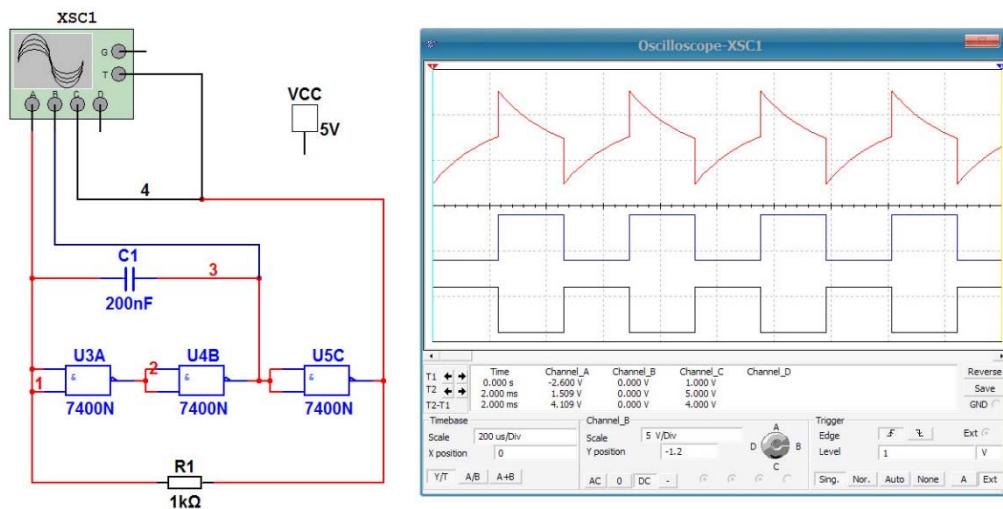


Рис. 7.14. Модель мультивібратора з одним часозадаючим колом на інверторах КМОН

Дослідження моделі дозволяє визначити, що перемикання відбувається в момент досягнення напруги в точці з'єднання резистора, конденсатора і входу елемента U3A рівня 2,5 В.

7.3.3 Мультивібратори на RS-тригерах

Принципова схема мультивібратора на RS-тригерах наведена на рис. 7.15. Принцип дії такого мультивібратора досить простий. При включенні живлення через розкид параметрів елементів один з виходів тригера встановлюється в стан 1, а другий в 0. Припустимо, що на виході Q при включенні встановилася 1. Тоді конденсатор C1 починає заряджатися через резистор R2, а конденсатор C2 залишається розрядженим. Як тільки напруга на вході R

тригера досягне порогового значення він переключиться в 0, на інверсному виході буде сформована 1 і почнеться заряд конденсатора C2. В цей же час конденсатор C1 швидко розрядиться через коло VD1, R1. Для прискорення розряду конденсаторів необхідно виконання умови $R_1 \ll R_2$ і $R_4 \ll R_3$. Як тільки C2 зарядиться до порогової напруги тригер перемкнеться в 1 і процес повториться.

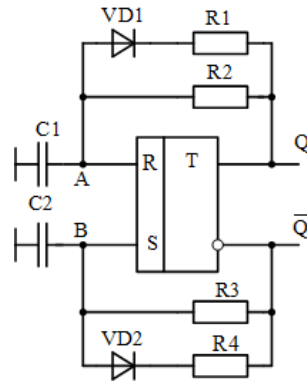


Рис. 7.15. Принципова схема мультивібратора на RS-тригері

Період проходження імпульсів на виході такого мультивібратора визначається співвідношенням

$$T = t_{u1} + t_{u2} \approx 0.7(R_2 C_1 + R_3 C_2).$$

На рис. 7.16 приведена модель для дослідження мультивібратора на RS-тригері і осцилограми сигналів в різних точках схеми.

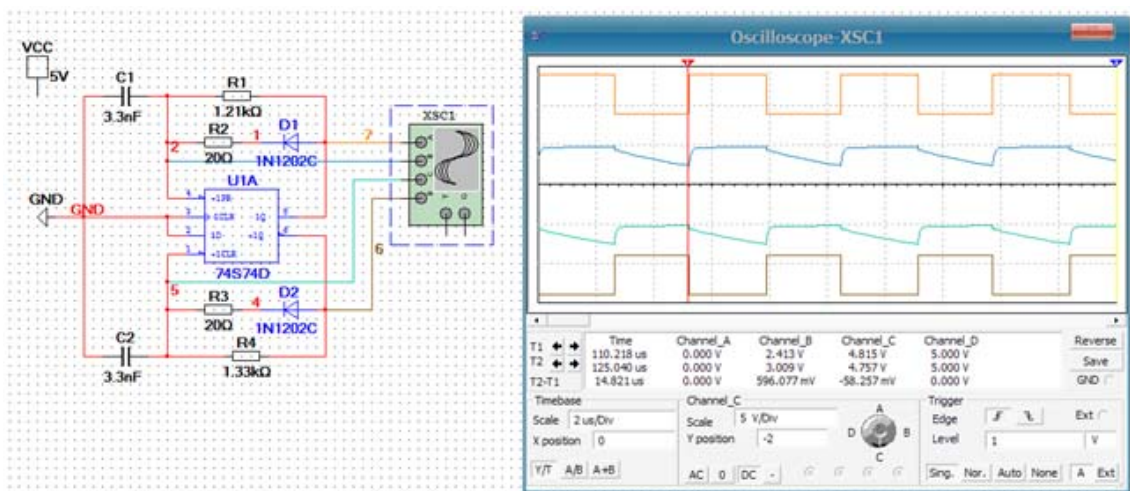


Рис. 7.16. Модель для дослідження мультивібратора на RS-тригері і осцилограми сигналів в різних точках схеми

На рис. 7.17 приведена модель і осцилограми роботи мультівібратора на основі RS-тригера з інверсними входами.

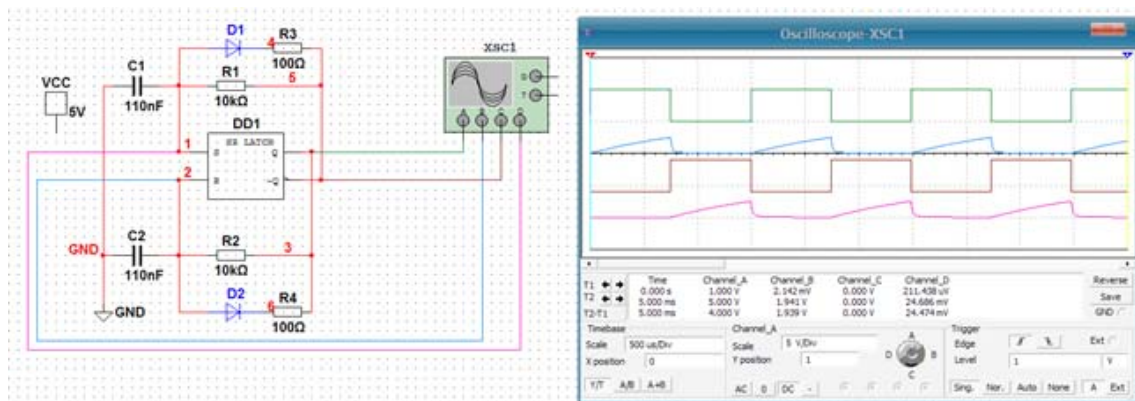


Рис. 7.17. Модель для дослідження мультівібратора на RS-тригері з інверсними виходами і осцилограми сигналів в різних точках схеми

Аналіз осцилограм і вимірювання рівнів сигналів на них за допомогою курсорів дозволяє зробити висновок про те, що напруга на входах тригера ніколи не опускається нижче порогового рівня.

7.3.4 Регулювання тривалості імпульсів в мультівібраторах

Досить часто в практичній діяльності доводиться сформувати імпульси, тривалість яких може регулюватися користувачем або змінювати частоту генератора. Наприклад, час індикації виміряних значень цифрового вимірювача напруги або іншого параметра.

Для цих цілей часозадаючим резистор мультівібратора розбивають на 2 частини. Одна частина резистора вибирається постійною, а друга частина виконується у вигляді змінного резистора. Співвідношення між номіналами постійного і змінного резисторів визначає діапазон регулювання тривалості імпульсу.

На рис. 7.18 приведена схема мультівібратора з регульованою частотою, а на рис. 7.19 – одновібратора з регульованою тривалістю імпульсу.

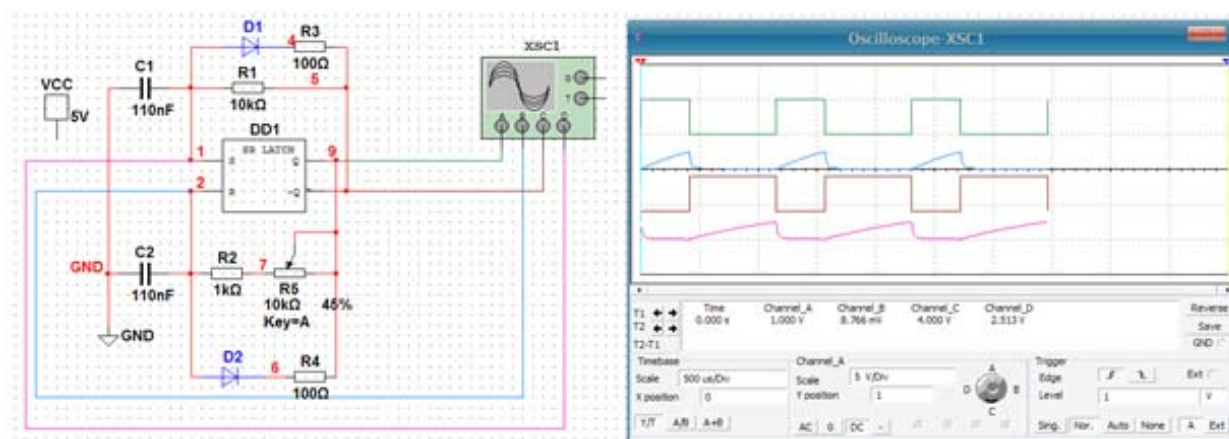


Рис. 7.18. Модель для дослідження мультивібратора з регульованою частотою проходження імпульсів і осцилограми сигналів в різних точках схеми

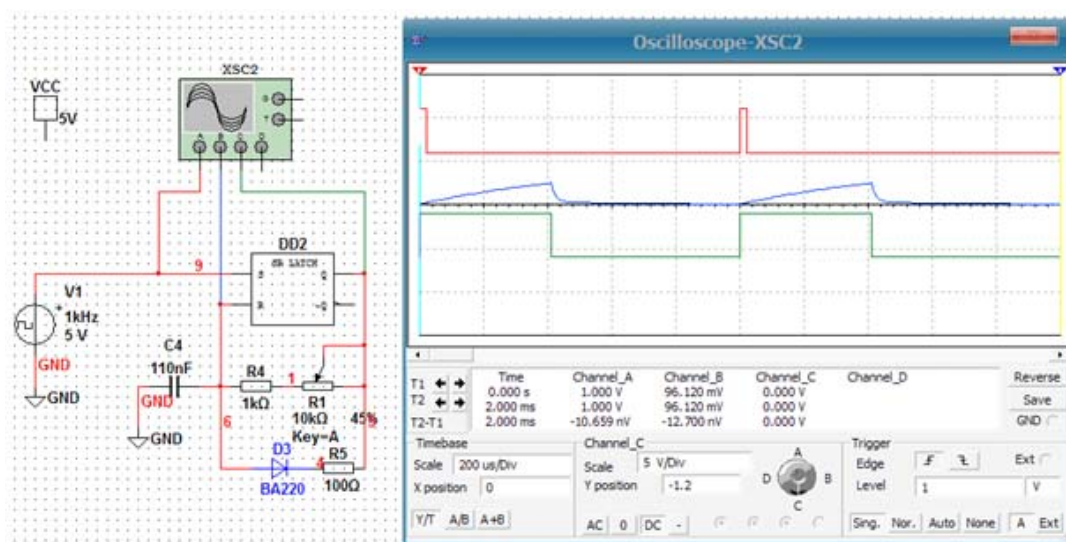


Рис. 7.19. Модель для дослідження мультивібратора з регульованою частотою проходження імпульсів і осцилограми сигналів в різних точках схеми

Опір змінний резистор регулюється натисканням клавіші A на клавіатурі. Слід пам'ятати, що для управління необхідно, щоб курсор "мишки" знаходився на робочому аркуші схеми, а не на екрані осцилографа, а розкладка клавіатури була англійська. Для зменшення опору необхідно натискати комбінацію клавіш Shift + A, а для збільшення опору тільки клавішу A. При кожному натискання опір змінюється на ту кількість процентів, яка встановлена у вікні налаштувань змінного резистора. За замовчуванням ця величина встановлена рівною 5%.

7.4 Компаратори напруги

Компаратори є найпростішими АЦП. Напруга на вході встановлюється рівним логічної "1" або логічному "0" в залежності від того, чи перевищує вхідну напругу опорна. Компаратор – від "compare – порівнювати".

Точність роботи компаратора характеризується напругою, на яке необхідно перевищити опорна, щоб вихідна напруга досягла порогу спрацювання логічної схеми.

Швидкодія компаратора характеризується "часом відновлення" – t_v . Це проміжок часу від початку порівняння до моменту, коли вихідна напруга досягне порога спрацювання логічної схеми.

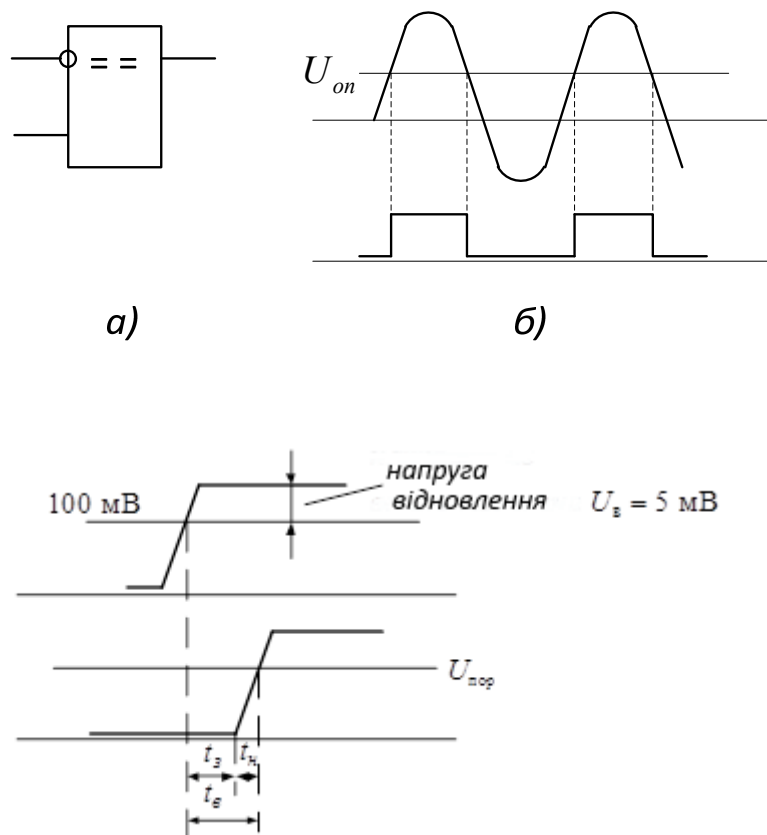


Рис. 7.20. Методика вимірювання часу відновлення компаратора

При практичній реалізації пристроїв необхідно уявляти собі як буде себе вести компаратор при зміні різниці порівнюваних напруг, чи буде змінюватися час відновлення.

Для аналізу поведінки компаратора при зміні постійного опорного напруги можна використовувати схему, показану на рис. 7.21.

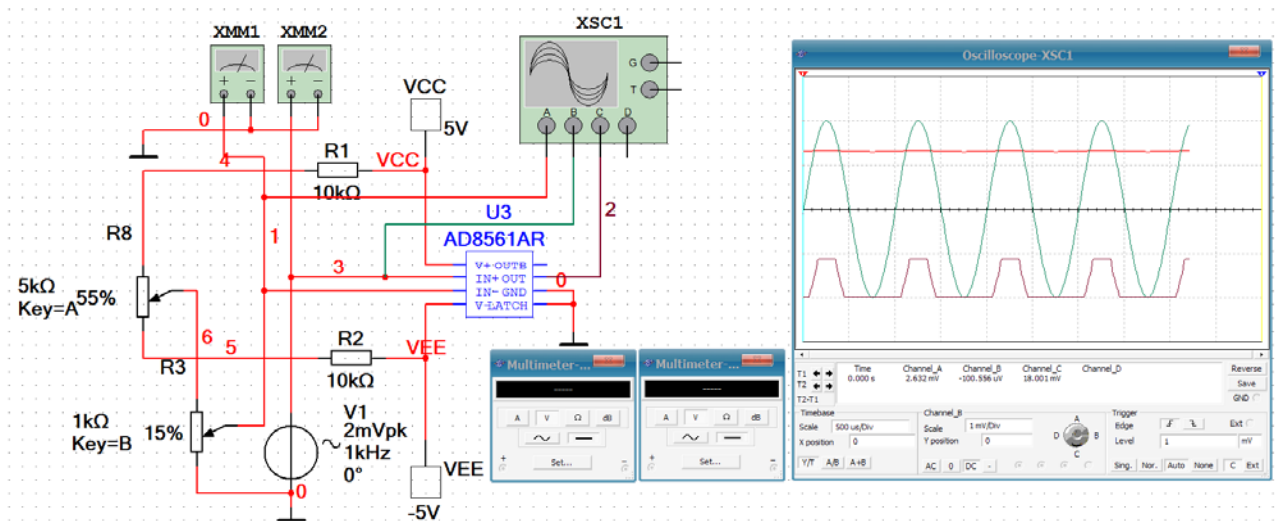


Рис. 7.21. Схема для дослідження поведінки компаратора при зміні постійної опорної напруги

Для моделювання використаний інтегральний компаратор AD8561, що випускається компанією Analog Devices. Діапазон напруг живлення компаратора від 3 до 10 В однополярної напруги, або від $\pm 1,5$ до ± 5 В – двополярної напруги. Час відновлення 8 нс, коефіцієнт посилення 3000, коефіцієнт придушення синфазного сигналу не нижче 65 дБ.

Для контролю рівня опорної напруги в схемі використаний мультиметр XMM1, а для регулювання величини вхідної напруги – потенціометри R8 і R3. Для формування на виході компаратора напруги амплітудою 5 В необхідно щоб різниця його вхідних напруг становила не менше $5/3000 = 1,66$ мВ. Порівняння напруг на вході зручно здійснювати за допомогою чотирьохканального осцилографа. Коричневим кольором на екран виводиться осцилограма вихідного сигналу компаратора.

Змінюючи опорну напругу можна домогтися симетричної форми або зникнення сигналу на виході компаратора.

Для вимірювання часу відновлення необхідно на вході компаратора подавати сигнали від двох генераторів: генератора постійної напруги 100 мВ і генератора імпульсів, що формує імпульси з амплітудою 105 мВ (рис. 7.22). Такі параметри відповідають стандартній методиці вимірювання часу відновлення (рис. 7.20). Виміряний за допомогою курсорів час відновлення склав 8,66 нс.

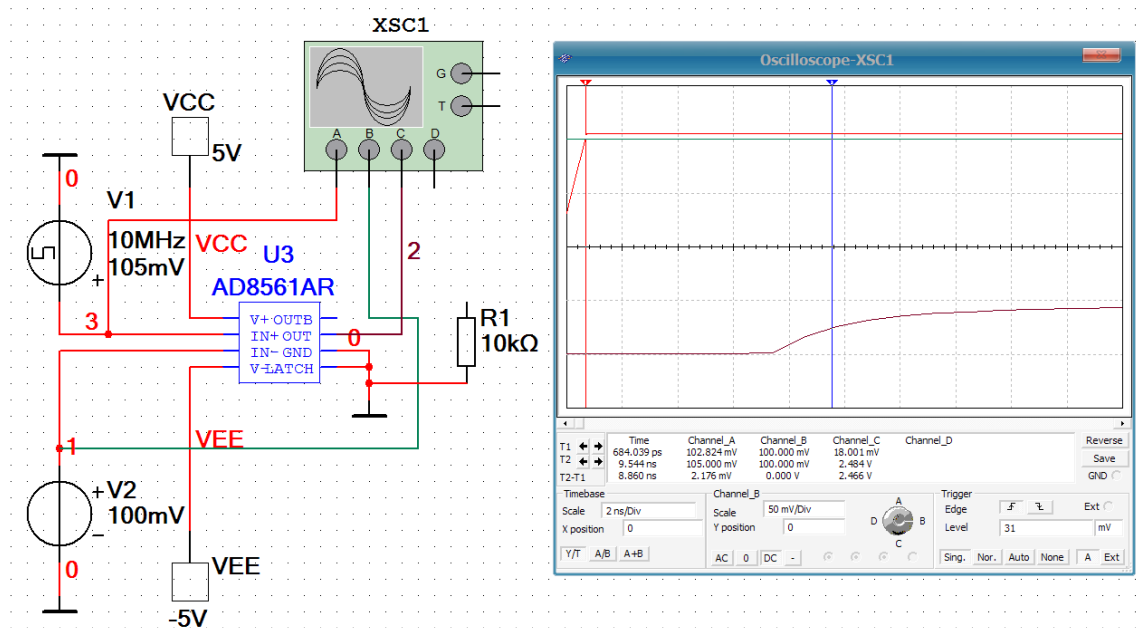


Рис. 7.22. Схема для вимірювання часу відновлення компаратора

Якщо стрибок напруги буде перевищувати опорну напругу на 400 мВ, то час відновлення складе 8,3 нс. Це свідчить про те, що параметри компаратора мало залежать від різниці напруг при досягненні деякого порогового значення. У поганих компараторів ця залежність виражена набагато сильніше.

Основне призначення компараторів полягає в порівнянні двох напруг і формуванні ознаки того, яке з них більше. Цю властивість можна використовувати для перетворення гармонійних сигналів і інших сигналів складної форми в прямокутні імпульси з логічними рівнями.

У разі, коли вхідний сигнал схильний до дії перешкод (рис. 7.23) сигнал на виході компаратора буде містити складові з частотою проходження перешкоди (рис. 7.24).

Формування суміші сигналу і перешкоди здійснюється за допомогою суматора напруг, виконаного на резисторах R2, R3 і R4. Корисний сигнал і сигнал перешкоди формуються двома генераторами гармонійних сигналів V1 і V2. Частота сигналу задана 1 кГц, а частота перешкоди 30 кГц. Співвідношення рівнів сигналу і перешкоди можна регулювати, змінюючи амплітуду сигналів на виходах генераторів.

Для усунення цього явища використовуються регенеративні компаратори (тригери Шмітта), які мають зону нечутливості. Якщо перешкода не перевищує по амплітуді ширину зони нечутливості, то на виході компаратора сигнал буде вільний від перешкоди.

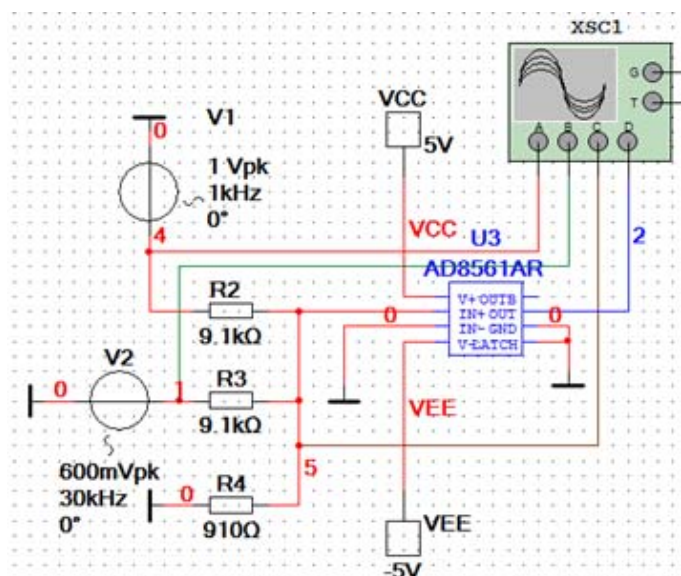


Рис. 7.23. Схема для дослідження впливу сигналу перешкоди на вихідний сигнал компаратора

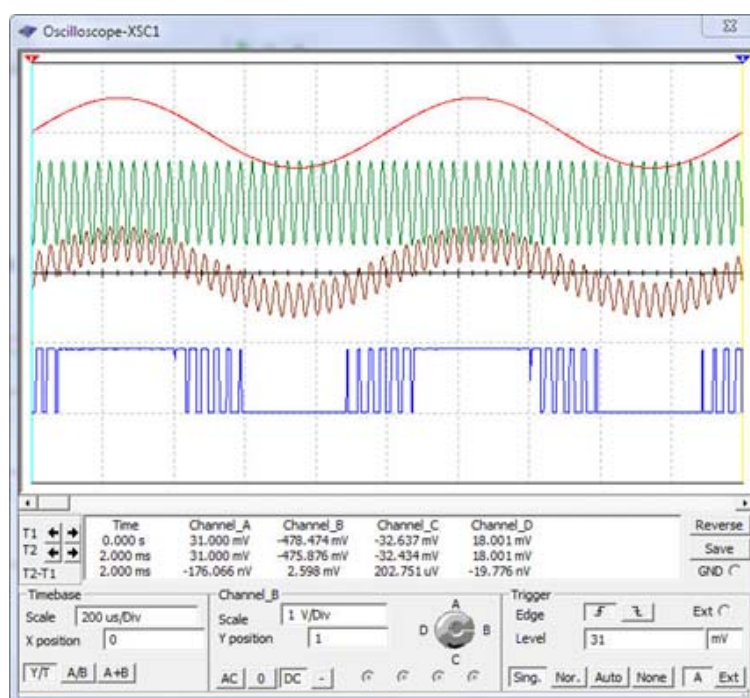


Рис. 7.24. Сигнал на виході компаратора при впливі на його вхід адитивної суміші перешкоди і сигналу

Принципова схема регенеративного компаратора приведена на рис. 7.25. Також наведені часові діаграми сигналів на вході і виході компаратора, його амплітудна характеристика і розрахункові співвідношення.

Позитивний зворотній зв'язок, що вводиться за допомогою резистора R2, призводить до того, що рівні спрацювання і повернення в початковий стан компаратора різні. Завдяки цьому утворюється зона нечутливості компаратора до зміни вхідного сигналу. На рис. 7.25, в це зона, обмежена на амплітудній характеристиці значеннями U_H і U_B .

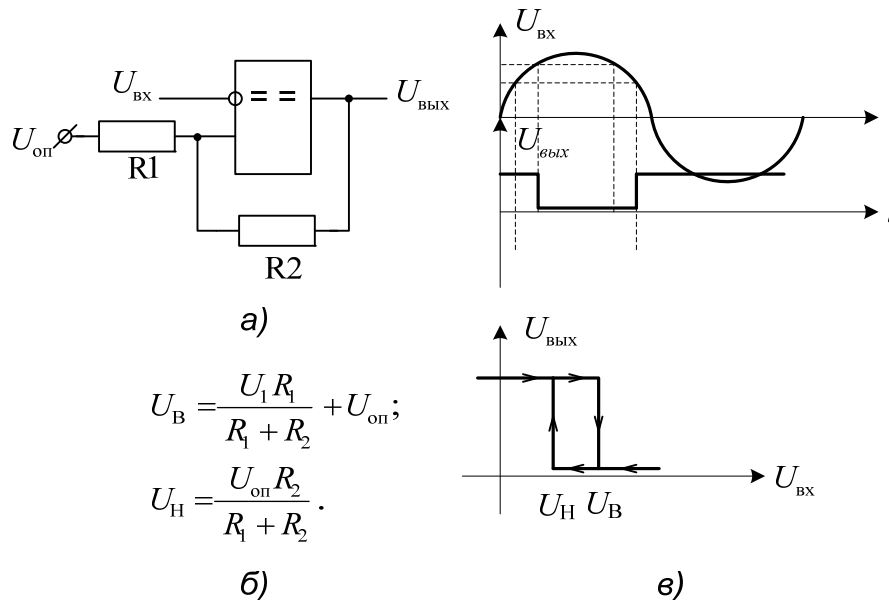


Рис. 7.25. Регенеративный компаратор (а), расчетные соотношения (б), временные диаграммы работы и амплитудная характеристика (в)

Для дослідження регенеративного компаратора зібрана схема моделі (рис. 7.26), що дозволяє перевірити роботу пристрою при різних параметрах кола зворотнього зв'язку.

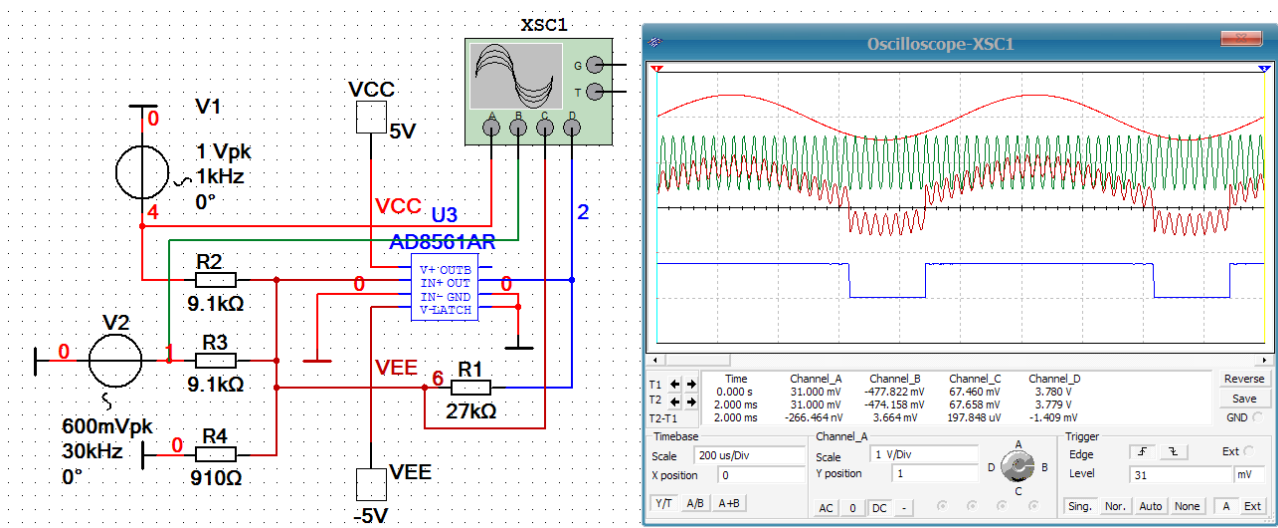


Рис. 7.26. Схема формування прямокутних імпульсів вільних від перешкод за допомогою регенеративного компаратора

7.5 Компоненти аналого-цифрових перетворювачів

7.5.1 Структура АЦП

Аналого-цифрові перетворювачі (АЦП) призначені для перетворення аналогових сигналів в цифровий код, який відображає сукупність значень вихідного сигналу. Процес перетворення, що здійснюється в АЦП, зручно представити в три етапи: дискретизація в часі, в результаті якої вихідний сигнал замінюється сукупністю його дискретних значень (перетвориться в послідовність амплітудно-модульованих імпульсів); квантування отриманих значень за рівнем і кодування, в результаті якого сигнал остаточно набуває цифрову форму. Дискретизація сигналів вважається рівномірною, якщо інтервал між усіма сусідніми значеннями відлікових моментів однаковий. Іноді дискретизація здійснюється в неявній формі під час формування двійкового цифрового сигналу. Наприклад, в паралельному АЦП вхідний сигнал проходить через набір компараторів, а потім формується єдиний цифровий сигнал. При цьому відсутній в явному вигляді вузол, що перетворює вхідний сигнал в послідовність відліків. На рис. 7.27 наведена узагальнена модель АЦП, відповідна такому представленню.

Дискретизатор, як правило, не тільки перетворює вхідний сигнал в послідовність відліків, а й зберігає ("заморожує") значення цих відліків на деякий час, необхідний для подальшого процесу квантування за рівнем. Найчастіше пристрої дискретизації і збереження об'єднують в одне, яке прийнято називати пристроєм вибірки-зберігання (ПВЗ).

До складу АЦП входять вузли, які суттєво впливають на їх метрологічні характеристики: буферні підсилювачі; пристрою вибірки-зберігання; компаратори; ЦАП; схеми автокалібровки і автопідстроювання; програмовані підсилювачі; ключі; екстраполятор і ін. Багато сучасних АЦП містять вузли для стикування з мікропроцесорними системами.



Рис. 7.27. Узагальнена модель аналого-цифрового перетворювача

7.5.2 Пристрої вибірки-зберігання

Призначення пристроїв вибірки-зберігання (ПВЗ) дискретизація аналогових сигналів в часі і запам'ятовування напруги для подальшої обробки в АЦП. ПВЗ являє собою пристрій, який має вхід і вихід аналогового сигналу, а також вхід керуючого сигналу. Воно має два

стійких режими роботи. У режимі вибірки (або стеження) вихідний сигнал з максимально можливою для конкретного пристрою швидкістю досягає значення вхідного сигналу і потім відстежує його до тих пір, поки не прийде команда на зберігання. З цього моменту ПВЗ буде зберігати попереднє значення вхідного сигналу.

На рис. 7.28 наведена функціональна схема найпростішого ПВЗ розімкнутого типу.

Вхідний сигнал через перший буферний підсилювач (БП1) з коефіцієнтом посилення $K = 1$ надходить на вхід аналогового ключа S . До виходу аналогового ключа підключений конденсатор $C_{зб}$, який виконує функцію елемента зберігання. Щоб конденсатор при зберіганні інформації не розряджався через опір навантаження, між конденсатором зберігання і виходом ПВЗ включений другий буферний підсилювач. Підсилювач повинен мати дуже великий вхідний опір і малу напругу зміщення*.

* Напругою зміщення називається величина напруги на виході підсилювача при нульовій напрузі на його вході.

На керуючий вхід аналогового ключа подається сигнал управління. Розмикання і замикання ключа визначається рівнями сигналу управління. За сигналом управління ПВЗ сумісний зі стандартними логічними рівнями (зазвичай з ТТЛ і КМОП). Логічна "1", як правило, відповідає режиму "вибірка", а логічний "0" – режиму зберігання. Часові діаграми роботи ідеалізованого ПВЗ показані на рис. 7.6.

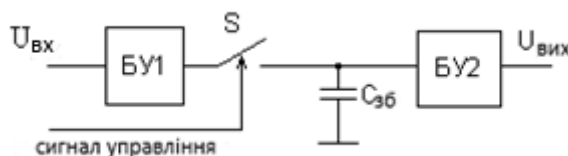


Рис. 7.28. Функціональна схема розімкнутого ПВЗ

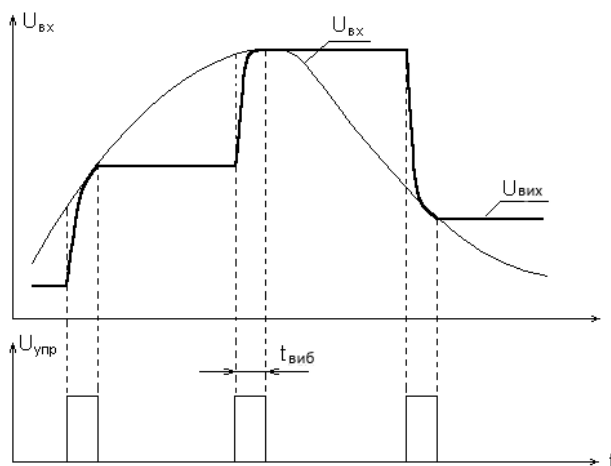


Рис. 7.29. Часові діаграми роботи ПВЗ

При подачі на керуючий вхід імпульсу управління вибіркою ключ замикається, і конденсатор $C_{збер}$ заряджається через малий внутрішній опір БП1 і ключа S від джерела вхідного сигналу. БП1 виключає вплив внутрішнього опору джерела сигналу на час заряду конденсатора. Щоб конденсатор не розряджався при переході з режиму вибірки в режим зберігання через опір навантаження (пристрої підключеного до виходу ПВЗ) призначений БП2, вхідний опір якого має бути великим. Тоді розряд конденсатора на інтервалі зберігання буде малий і напруга на конденсаторі буде змінюватися незначно.

У реальних ПВЗ вихідний сигнал може істотно відрізнятися від ідеального, що визначається недосконалістю пристрою і його похибками. Виникають похибки зберігання, обумовлені струмами витоку розімкнутого ключа, вхідними струмами буферного підсилювача (БП2), струмами саморозрядки конденсатора. Крім того, через наявність напруги зсуву виникає постійна складова вихідної напруги ПВЗ. Вихідна напруга реального ПВЗ показана на рис. 7.12.

У реальних ПВЗ після закінчення імпульсу вибірки ключ закривається не відразу, а деякий час його опір змінюється від мінімального до максимального. В цей час, зване апертурним, на виході ПВЗ напруга змінюється і зберігається невизначеність між вхідною і вихідною напругами. Розімкнута схема ПВЗ забезпечує точність роботи достатню для використання з 8...10 розрядними АЦП.

Для зменшення похибок вибірки і зберігання використовують замкнуті ПВЗ, функціональна схема якого показана на рис. 7.30. Застосування диференціального підсилювача на вході і загальної негативного зворотного зв'язку дозволяє компенсувати напругу зсуву вихідного буферного підсилювача і збільшити точність стеження в режимі вибірки. Схема дозволяє реалізувати коефіцієнт передачі $K_{пер} = 1 + (R_2/R_1)$. При виконанні умови $R_2 = 0$ (R_1 відсутній) $K_{пер} = 1$. Така схема забезпечує точність достатню для роботи з 12-розрядними АЦП.

Порівнюючи замкнуту і розімкнуту схеми ПВЗ, слід зазначити, що швидкодія розімкнутих ПВЗ вища, хоча нелінійність амплітудної характеристики, помилка стеження і напруга зсуву більша.

Часові діаграми сигналів на вході та виході ПВЗ наведені на рис. 7.31.

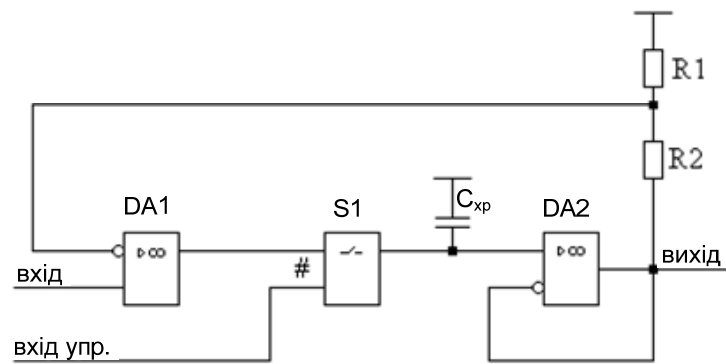


Рис. 7.30. Функціональна схема замкнутого ПВЗ

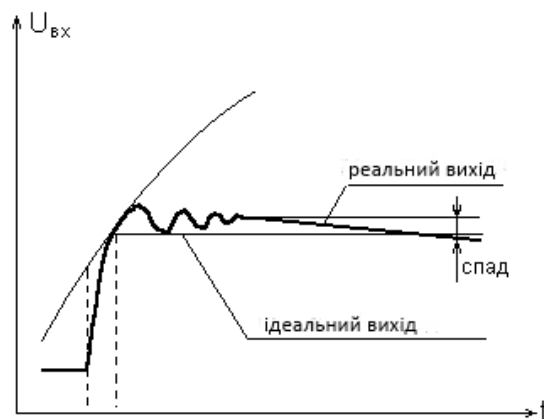


Рис. 7.31. Вхідний і вихідний сигнали в реальному ПВЗ

В інтегральному виконанні випускаються ПВЗ замкнутого типу. З вітчизняних, наприклад, це ІМС КР1100СК2. Параметри КР1100СК2 при $C_{збер} = 1000$ пф, $t_{виб} = 5 \dots 10$ мкс, $U_{вх.} = 10$ В наступні: похибка перетворення $\varepsilon = 0,1\%$; $t_{аперт} = 0,1 \dots 0,25$ мкс; $K_u = 1$; $U_{см} < 5$ мВ; швидкість зростання вихідної напруги $0,2$ В/мкс.

Схема моделі для аналізу роботи розімкнутого ПВЗ приведена на рис. 7.32. У схемі в якості буферних підсилювачів використовуються повторювачі напруги, зібрані на операційних підсилювачах AD713JN, який має такі характеристики: коефіцієнт гармонік не більше $0,0003\%$; швидкість наростання вихідної напруги 20 В/мкс; частота одиничного посилення 4 МГц; напруга зсуву не більше $0,5$ мВ; вхідний струм не більше $0,1$ мкА; придатний для використання з 14-розрядними АЦП.

В якості ключ використовує аналоговий ключ AD7510D з наступними параметрами:

- опір ключа у відкритому стані $R_{on} = 75 \dots 100$ Ом;
- вихідний струм не більше 15 мА;
- час включення 180 нс; час вимикання 350 нс;
- напруга живлення ± 15 В.

При частоті вхідного сигналу 3 кГц частота дискретизації відповідно до теореми Котельникова повинна складати, як мінімум, 6,6 кГц (теоретичну межу 6 кГц). Для того щоб зручно було порівнювати вихідний і дискретизований сигнал частота дискретизації обрана з запасом і становить 30 кГц.

Проведемо аналіз роботи схеми при різних параметрах сигналів. При збільшенні зображення на вихідному сигналі видно викиди в момент відмикання ключа при малій ємності конденсатора зберігання (500 пФ). При збільшенні цієї ємності до 5000 пФ викиди напруги зникають. Це пояснюється тим, що прохідна ємність ключа між входом управління і виходом ключа (за даними виробника до 17 пФ) утворює з ємністю зберігання дільник напруги і частина сигналу управління надходить прямо на вихід ключа (рис. 7.33, а). При збільшенні ємності накопичувального конденсатора в 10 разів цей ефект становиться менш помітний (рис. 7.33, б).

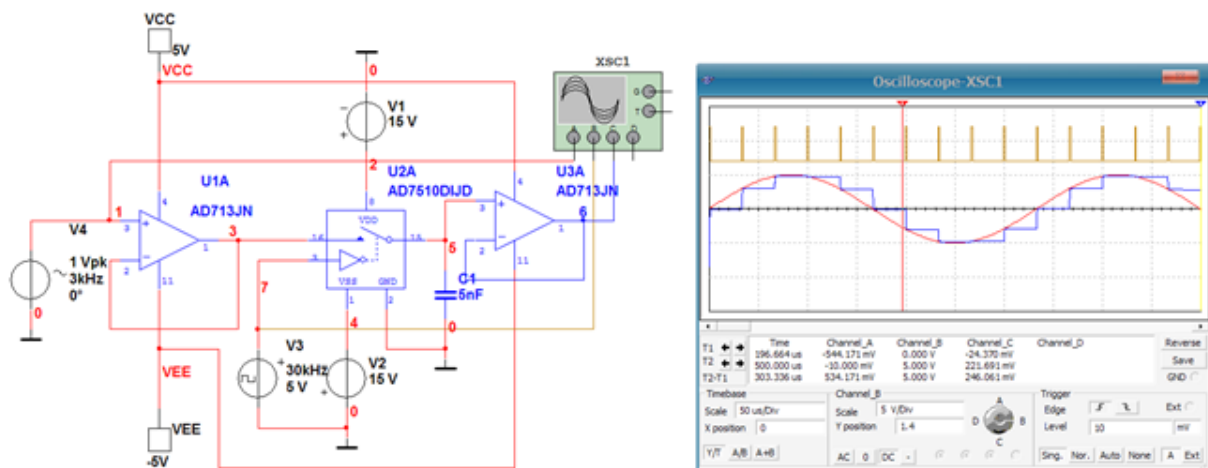


Рис. 7.32. Схема моделі для аналізу роботи розімкнутого ПВЗ і осцилограми сигналів в різних точках схеми

Аналіз рівня напруги на початку і в кінці інтервалу зберігання показує, що при зберіганні відбувається дозаряд (або розряд) конденсатора зберігання через внутрішній опір закритого ключа. Ці вимірювання можна провести за допомогою курсорів на екрані осцилографа.

Досліджуємо частотні властивості АЧХ при двох значеннях ємності конденсатора зберігання – 500 і 5000 пФ. На першому етапі перевіримо АЧХ вхідного буферного підсилювача. Можна провести перевірку використовуючи вольтметр. Змінюючи частоту вхідного сигналу потрібно вимірювати рівень сигналу на виході підсилювача і побудувати АЧХ по точках. Але це трудомісткий процес і тому краще скористатися плотером Боде (Bode Plotter), як показано на рис. 7.34.

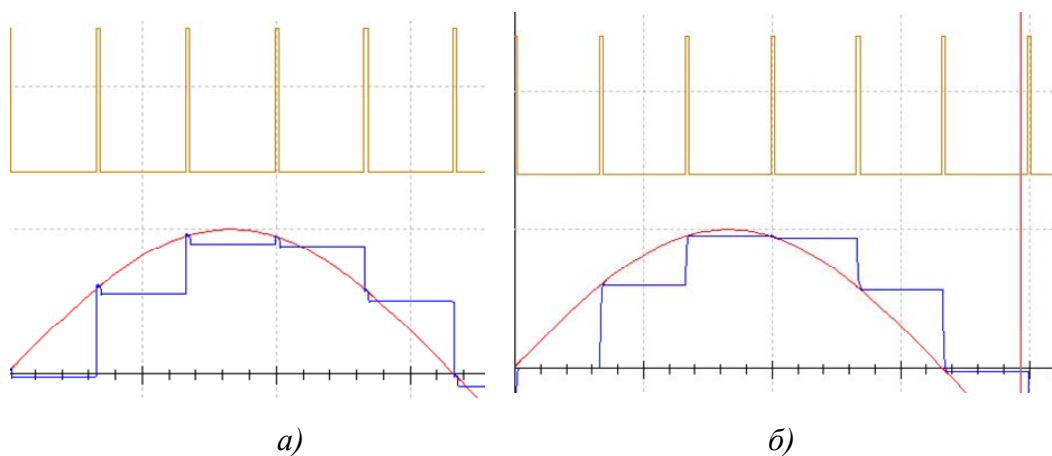


Рис. 7.33. Викиди напруги в вихідному сигналі ПВЗ при $C_{збер} = 500$ пФ (а)
і при $C_{збер} = 5000$ пФ (б)

Отримана частотна характеристика лінійна в діапазоні частот до 5 МГц. Щоб оцінити частотні властивості всього ПВЗ необхідно виміряти його АЧХ. Спроба виміряти АЧХ ПВЗ при наявності імпульсів дискретизації ні до чого не приведе. Плоттер не вміє аналізувати сигнали з розривами (зі сходами). Тому переведемо аналоговий ключ у відкритий стан, подавши на його вхід управління напруга +5 В через резистор R1. У цьому випадку на виході ПВЗ буде формуватися сигнал, що повторює за формою вхідний. Схема для вимірювання АЧХ ПВЗ і отриманий результат наведені на рис. 7.35.

Щоб вхідний і вихідний сигнал на екрані осцилографа не злилися, вихідний сигнал зміщений на екрані на 0,2 В нижче, ніж вхідний.

Аналіз АЧХ, отриманої за допомогою плоттера, показує, що за рівнем -3 дБ АЧХ лінійна в діапазоні частот до 497 кГц (порівняйте з АЧХ підсилювача). Це пояснюється тим, що опір відкритого ключа та ємність накопичувального конденсатора утворюють фільтр нижніх частот (ФНЧ), частота зрізу якого визначається за формулою

$$f_c = 1 / (2\pi R_{on} C_1),$$

де R_{on} – опір відкритого ключа.

Якщо прийняти R_{on} рівним 75 Ом, то частота зрізу такого фільтра складе 398 кГц. А вимірювання показали 497 кГц. Це означає, що опір відкритого ключа менше 75 Ом.

При необхідності розширити частотний діапазон ПВЗ необхідно або вибрати ключ з меншим опором у відкритому стані, або зменшити ємність накопичуваного конденсатора. При $C_{збер} = 1000$ пФ АЧХ лінійна в смузі частот до 2,5 МГц, що добре узгоджується з попереднім результатом. Ємність зменшилася в 5 разів, частота зрізу повинна збільшитися в 5 разів.

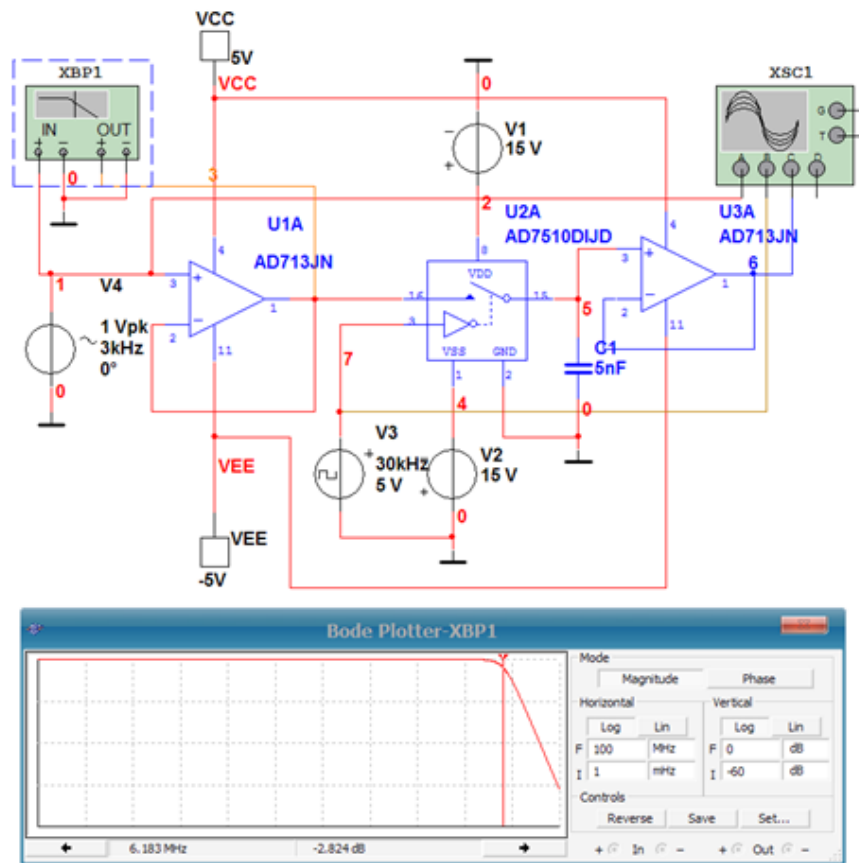


Рис. 7.34. Вимірювання АЧХ підсилювача за допомогою інструменту Bode Plotter

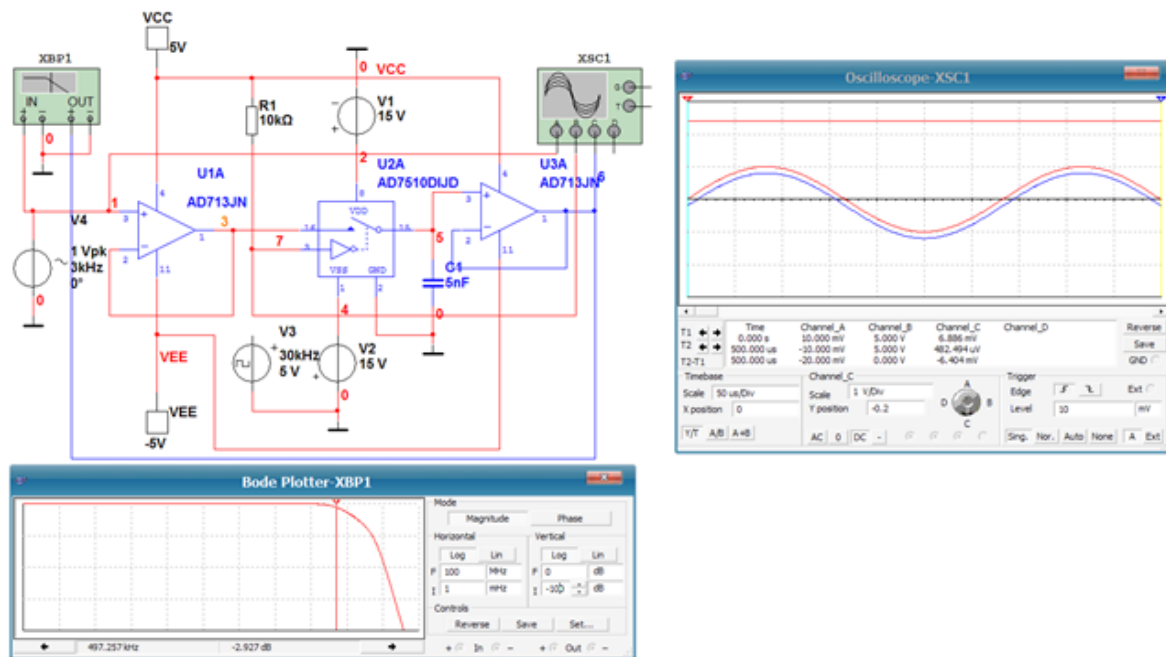


Рис. 7.35. Вимірювання АЧХ всього пристрою вибірки-зберігання

Проведемо аналіз чутливості схеми до зміни температури. Для контролю виберемо вихідну напругу в ноді 6. Вхід ПВЗ з'єднаємо із загальним проводом (рис. 7.36), щоб контролювати тільки зміну напруги зсуву на виході ПВЗ.

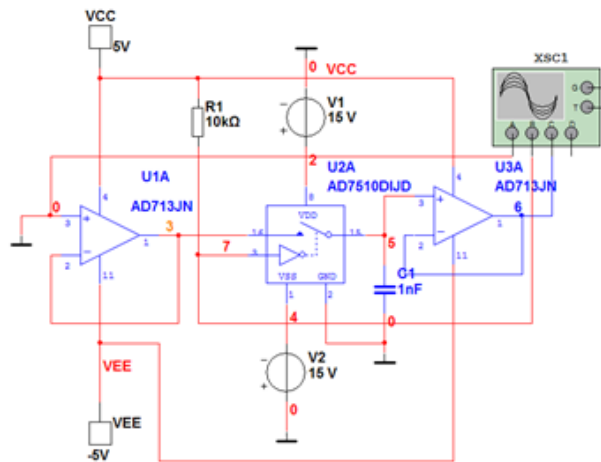


Рис. 7.36. Модель для аналізу чутливості ПВЗ до зміни температури

Для аналізу моделі необхідно в меню Simulate/Analyses вибрати пункт Temperature Sweep (рис. 7.37) і у вікні (рис. 7.38) задати діапазон і крок зміни температури, а потім перейти на вкладку Output і задати в якості точки аналізу V(6) – напруга в точці 6 (рис. 7.39) після чого натиснути кнопку Simulate. Результат виконання аналізу буде виведений в вікно Grapher View (рис. 7.40).

Для зручності контролю результатів можна вивести отримані результати в файл Excell (рис. 7.41).



Рис. 7.37. Вибір меню аналізу поведінки схеми при зміні температури

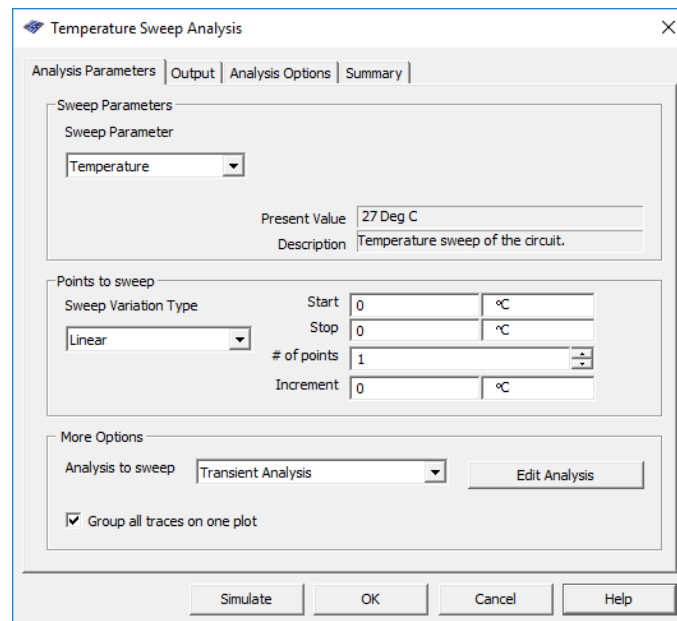


Рис. 7.38. Установка діапазону і кроку зміни температури для аналізу

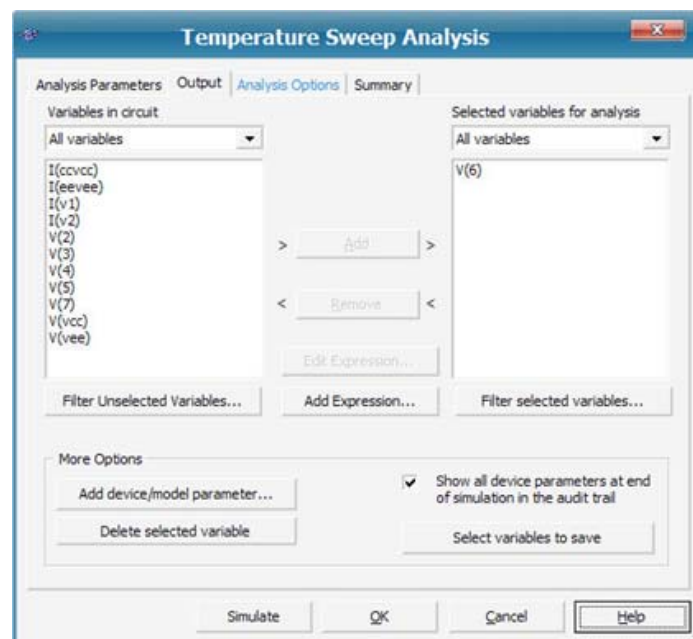


Рис. 7.39. Вибір точок для аналізу впливу температури на параметри сигналів

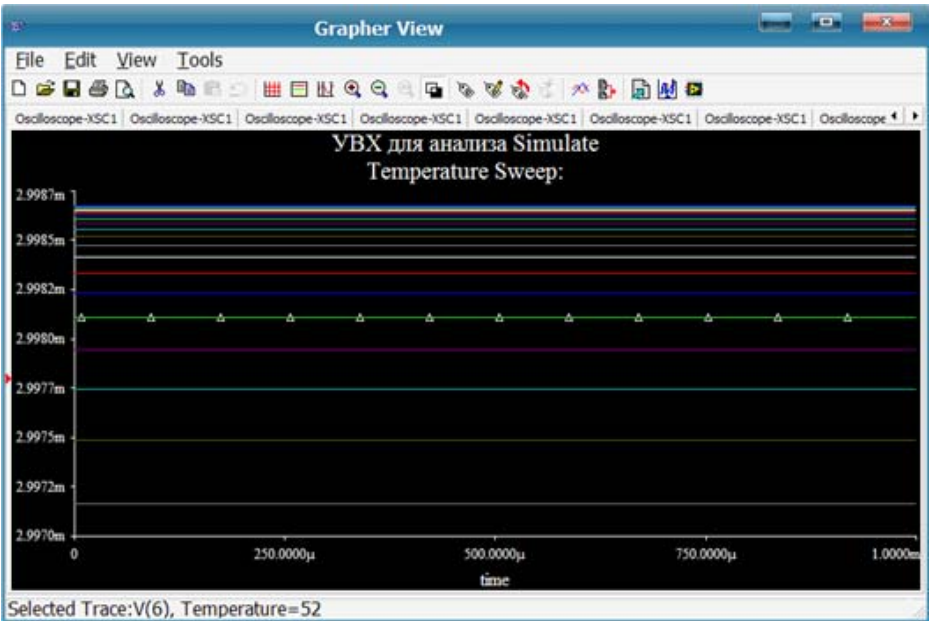


Рис. 7.40. Результат аналізу зміни напруги зміщення при зміні температури в діапазоні від 0 до 60 °C

D12		f _c 0,0000656						
	A	B	C	D	E	F	G	H
1	X--Trace 1 Y--Trace 1::[V(6), Temperature=0]			X--Trace 2::[V(6), Temperature=2]	Y--Trace 2::[V(6), Ter	X--Trace 3 Y--Trace 3:		
2	0	0,002998672		0	0,002999		0	0,002999
3	2E-07	0,002998672		0,0000002	0,002999		2E-07	0,002999
4	4E-07	0,002998672		0,0000004	0,002999		4E-07	0,002999
5	8E-07	0,002998672		0,0000008	0,002999		8E-07	0,002999
6	1,6E-06	0,002998672		0,0000016	0,002999		1,6E-06	0,002999
7	3,2E-06	0,002998672		0,0000032	0,002999		3,2E-06	0,002999
8	6,4E-06	0,002998672		0,0000064	0,002999		6,4E-06	0,002999
9	1,28E-05	0,002998672		0,0000128	0,002999		1,28E-05	0,002999
10	2,56E-05	0,002998672		0,0000256	0,002999		2,56E-05	0,002999
11	4,56E-05	0,002998672		0,0000456	0,002999		4,56E-05	0,002999
12	6,56E-05	0,002998672		0,0000656	0,002999		6,56E-05	0,002999
13	8,56E-05	0,002998672		0,0000856	0,002999		8,56E-05	0,002999

Рис. 7.41. Фрагмент таблиці з результатами впливу температури на напругу зміщення на виході ПВЗ

Якщо у вікні формування параметрів аналізу (рис. 7.38) вибрати замість Transient Analysis (аналіз перехідних процесів) вибрати DC Operating Point (робоча точка на постійному струмі), як показано на рис. 7.42, то результат аналізу буде виведений у вигляді таблиці в вікні Grapher View (рис. 7.25).

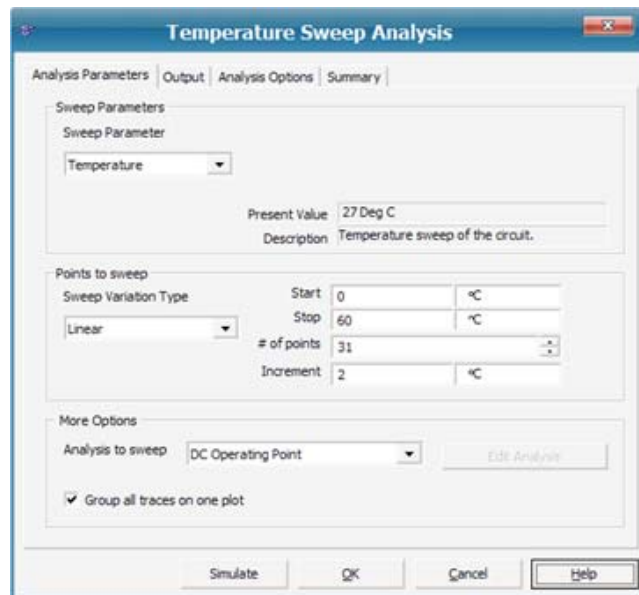


Рис. 7.24. Установка діапазону і кроку зміни температури для аналізу

1	V(6), Temperature=0	2.99867 m
2	V(6), Temperature=2	2.99867 m
3	V(6), Temperature=4	2.99867 m
4	V(6), Temperature=6	2.99867 m
5	V(6), Temperature=8	2.99867 m
6	V(6), Temperature=10	2.99867 m
7	V(6), Temperature=12	2.99867 m
8	V(6), Temperature=14	2.99867 m
9	V(6), Temperature=16	2.99867 m
10	V(6), Temperature=18	2.99867 m

Selected Diagram: Temperature Sweep:

Рис. 7.25. Фрагмент таблиці з результатами впливу температури на напругу зміщення

Контрольні питання

1. Як побудувати модель підсилювача на логічних елементах?
2. Як змінювати коефіцієнт підсилення такого підсилювача?
3. Як виміряти рівень другої і третьої гармоніки на виході підсилювача?
4. Як побудувати модель одновібратора на RS-тригері з прямими входами?
5. Як в такій моделі змінювати тривалість вихідного імпульсу?
6. Який мультивібратор можна запускати імпульсами, тривалість яких перевищує тривалість вихідного імпульсу?
7. Для чого призначений пристрій вибірки-зберігання?

8. Для чого роблять замкнені схеми пристроїв вибірки-зберігання?
9. Як виміряти АЧХ пристрою вибірки-зберігання?
10. Які параметри пристроїв вибірки-зберігання залежать від температури і чому?

Розділ 8. Моделювання аналого-цифрових перетворювачів

8.1 Параметри АЦП

8.1.1 Параметри, що характеризують статичну точність

Аналого-цифрові перетворювачі характеризуються великою кількістю статичних та динамічних параметрів. Розглянемо основні з них:

1. **Характеристика перетворення АЦП** – залежність між напругою на аналоговому вході і безліччю можливих значень вихідного коду, задана у вигляді формули, таблиці або графіка. На рис.8.1, для ілюстрації, наведені характеристика перетворення і похибка квантування 3-х розрядного АЦП.

2. **Похибка квантування** – методична похибка, викликана кінцевим значенням кроку квантування (q), зазвичай рівна $\pm 1/2$ одиниці молодшого розряду (ОМР).

3. **Кількість розрядів** – для двійкових АЦП число розрядів рівне двійковому логарифму максимального числа можливих кодових комбінацій на виході АЦП.

4. **Роздільна здатність** – величина, зворотна максимальному числу кодових комбінацій на виході АЦП. Виражається у відсотках, розрядах або децибелах і характеризує потенційну точність АЦП. Наприклад, 12-розрядний АЦП має роздільну здатність $1/4096$, або 0,0245% від повної шкали, або -72дБ.

5. **Напруга міжкодового переходу** – визначене характеристикою перетворення значення напруги на аналоговому вході, що відповідає переходу від попереднього до наступного значенням вихідного коду. При наявності шуму напруга міжкодового переходу відповідає значенню напруги на аналоговому вході АЦП, при якому ймовірності появи на виході АЦП попереднього і подальшого значення вихідного коду рівні між собою [11]. На рис.13 це напруга відповідає $q / 2$ — половині ОМР.

6. **Похибка коефіцієнта перетворення (передачі)** – величина, що характеризує відхилення крутизни усередненої амплітудної характеристики АЦП від крутизни ідеальної прямої (рис. 8.2).

7. **Нелінійність** – відхилення характеристики перетворення АЦП від ідеальної прямої в усьому діапазоні зміни вхідного сигналу. Часто використовують поняття диференціальна нелінійність в заданій точці характеристики перетворення. Це різниця між дійсним значенням кванта перетворення і значенням кванта перетворення ідеальної характеристики.

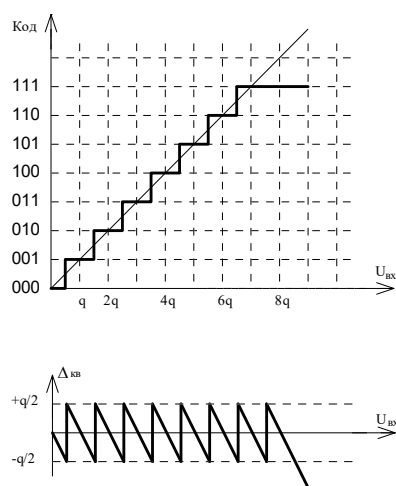


Рис. 8.1. Характеристика перетворення и похибка квантовання
3-х разрядного АЦП

8.1.2 Параметри, що характеризують динамічну точність

1. **Частота дискретизації (перетворення)** – це частота, з якою відбувається утворення вибірових значень сигналу. Визначає вимоги до швидкодії АЦП.

2. **Час перетворення** – цей час від початку перетворення до появи на виході АЦП стійкого коду, що відповідає даній вибірці. Визначає досяжну частоту дискретизації. Під час використання пристрою вибірки зберігання (ПВЗ) дорівнює сумі часу необхідного для формування вибіркового значення сигналу із заданою точністю і часу необхідного для роботи власне АЦП.

3. **Час вибірки (стробіювання)** – час, протягом якого відбувається формування одного вибіркового значення сигналу. При роботі без ПВЗ дорівнює часу перетворення АЦП.

4. **Похибка коефіцієнта передачі** – погрешність образования выборочных значений сигнала при работе с изменяющимися во времени сигналами. Обычно определяется для гармонического сигнала и характеризует частотные погрешности АЦП или УВХ.

5. **Апертурний час** – час, протягом якого зберігається невизначеність між значенням вибірки та моментом часу, до якого вона належить. Зазвичай розглядається окремо постійну складову апертурного часу і його флуктуації.

6. **Відношення сигнал/шум (SNR)** – це відношення вхідного сигналу до середньоквадратичного значення "шуму", який визначається як сума всіх інших спектральних складових, крім перших 5 гармонік і постійну складову, для вхідного сигналу - 1дБ від повної шкали. Для ідеального АЦП визначається за формулою: $SNR = (6.02n + 1.76)$,

дБ, де n – кількість двійкових розрядів. Наприклад, для ідеального 16 розрядного АЦП $\text{SNR} = 98.08$ дБ.

7. **Відношення сигнал / (шум + спотворення) SINAD або $S/(N + D)$** — за змістом нічим не відрізняється від SNR за винятком доданих спотворень. Сигнал – це середньоквадратичне значення основної складової. (Шум + спотворення) – це середньоквадратичне значення суми всіх інших складових аж до $1/2$ частоти дискретизації (так званої частоти Найквіста), крім основної та постійної складової сигналу.

8. **Кількість ефективних розрядів (ENOB)** — якщо основним джерелом похибок є власні шуми АЦП, то кількість ефективних розрядів визначається з виразу: $N = (\text{SINAD} - 1.76)/6.02$. Замість SINAD можна підставляти SNR .

9. **Сумарний коефіцієнт гармонік (THD)** – відношення середньоквадратичного значення суми гармонік до середньоквадратичного значення основної складової.

10. **Динамічний діапазон вільний від паразитних складових (SFDR)** – це виражена в дБ різниця між основною складовою вхідного сигналу і максимальною паразитною складовою (гармонікою або шумовою компонентою).

11. **Інтермодуляційне спотворення (IMD)** – відношення середньоквадратичних значень суми окремих інтермодуляційних спотворень до середньоквадратичного значення основної складової сигналу, вираженої в дБ

12. **Інтегральна нелінійність (INL)** – максимальне відхилення лінеаризованої реальної характеристики перетворення від прямої лінії, що проходить через крайні точки цієї характеристики перетворення АЦП.

13. **Диференціальна нелінійність (DNL)** – відхилення фактичної різниці рівнів вхідного сигналу АЦП, що відповідають двом сусіднім значенням коду, від ідеального значення цієї різниці, яка дорівнює 1 OMR. Для ідеального АЦП різниця між сусідніми значеннями коду дорівнює OMR.

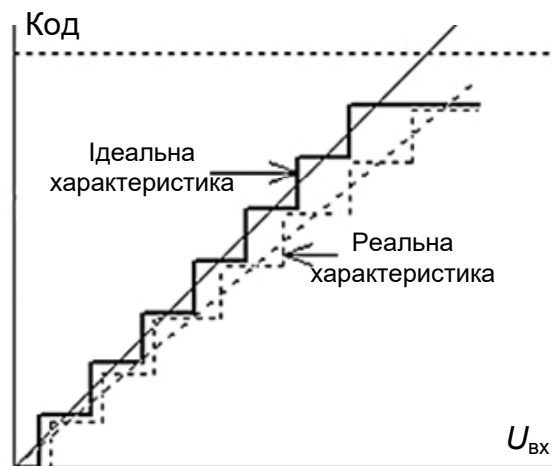


Рис. 8.2. Ідеальна і реальна характеристики перетворення АЦП

8.2 АЦП розгортуючого врівноваження

Принцип дії АЦП із східчастою пилоподібною напругою (розгортуючого урівноваження) дуже простий. Вхідна напруга (з виходу пристрою вибірки-зберігання) порівнюється з монотонно наростаючою східчастою напругою, яка формується за допомогою підсумовуючого лічильника і цифро-аналогового перетворювача. Кожній сходинці відповідає породжуючий її код. За допомогою компаратора ці дві напруги порівнюються і при їх рівності або в разі, коли ступеневу напругу перевищить рівень вхідної напруги код, що відповідає цьому моменту часу, фіксується.

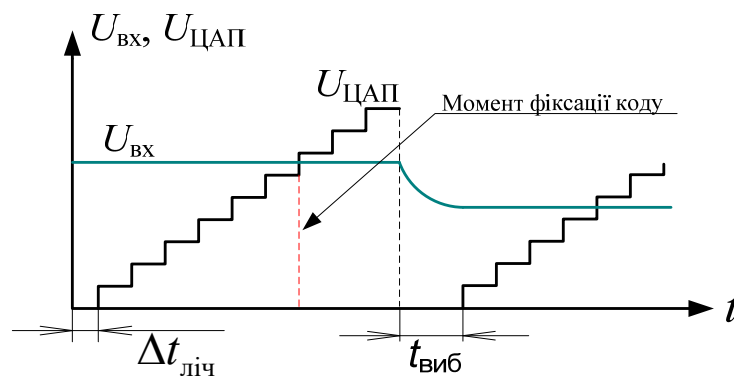


Рис. 8.3. Часові діаграми вхідного і поступово-зростаючого сигналів

Функціональна схема АЦП розгортуючого врівноваження наведена на рис. 8.4. Розглянемо роботу АЦП за функціональною схемою. Вхідний аналоговий сигнал посту-пає на вхід ПВЗ, в якому здійснюється дискретизація сигналів в часі. Управління ПВЗ здійснюється одновібратором, який формує імпульс тривалістю $t_{\text{виб}}$.

Після закінчення імпульсу вибірки на вхід R підсумовуючого лічильника імпульсів подається рівень логічного "0" і він починає підраховувати число імпульсів, що формуються генератором імпульсів ГІ. Вихідний код лічильника СТ подається одночасно на входи даних вихідного регістра RG, ЦАП і дешифратора (DC_0000), формує короткий імпульс запуску одновібратора в момент часу, коли на виходах лічильника встановлюється код рівний 0.

t_k – час виключення компаратора при збудження, що гарантуватиме необхідну точність порівняння.

Час перетворення можна визначити за формулою

$$t_{\text{перетв.}} = T_{\text{П}}(2^n - 1) + t_{\text{виб.}},$$

де $t_{\text{виб}}$ – тривалість імпульсу вибірки; n – число разрядів АЦП.

Підставивши $n = 10$, $T_{\text{П}} = 1$ мкс и $t_{\text{виб}} = 10$ мкс, отримаємо

$$t_{\text{перетв.}} = (2^{10} - 1) + 10 = 1024 - 1 + 10 = 1033 \text{ мкс.},$$

З розділення випливає, що максимальна частота перетворення такого АЦП не перевищує 1 кГц. Збільшивши частоту тактових імпульсів можна зменшити час перетворення. Однак зрозуміло, що такий перетворювач має низьку швидкодію.

До переваг АЦП відноситься його простота, а до недоліків – тривалий час перетворення.

Модель 8-розрядного АЦП розгортуючого зрівноважування приведена на рис. 8.5.

В якості лічильників використані 2 десяткових реверсивних лічильника 74LS192D, що працюють в режимі підсумовування. Застосування програмованих лічильників дозволило відмовитись від дешифратора DC_0000 так як на виході перенесення СО лічильника формується імпульс запуску ОВ в момент закінчення ділення.

ОВ зібраний на RSD-тригері з інверсними входами R і S. В якості ЦАП і вихідного регістра використані віртуальні елементи VDAC8 і QUAD_REG, відповідно, а компаратор – AD8561AR.

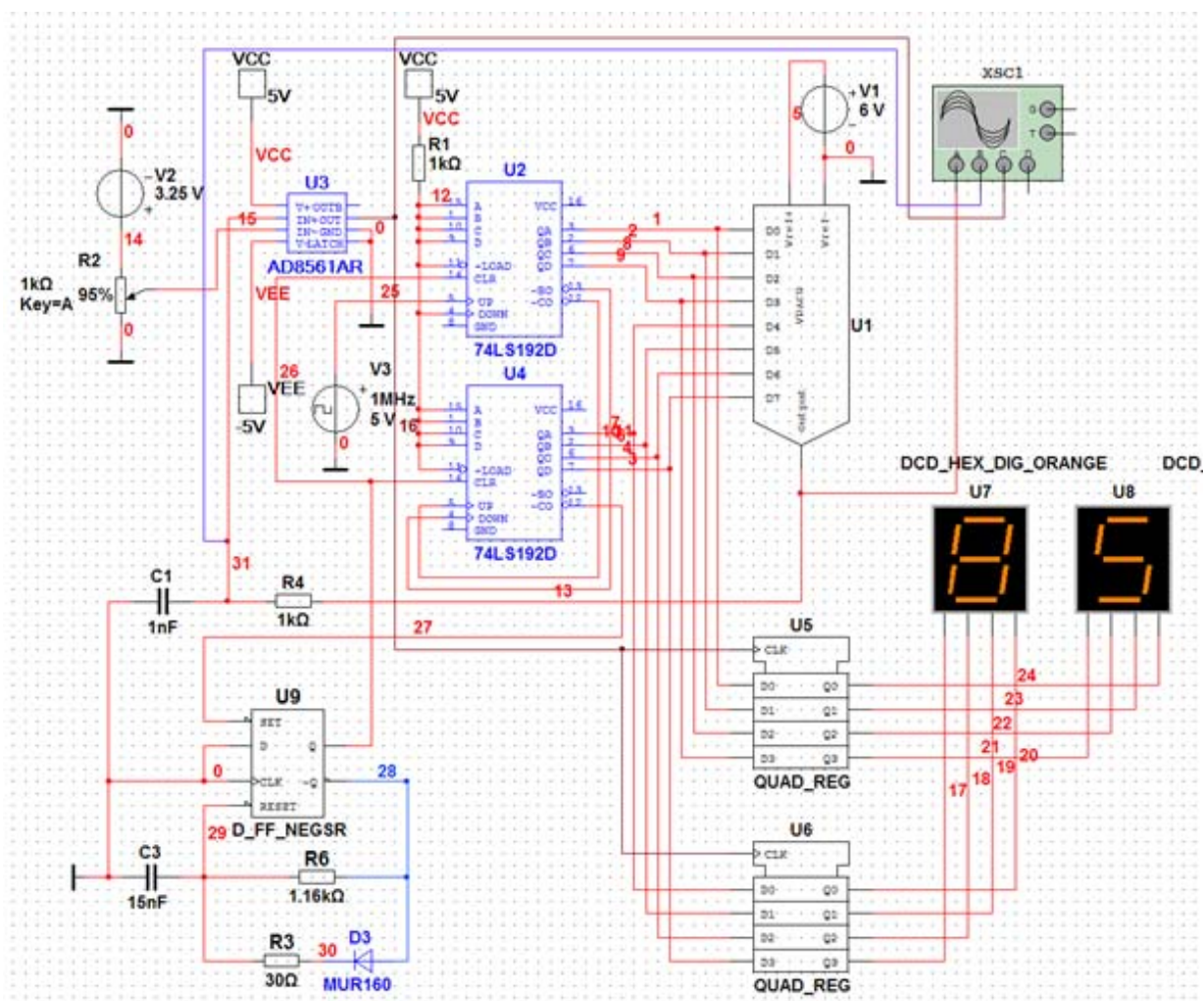


Рис. 8.5. Модель АЦП розгортуючого врівноваження

Осцилограми сигналів на виході ЦАП, на вході і на виході компаратора наведені на рис. 8.6. Для усунення викидів напруги на виході ЦАП в схему додатково введено ФНЧ на елементах R4, C1.



Рис. 8.6. Осцилограми сигналів АЦП розгортуючого врівноваження

8.3 АЦП послідовних наближень

Це найбільш поширений тип АЦП. В основі його роботи лежить принцип послідовного порівняння вимірюваної величини з $\frac{1}{2}, \frac{1}{4}, \frac{1}{8}$ і т.д. від максимально можливого її значення. Це дозволяє для n -розрядного АЦП виконати процес перетворення за n кроків, замість $2^n - 1$ для АЦП розгортуючого врівноваження, і отримати суттєву перевагу в швидкодії.

При $n = 10$ вигреш більш ніж в 100 разів за швидкістю. Такі АЦП дозволяють осувати до 10^8 і більше перетворень в секунду. Статична похибка такого АЦП визначається характеристиками використаного ЦАП і може бути малою, що дозволяє реалізовувати АЦП до 16 розрядів. Принцип дії такого АЦП пояснює часова діаграма, наведена на рис.8.7.

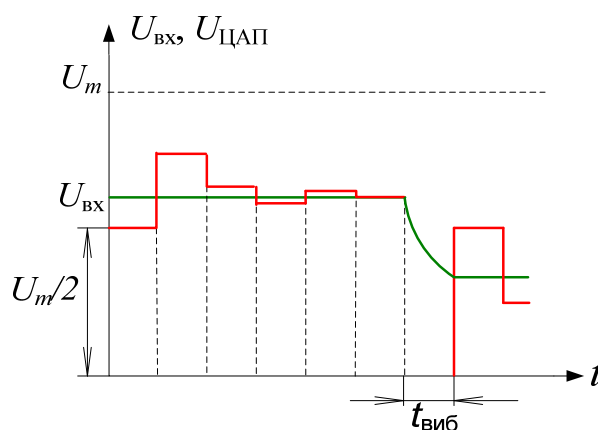


Рис. 8.7. Часові діаграми, що пояснюють роботу АЦП порозрядного врівноваження

Інтервал часу, на якому працює ПВЗ, на рисунку показаний як $t_{\text{виб}}$. Весь процес перетворення вхідної напруги $U_{\text{ВХ}}$ (формується шляхом вибірки відліків вхідного сигналу за допомогою ПВЗ) займає стільки тактів, скільки розрядів коду формує АЦП. На рис. 8.7 інтервал між двома сусідніми пунктирними лініями відповідає одному такту.

На першому такті роботи АЦП вхідна напруга $U_{\text{ВХ}}$ порівнюється за допомогою компаратора з напругою, що формується ЦАП. Перша сходинка напруги на виході ЦАП формується рівною половині максимального значення шкали вхідних напруг АЦП $U_m/2$. Якщо напруга $U_{\text{ВХ}}$ більше $U_m/2$ на виході компаратора формується рівень логічної 1 і на другому такті роботи приймається рішення про збільшення напруги, що формується ЦАП. Збільшення напруги на другому такті становить $(U_m/2)/2 = U_m/4$. Якщо знову сформована на виході ЦАП напруга стає більше $U_{\text{ВХ}}$, на виході компаратора формується рівень логічного нуля і приймається рішення зменшити на третьому кроці напруга на виході ЦАП на величину $(U_m/4)/2 = U_m/8$. Неважко помітити, що кожна наступна сходинка напруги на виході ЦАП

відрізняється по висоті в 2 рази. За результатами порівняння приймається рішення про збільшення або зменшення напруги на виході ЦАП на наступному етапі. Процес триває поки не буде сформовано напруга на останньому n -му такті. На цьому процес перетворення закінчується і можна формувати на вході АЦП нове значення вимірюваної напруги. Як видно з малюнка на виході ЦАП формується ступінчата напруга, що поступово наближається до вимірюваної напруги $U_{\text{вх}}$, а, отже, на входе ЦАП таким же чином формується код. Звідси і назва АЦП.

Функціональна схема АЦП, що реалізує описаний алгоритм, наведена на рис. 8.8.

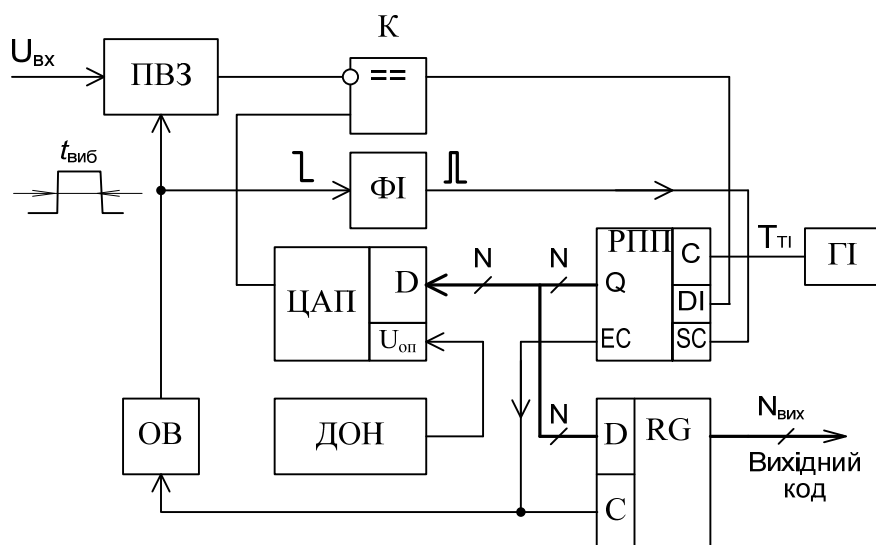


Рис. 8.8. Функціональна схема АЦП порозрядного врівноваження

У ПВЗ здійснюється дискретизація вхідного сигналу в часі та запам'ятовування вибірових значень сигналу. Вихідна напруга ПВЗ порівнюється компаратором К з вихідною напругою ЦАП, роботою якого управляє регістр послідовних наближень (РПП). РПП містить вхід запуску SC, призначений для пуску початку перетворення, вхід DI, на який надходить інформація про результати порівняння напруги з виходу компаратора і вхід синхронізації, на який надходять тактові імпульси від генератора імпульсів ГІ. Код формується на виходах Q РПП. Крім того, РПП має вихід SE – кінець перетворення. Після появи сигналу "початок перетворення" на виході формувача імпульсів (ФМ) РПП формує на своїх виходах код, відповідний половині максимального, який подається на входи ЦАП. Крім цього на вхід опорної напруги ЦАП подається постійна напруга від джерела опорної напруги (ДОН), яке визначає висоту сходинки напруги на виході ЦАП.

На виході ЦАП формується напруга, рівна половині максимально можливої і порівнюється з вхідною, яка формується на виході ПВЗ. Якщо вона менше вхідної, то на вхід

DI РПП подається з виходу компаратора високий рівень і РПП збільшить значення коду на своїх виходах після надходження на його вхід С чергового тактового імпульсу. Якщо напруга на виході ЦАП перевищує напругу на виході ПВЗ, то на виході компаратора формується низький рівень і РПП на наступному такті зменшить значення коду на своїх виходах. Часові діаграми для восьмирозрядного АЦП, що пояснюють роботу РПП, наведені на рис. 8.9.

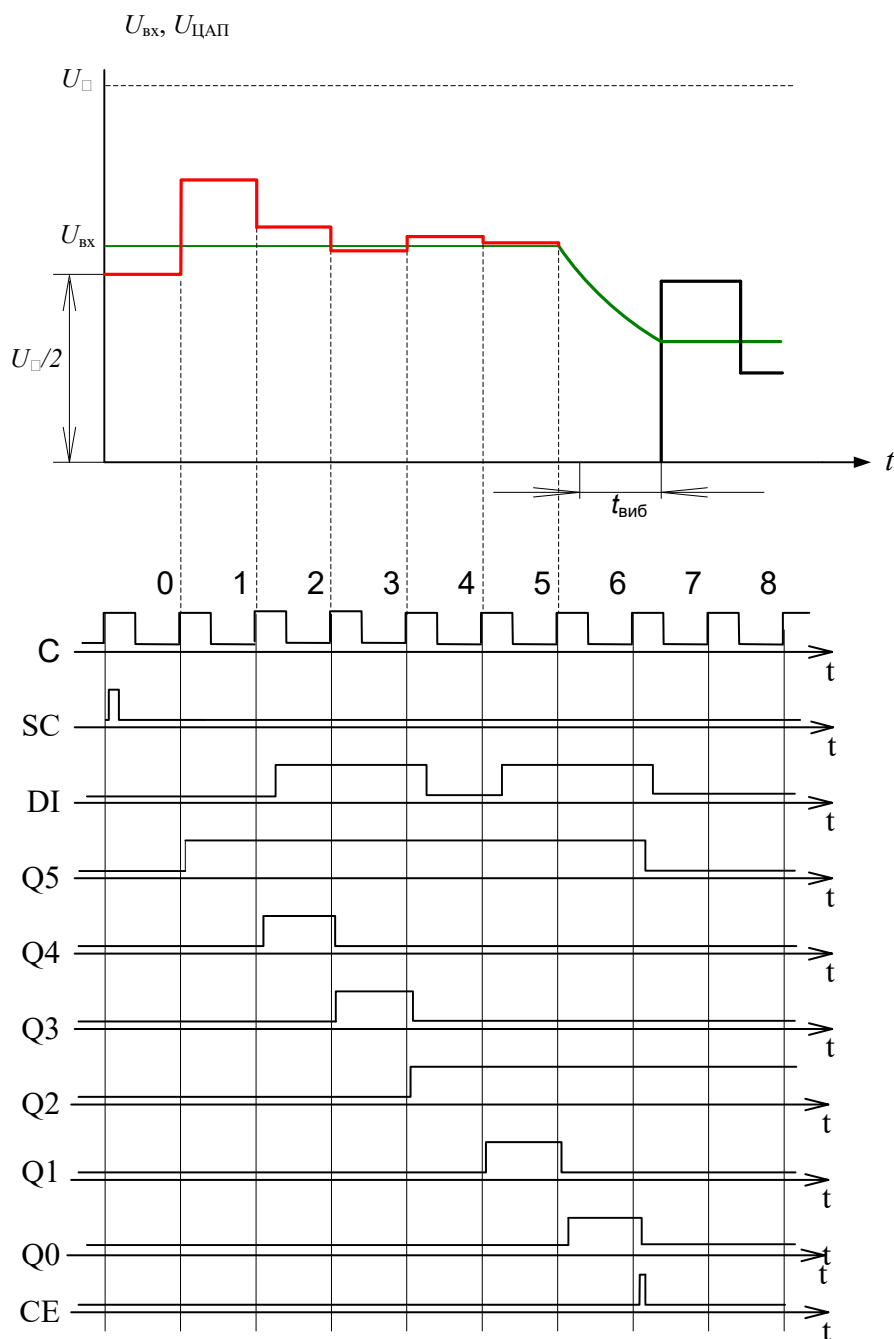


Рис. 8.9. Часові діаграми роботи АЦП порозрядного врівноваження

8.2 Паралельні АЦП

Такі АЦП здійснюють одночасне квантування сигналу за всіма можливими рівнями за допомогою набору компараторів. Розглянемо функціональну схему найпростішого двохранрядного АЦП (рис. 8.10).

Для реалізації двохранрядного АЦП досить трьох компараторів, тому що на виході АЦП може формувати 4 значення коду і одне з них нульове. На неінвертуючі входи компараторів подається вхідна напруга, яка порівнюється кожним компаратором зі своєю опорною напругою. Опорні напруги формуються ланцюжком однакових резисторів $R1...R4$. Так як резистори мають однакове значення опору, то сусідні опорні напруги відрізняються один від одного на однакову величину.

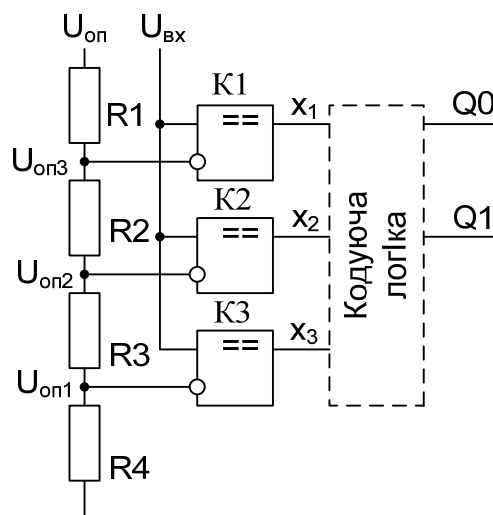


Рис. 8.4. Функціональна схема двохранрядного паралельного АЦП

Компаратори порівнюють вхідну напругу з опорними і формують на виході рівні логічної 1 або 0 (відповідно до табл. 8.1), а схема кодувальної логіки перетворює отримані значення кодів в двохранрядний код (табл. 8.1).

Табл. 8.1. Співвідношення між рівнями вхідного сигналу, рівнями сигналів на виходах компараторів і кодами на виході паралельного АЦП

Діапазон зміни вхідної напруги	Код на виходах компараторів			Код на виході АЦП	
	X ₁	X ₂	X ₃	Q ₁	Q ₀
$U_{ВХ} < U_{оп1}$	0	0	0	0	0
$U_{оп1} < U_{ВХ} < U_{оп2}$	0	0	1	0	1
$U_{оп2} < U_{ВХ} < U_{оп3}$	0	1	1	1	0
$U_{ВХ} > U_{оп3}$	1	1	1	1	1

Для побудови схеми кодуючої логіки необхідно скласти рівняння, що описує залежність коду на виході АЦП від коду на виходах компараторів. Отримані вирази мають вигляд

$$Q0 = \bar{x}_1 \bar{x}_2 x_3 + x_1 x_2 x_3,$$

$$Q1 = x_2.$$

Реалізувати таку логіку можна на простих логічних елементах. Для зменшення числа елементів перетворимо вираз для $Q0$ до виду $Q0 = x_1 + (x_2 \oplus x_3)$.

Модель для дослідження двохрозрядного паралельного АЦП наведена на рис. 8.11.

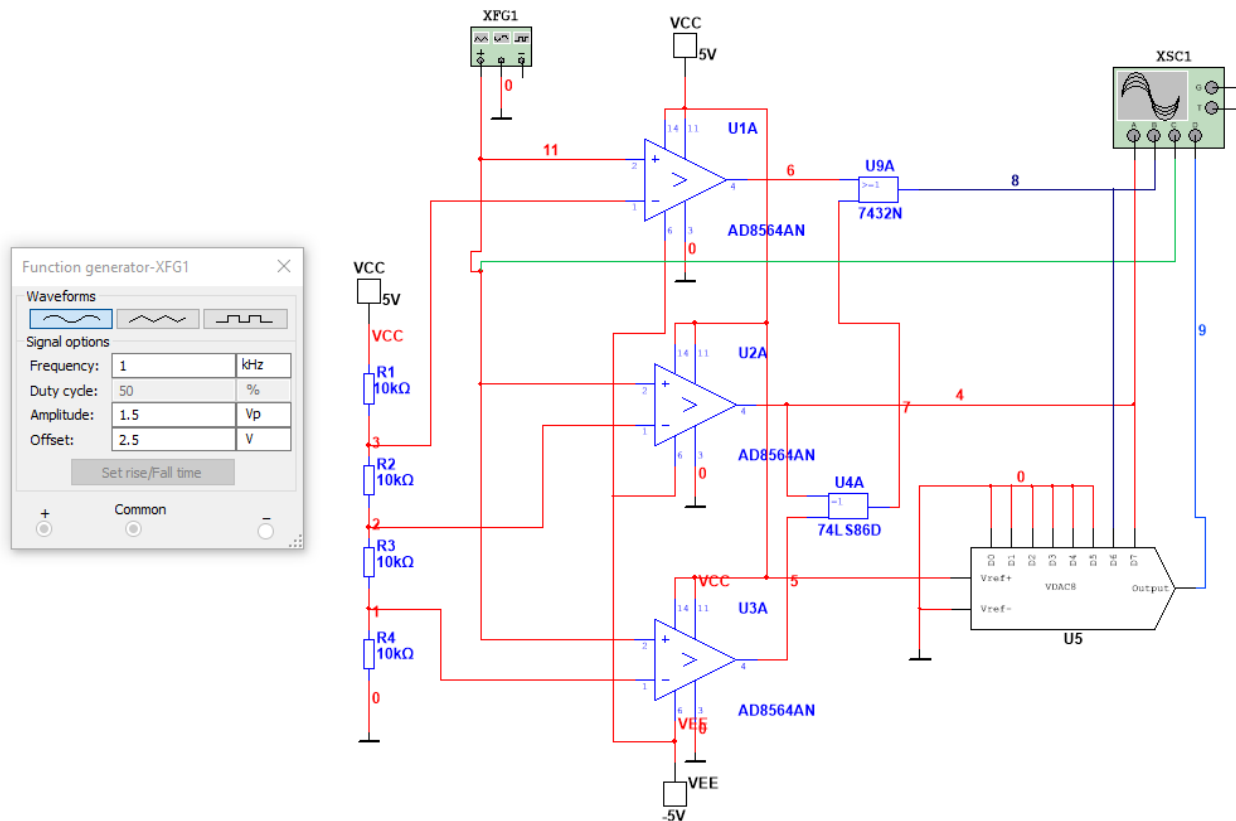


Рис. 8.11. Функціональна схема двохрозрядного паралельного АЦП

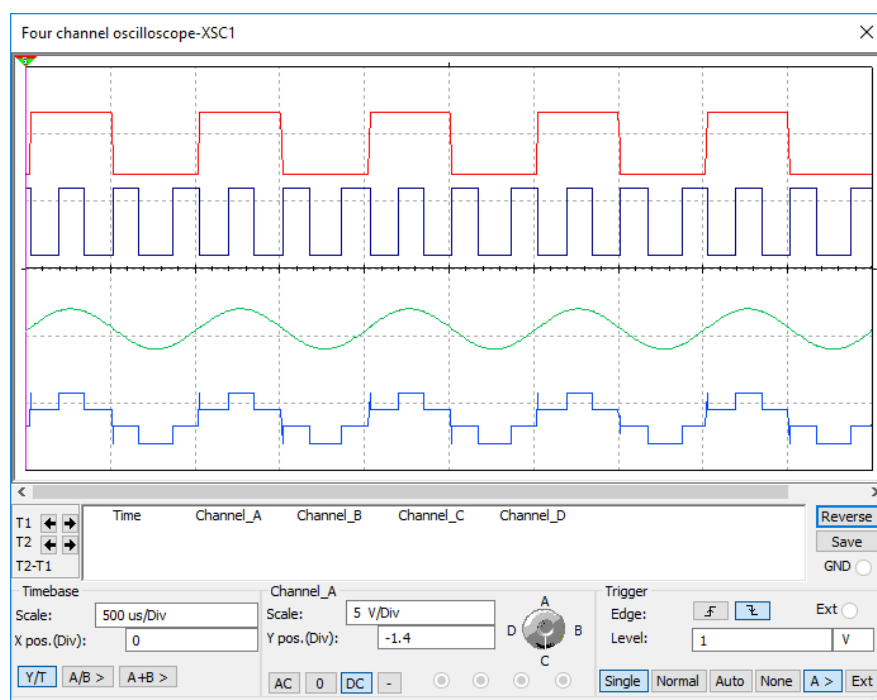


Рис. 8.6. Осцилограми сигналів в різних точках паралельного АЦП

Перевагами паралельних АЦП є висока швидкодія. Час перетворення такого АЦП визначається часом спрацювання компаратора і часом перетворення коду в кодуючій логіці. Працюють вони без ПВЗ, так як мають малий час перетворення.

Недоліками таких АЦП є велике число компараторів і логічних елементів, і, як результат, велике енергоспоживання.

При збільшенні числа розрядів на один число компараторів подвоюється (рис. 8.7).

Паралельні АЦП найшвидші з існуючих на сьогоднішній день. На сьогоднішній день випускаються паралельні АЦП з числом розрядів від 8 до 8.

Найшвидший з існуючих паралельних АЦП – 16-розрядний, з частотою дискретизації 3,2 ГГц. Випускається дуже багато АЦП з частотою перетворювання від 50 до 500 МГц.

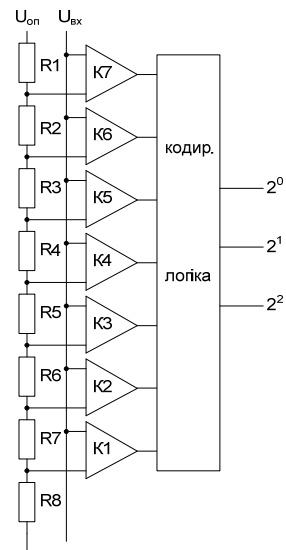


Рис. 8.7. Функціональна схема трьохрозрядного паралельного АЦП

Контрольні питання

1. Від чого залежить час перетворення АЦП розгортуючого врівноваження?
2. Яким чином побудувати модель пристрою вибірки зберігання і проконтролювати її параметри?
3. Навіщо потрібен вихідний регістр в складі АЦП?
4. Який пристрій дозволяє сформувати імпульс заданої тривалості для управління ПВЗ?

Розділ 9. Моделювання аналого-цифрових перетворювачів

9.1 Моделювання АЦП двотактного інтегрування

АЦП призначений для перетворення постійної напруги або струмів в код. Так як в АЦП використовується операція інтегрування за певний проміжок часу, то він має підвищену завадостійкість.

Розглянемо принцип роботи такого АЦП скориставшись діаграмами, наведеними на рис. 9.1.

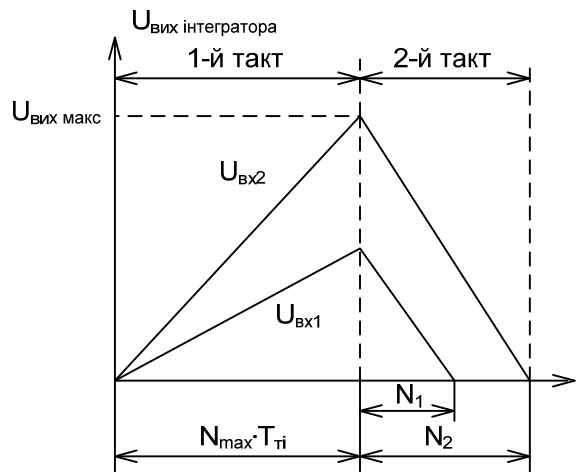


Рис. 9.1. Часові діаграми, що ілюструють роботу АЦП двотактного інтегрування

Принцип дії АЦП з двотактним інтегруванням полягає в наступному (рис. 9.1). Весь цикл роботи АЦП розбитий на два такти. На першому такті, тривалість якого постійна, здійснюється заряд конденсатора інтегратора від вхідної напруги. На другому такті здійснюється розряд конденсатора інтегратора шляхом подачі на вхід інтегратора опорної напруги, полярність якої протилежна полярності вхідного сигналу. Так як опорна напруга не змінює своєї величини, то швидкість розряду конденсатора буде завжди однакова і, як наслідок, час розряду конденсатора до нуля буде залежати від того, до якої величини зарядився конденсатор на першому такті. Чим більше ця величина, тим довше буде розряджатися конденсатор.

Так як процес заряду і розряду конденсатора відбуваються за лінійним законом, то тривалість другого такту виявляється прямо-пропорційною величині вхідної напруги. На рис. 9.1 $U_{вх2} > U_{вх1}$ і тривалість другого такту сформованого в результаті вимірювання $U_{вх2}$ виявляється більше, ніж при вимірюванні $U_{вх1}$. Спрощена функціональна схема, яка пояснює принцип дії АЦП двотактного інтегрування приведена на рис. 9.2.

На початку першого такту інтегрування лічильник СТ і RS-тригер встановлюються в "0". При цьому аналоговий ключ S1 переходить у верхнє за схемою положення. Лічильник починає рахувати імпульси, що подаються на його вхід С з виходу генератора імпульсів (ГІ).

Як тільки лічильник завершить повний цикл роботи і знову повернеться в "0", на виході дешифратора DC_0000 буде сформований імпульс, який встановить RS-тригер в "1". Тригер переводить ключ S1 в нижнє за схемою положення. На цьому формування тривалості першого такту закінчується.

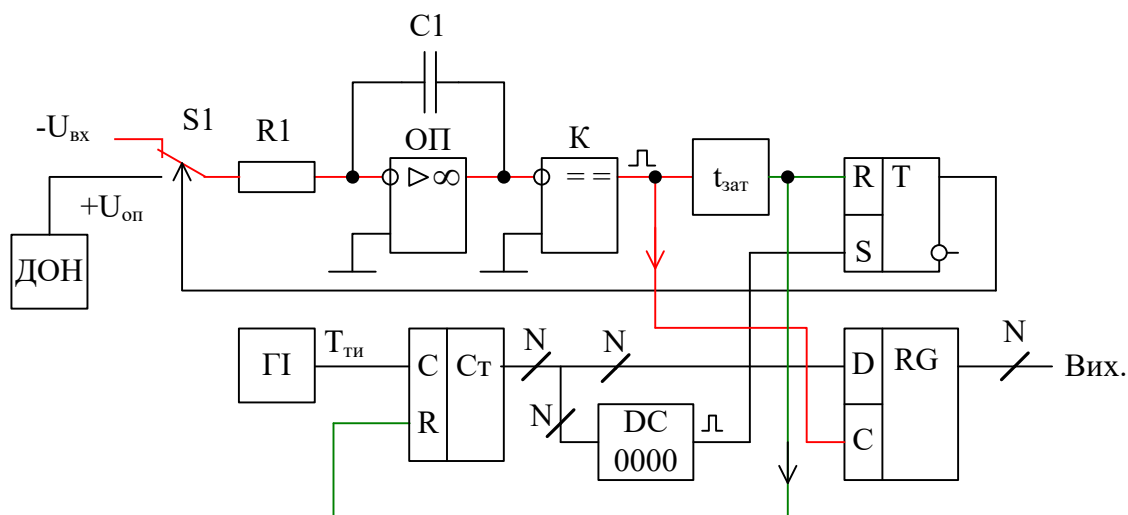


Рис. 9.2. Спрощена функціональна схема АЦП двотактного інтегрування

Весь час поки триває перший такт здійснюється заряд конденсатора інтегратора від вхідної напруги (рис. 9.1). Так як інтегратор інвертує, то при негативній вхідній напрузі напруга на виході інтегратора буде рости в бік додаткових значень.

Тривалість першого такту можна розрахувати за формулою

$$T_1 = N_{\max} T_{\text{ГІ}},$$

де N_{\max} – максимальний коефіцієнт ділення (ємність) лічильника, що визначає роздільну здатність АЦП; $T_{\text{ГІ}}$ – період проходження імпульсів на виході генератора імпульсів ГІ.

На конденсаторі C1 за цей час накопичується заряд

$$q_1 = U_{\text{вх}} T_1 / R_1 C_1,$$

де $U_{\text{вх}}$ – середнє значення вхідної напруги на інтервалі T_1 .

Після переведення ключа $S1$ в нижнє положення починається другий такт. Лічильник починає роботу з "0", до входу інтегратора підключається джерело позитивної опорної напруги $U_{оп}$ і напруга на виході інтегратора починає зменшуватися (рис. 9.1).

Як тільки напруга на виході інтегратора впаде до "0" спрацює компаратор K і на його виході з'явиться перепад напруги з "0" в "1". Цим перепадом напруги вихідний код лічильника записується в регістр RG і встановлюються в "0" лічильник і RS -тригер. Щоб під час запису інформації в регістр не відбулося обнулення лічильника, сигнал скидання формується шляхом подачі імпульсу з виходу компаратора на входи R тригера і лічильника через елемент затримки $t_{зат}$. Величина затримки повинна складати 30 ... 40 нс.

За час другого такту видалений із конденсатора заряд можна розрахувати за формулою

$$q_2 = U_{оп} T_2 / R_1 C_1,$$

де T_2 – час розряду конденсатора (тривалість другого такту).

Так як на другому такті конденсатор повністю розряджається, то $q_1 = q_2$. Прирівнявши вирази для q_1 і q_2 отримаємо

$$\frac{U_{вх} T_1}{R_1 C_1} = \frac{U_{оп} T_2}{R_1 C_1},$$

звідки нескладно отримати вираз для T_2

$$T_2 = \frac{U_{вх} T_1}{U_{оп}} = A U_{вх},$$

де A – коефіцієнт пропорційності, що численно дорівнює $T_1/U_{оп}$.

При переділенні кількості імпульсів, підрахованих лічильником на другому такті, отримаємо

$$N_2 T_{Т1} = \frac{U_{вх}}{U_{оп}} N_{\max} T_{Т1},$$

звідси

$$N_2 = U_{вх} / (N_{\max} / U_{оп}).$$

АЦП з двотактним інтегруванням мають важливі властивості: високі завадостійкість і точність.

Висока завадостійкість розглянутого АЦП обумовлюється інтеграцією вхідного сигналу, що призводить до його усереднення і до згладжування всіх високочастотних (в порівнянні з частотою інтегрування) перешкод, наведень і шумів. Найбільш сильною і, отже, небезпечною перешкодою є мережева. Тому перш за все забезпечується стійкість проти перешкоди частотою 50 Гц. З цією метою час першого такту інтегрування роблять рівним періоду мережевої перешкоди (або кратним йому). Інтегрування вхідного сигналу призводить також до зменшення динамічних похибок АЦП, пов'язаних зі зміною сигналу в процесі перетворення або ж обумовлених перехідними процесами в елементах на вході інтегратора (буферний підсилювач, ключі і т.д.).

Крім того, використання двотактного інтегрування дає можливість в значній мірі компенсувати деякі складові статичної похибки і тим самим істотно зменшити загальну похибка перетворення. До цих складових належать похибки вхідного пристрою (буферний підсилювач і аттенюатор), похибки інтегратора, обумовлені нелінійністю його характеристики, а також дрейфи цих складових, якщо їх швидкість мала, що дозволяє знехтувати ними за час одного перетворення.

У загальному випадку основними складовими статичної похибки АЦП з двохтактним інтегруванням є:

- нестабільність джерела опорного напруги;
- нестабільність частоти рахункових імпульсів, якщо вона спостерігається протягом двох тактів інтегрування;
- нелінійність інтегратора;
- пороги чутливості (напруги зсуву) буферного підсилювача, інтегратора і компаратора, а також їх дрейф;
- кінцеві значення опорів аналогових ключів і їх нестабільність.

Швидкодія АЦП з двотактним інтегруванням обумовлюється числом двійкових розрядів лічильника і частотою генератора рахункових імпульсів. Верхнє значення останньої в основному визначається часом затримки компаратора. Високочутливі інтегральні компаратори мають час затримки близько 200 нс і більше (до декількох мікросекунд).

Однак в разі необхідності забезпечення стійкості до мережевої завади частотою 50 Гц час інтегрування сигналу, як уже було сказано, вибирається рівним або кратним періоду перешкоди (мс); при цьому загальний час перетворення виходить значно більше тривалості періоду перешкоди (рис. 9.3).

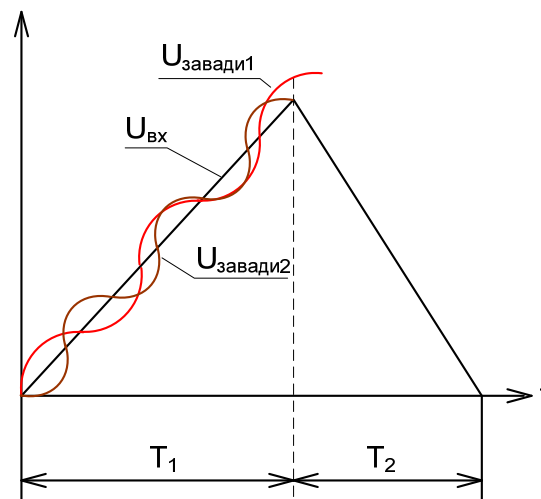


Рис. 9.3. Ілюстрація впливу перешкоди на результат інтегрування

Якщо завада має період не кратний T_1 , то кінцю першого такту інтегрування напруга на виході інтегратора буде відрізнятися від сформованої напруги тільки від вхідного сигналу ($U_{\text{завади1}}$), що призведе до помилок вимірювання. Якщо на інтервалі першого такту укладається ціле число періодів завади ($U_{\text{завади2}}$), це не призводить до появи додаткової похибки.

Отже, висока точність АЦП з двотактним інтегруванням досягається за рахунок невисокої швидкодії. Тому такі перетворювачі застосовуються в основному в точних цифрових вольтметрах постійного струму або в пристроях обробки даних з сигналами, що повільно змінюються.

Наприклад, при числі розрядів вихідного коду АЦП $N=12$ і максимальній вхідній напрузі $U_{\text{max}} = 2$ В крок квантування за рівнем складе $2/2^{12} = 2/4096 = 0,5$ мВ. При цьому чутливість компаратора повинна бути не гірше 100 мкВ. При малій напрузі час включення компаратора зростає, це і визначає обмеження по частоті.

Отже, швидкодія невисока при високій точності.

Модель для дослідження АЦП двотактного інтегрування приведена на рис. 9.4.

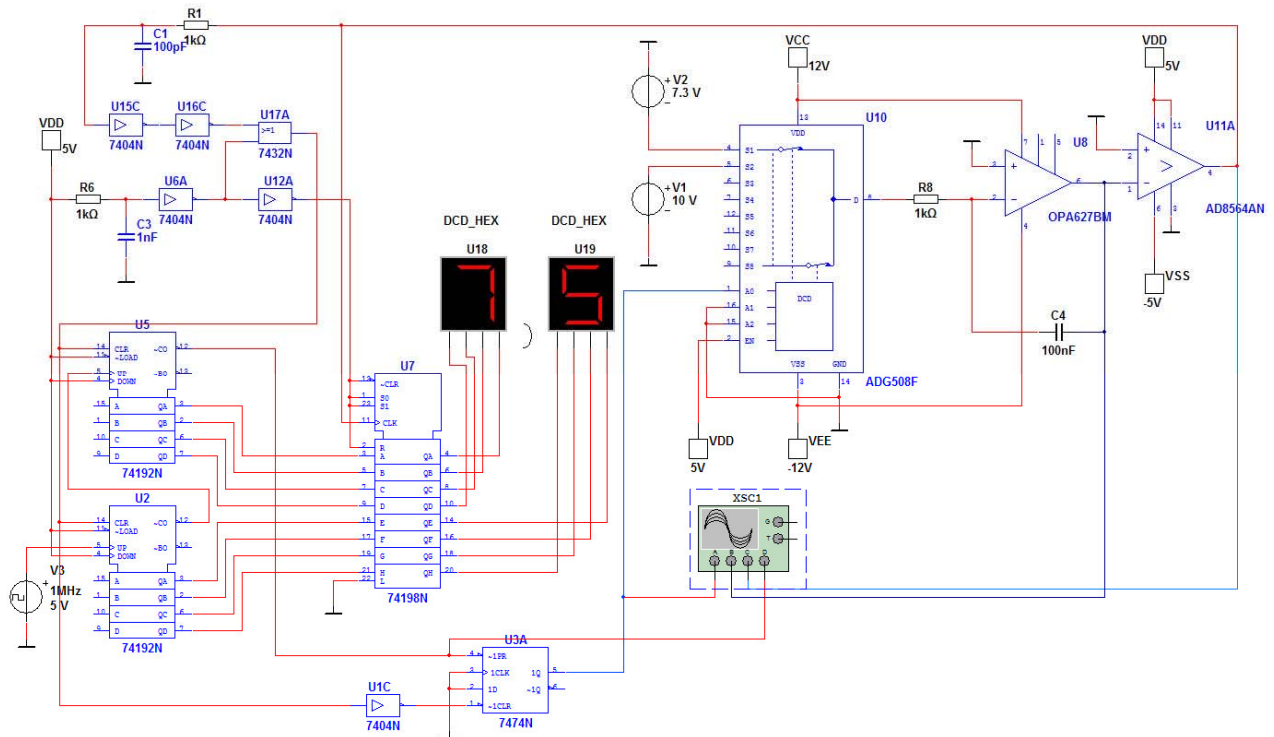


Рис. 9.4. Модель для дослідження АЦП двотактного інтегрування

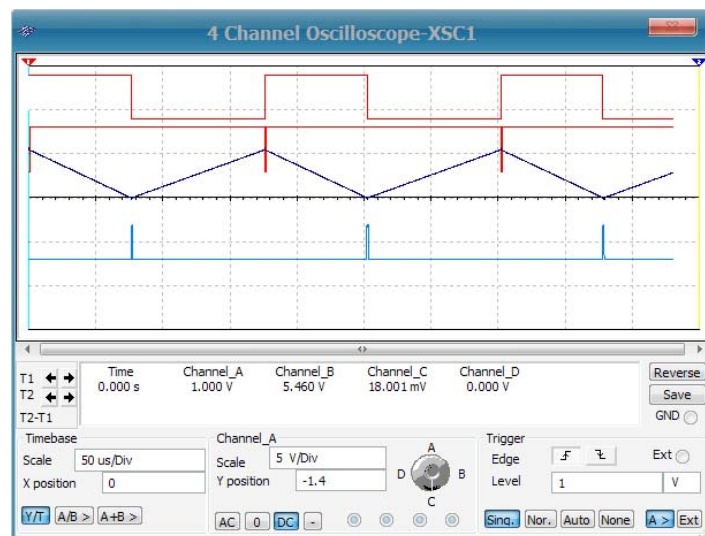


Рис. 9.5. Осцилограми сигналів в різних точках схеми АЦП двотактного інтегрування

В якості джерел вхідного і опорного напруг використані джерела V1 і V2. Змінюючи напругу джерела V1 можна контролювати процес перетворення сигналів. Похибка вимірювання пояснюється в першу чергу малим числом розрядів АЦП і простотою схемних рішень. Однак така схема цілком дозволяє перевірити функціонування АЦП.

9.2 АЦП із проміжним перетворенням напруги в частоту

Принцип перетворення заснований на перетворенні напруги в пропорційну йому частоту, яка потім вимірюється за фіксований інтервал часу. Це еквівалентно процедурі інтегрування за той же проміжок часу. Функціональна схема АЦП наведена на рис. 9.6.

Вихідний код перетворювача визначається співвідношенням

$$N = FT_{\text{вим}} = \alpha U_{\text{вх}} T_{\text{вим}},$$

де $\alpha = F / U_{\text{вх}}$ – величина, зворотна крутизні перетворення; F – частота на виході перетворювача напруги в частоту.

Основне джерело похибки такого АЦП – ПНЧ (перетворювач напруги в частоту).

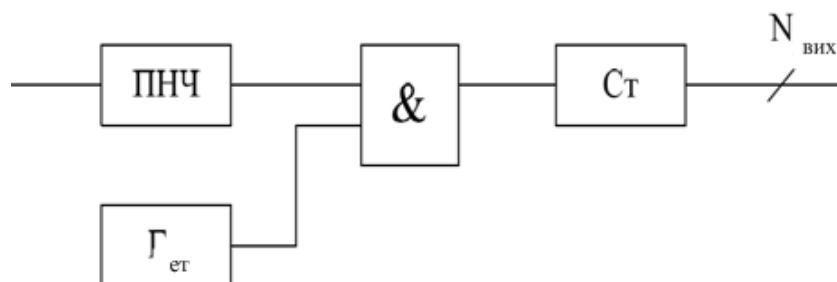


Рис. 9.6. Функціональна схема АЦП із проміжним перетворенням напруги в частоту

На рис. 9.6 прийняті наступні позначення:

- ПНЧ – перетворювач напруги в частоту;
- Гет – генератор прямокутних імпульсів, що формує період еталонної тривалості;
- Ст – лічильник.

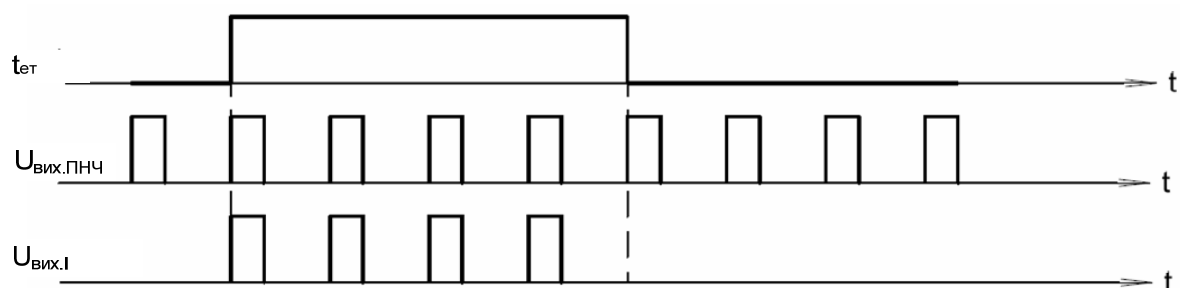


Рис. 9.7. Часові діаграми сигналів в різних точках АЦП

При побудові АЦП із проміжним перетворенням напруги в частоту основним елементом перетворювача є перетворювач напруги в частоту (ПНЧ). Найбільшу лінійність мають ПНЧ з почерговим інтегруванням. Спрощена схема такого ПНЧ наведена на рис. 9.8.

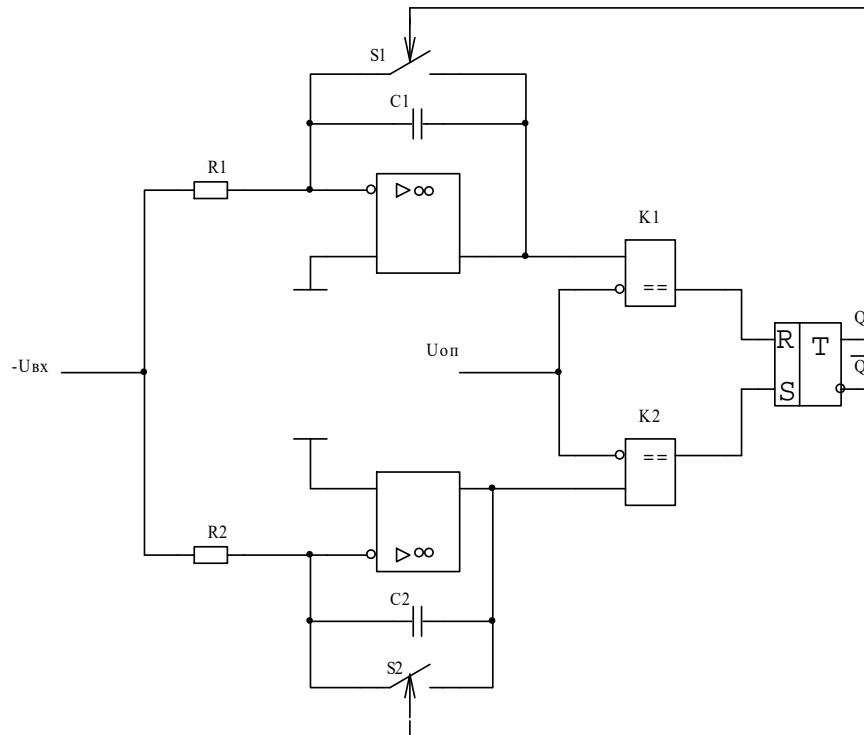


Рис. 9.8. Функціональна схема перетворювача напруги у частоту з почерговим інтегруванням

Вимірювана напруга підводиться до двох інтеграторів, що працюють по черзі і. На виході інтеграторів напруга змінюється від нуля до напруги рівній напрузі $U_{оп}$. Сигнали, що знімаються з виходів інтеграторів, порівнюються з постійною напругою, формується джерелом опорного напруги. Як тільки напруга на виході інтегратора стає більше напруги $U_{оп}$, спрацьовує компаратор і на його виході встановлюється рівень логічного "0". Компаратори перемикають RS-тригер Т, який, в свою чергу, управляє аналоговими ключами S1 і S2. Один ключ шунтує конденсатор C1, а другий – C2. Так як ключі управляються профазними сигналами, то конденсатори заряджаються по черзі (рис. 9.9).

Вихідна частота ПНЧ визначається співвідношенням

$$f_{вих} = \frac{1}{t_1 + t_2},$$

де t_1 і t_2 – тривалості імпульсів, що формуються верхнім і нижнім плечем перетворювача, відповідно.

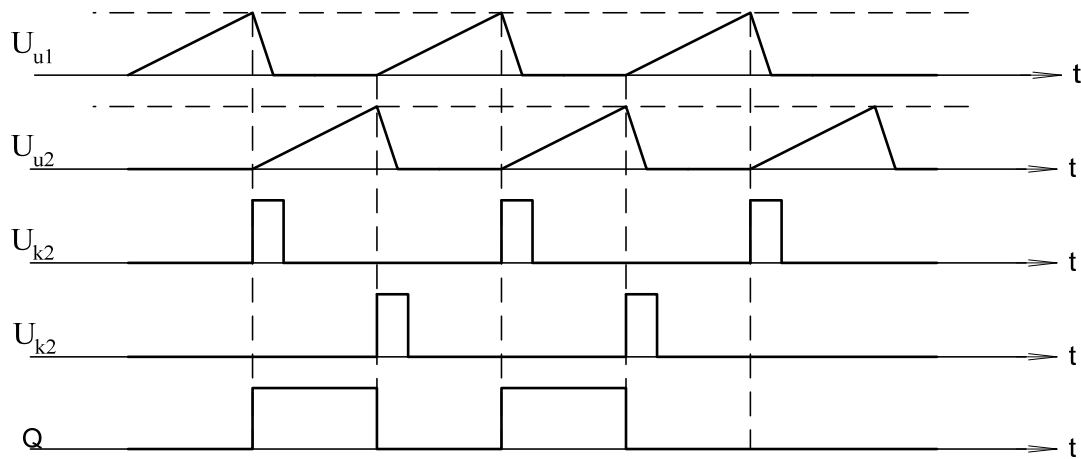


Рис. 9.9. Часові діаграми сигналів в різних точках ПНЧ

Тривалість імпульсу визначається часом заряду конденсатора до опорного напруги і може бути розрахована за формулою $t_1 = C_1 U_{\text{оп}} / I_{\text{вх}}$, где $I_{\text{вх}} = U_{\text{вх}} / R_1$. Після підстановки отримаємо $t_1 = C_1 R_1 U_{\text{оп}} / U_{\text{вх}}$.

Як правило схема ПНЧ симетрична і номінали елементів рівні. З урахуванням цього можна записати вираз для періоду проходження імпульсів на виході ПНЧ

$$T_{\text{вых}} = \frac{C_1 R_1 U_{\text{оп}}}{U_{\text{вх}}} + \frac{C_2 R_2 U_{\text{оп}}}{U_{\text{вх}}} = \frac{(C_1 R_1 + C_2 R_2) U_{\text{оп}}}{U_{\text{вх}}}.$$

Враховуючи, що $(C_1 R_1 + C_2 R_2) U_{\text{оп}}$ величина постійна на короткому інтервалі часу.

Позначивши $(C_1 R_1 + C_2 R_2) U_{\text{оп}} = K_1$, запишемо вираз для частоти сигналу на виході ПНЧ

$$f_{\text{вых}} = 1 / T_{\text{вых}} = U_{\text{вх}} / K_1.$$

Якщо позначити величину $1 / K_1$ як K , то отримаємо

$$f_{\text{вых}} = K U_{\text{вх}}.$$

Похибки такого перетворювача визначаються:

- зміною зарядного струму інтегратора;
- часом спрацьовування компараторів, тригера і ключів.

Модель для дослідження перетворювача напруги у частоту наведена на рис. 9.10.

Схема містить два інвертуючих інтегратора, виконаних на ОП U2A і U2B типу AD8564AN і елементах C1, C2, R2 і R3. На входи інтеграторів подається негативна напруга, що формується за допомогою потенціометра R1. На виході інтеграторів напруга змінюється від нуля до напруги рівного напрузі джерела V1. Сигнали, що знімаються з виходів інтеграторів, порівнюються з постійною напругою, яка формується джерелом напруги V1. Як тільки напруга на виході інтегратора стає більшою за напругу джерела V1, спрацьовує компаратор і на його виході встановлюється рівень логічного "0". Компаратори перемикають RS-тригер U7A, який, в свою чергу, управляє аналоговими ключами (ІМС U1). Один ключ шунтує конденсатор C1, а другий – C2. При замкнутому ключі конденсатор інтегратора швидко розряджається через малий опір відкритого ключа. Так як ключі управляються протифазними сигналами, то конденсатори заряджаються по черзі (рис. 9.11). Наприклад, заряджається конденсатор C1, а конденсатор C2 в цей час закорочений замкнутим ключем. Після спрацьовування компаратора U5A (рис. 9.11) RS-тригер встановлюється в "1" і ключі перемикаються. Конденсатор C1 швидко розряджається, а C2 починає заряджатися.

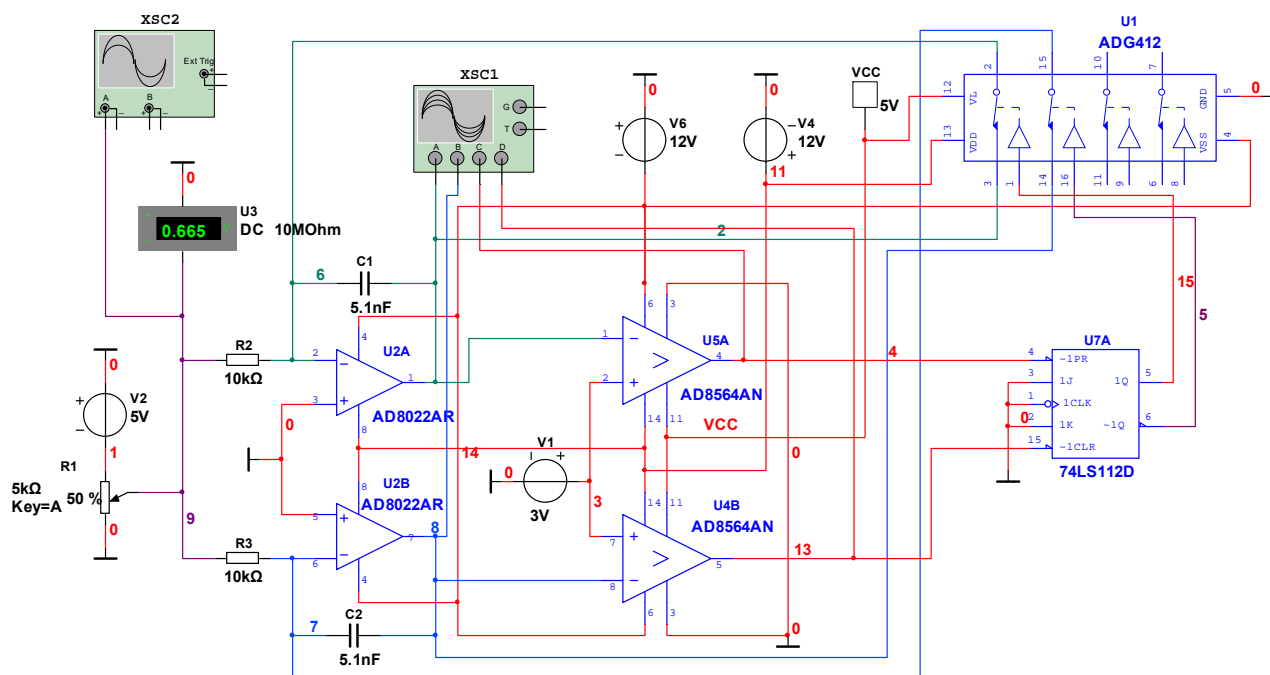


Рис. 9.10. Модель ПНЧ з почерговим інтегруванням

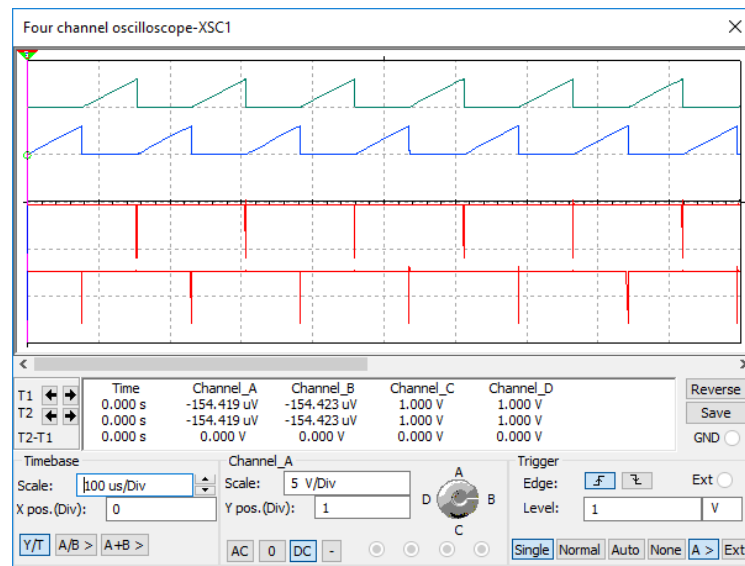


Рис. 9.11. Осцилограми сигналів в різних точках ПНЧ

Якщо до входу ПНЧ підключити функціональний генератор і задати трикутну форму напруги на його виході, можна побачити зміну частоти на виході ПНЧ в динамічному режимі. Для номіналів, зображених на схемі, необхідно задати амплітуду сигналу 1,8 В, задати від'ємне зміщення -2 В і встановити частоту вихідного сигналу 1000 Гц (рис. 9.12).

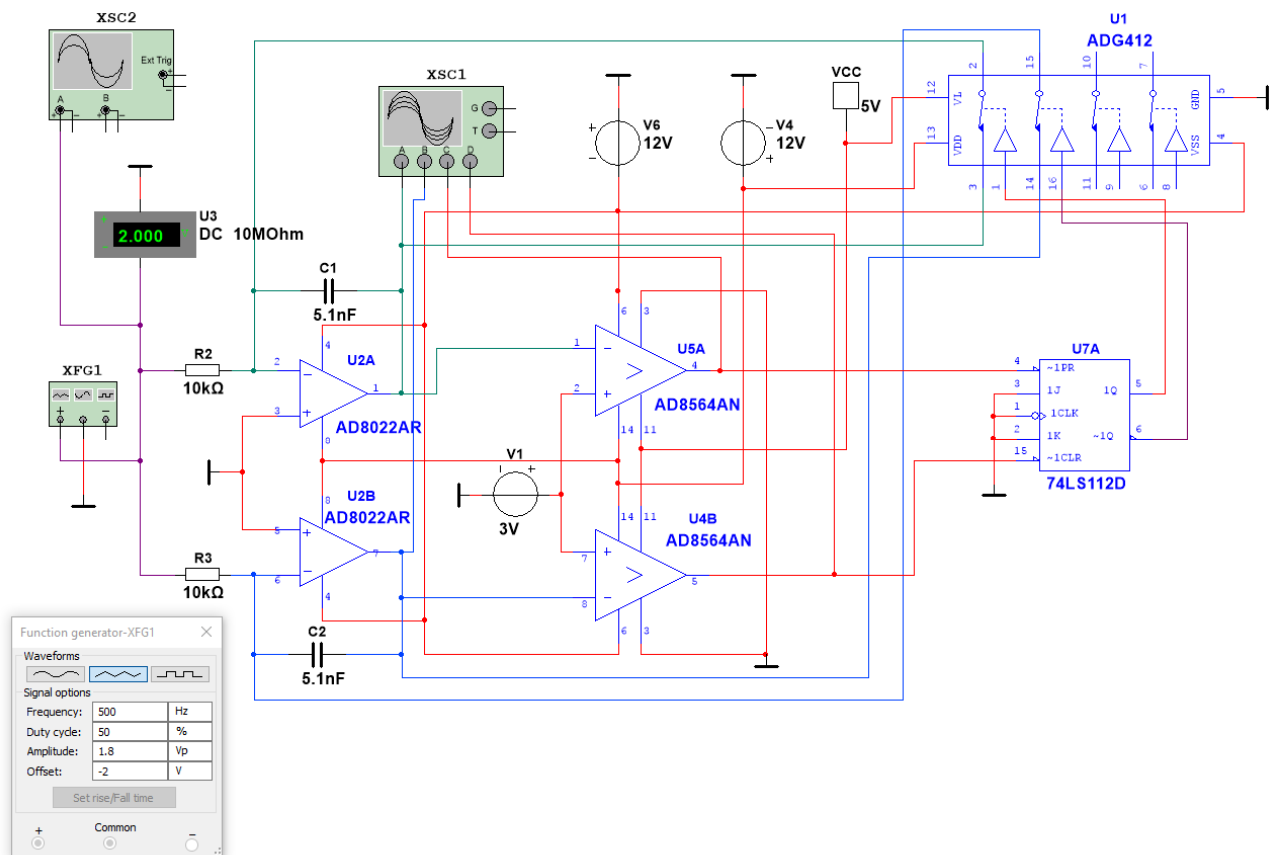


Рис. 9.12. Модель ПНЧ з почерговим інтегруванням і автоматичним хитанням частоти

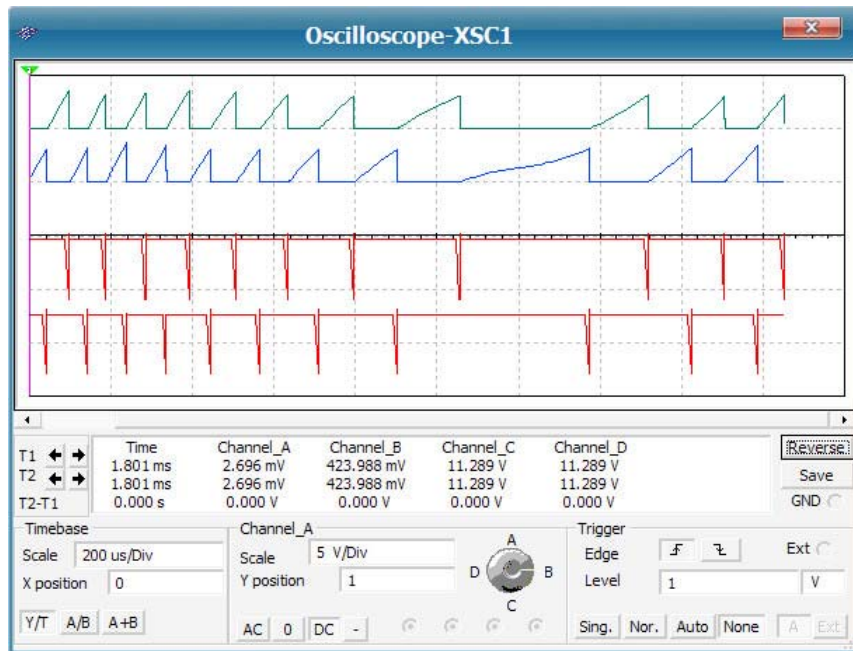


Рис. 9.13. Осцилограми сигналів в різних точках ПНЧ при хитанні частоти вихідного сигналу

Контрольні питання

1. Як створити модель АЦП розгортуючого врівноваження?
2. Яким чином проконтролювати точність роботи АЦП?
3. Як відобразити значення вихідного коду АЦП в десятковій системі числення? У двійковій системі числення?
4. Яким чином можна змінювати постійну напругу, що подається на вхід АЦП?
5. Яку функцію виконує компаратор в складі АЦП?
6. У чому переваги АЦП двотактного інтегрування?
7. Як побудувати модель інтегратора для використання в складі АЦП?
8. Яким чином можна комутувати напруги на вході АЦП двотактного інтегрування?
9. Що таке перетворювач напруги в частоту?
10. Яким чином можна побудувати частотний модулятор маючи в своєму розпорядженні перетворювач напруги в частоту?

ЛІТЕРАТУРА

1. В.Д. Разевиг Система проектирования OrCAD 9.2. – М.: СОЛОН-Р, 2003. – 528 с.
2. Графическое изображение электро-радиосхем: Справочник / С.Т. Усатенко, Т.К. Каченюк, М.В. Терехова. – К.: Техніка, 1986. – 120 с., ил.
3. Основні вимоги до оформлення атестаційних робіт, дипломних та курсових проектів: методичні рекомендації для студентів усіх форм навчання факультету електроніки / Укладачі: В.В. Макаренко, К.О. Трапезон, А.М. Чермянін. – К.: ФЕЛ НТУУ “КПІ”, 2006. – 112 с.
4. Петровский И.И. и др. Логические ИС КР1533, КР1554. Справочник. В двух частях. – М.: ТОО “БИНОМ”, 1993.
5. А.И. Аксенов, А.В. Нефедов Резисторы, конденсаторы, провода, припои, флюсы / Справочное пособие. – М.: СОЛОН-Р, 2000. – 240 с.
6. Солоницын Ю. А. Microsoft Visio 2007. Создание деловой графики. – СПб.: Питер, 2009. – 160 с.
7. Макаренко В.В. Моделирование радиоэлектронных устройств с помощью программы NI Multisim // Электронный журнал "Радиоежегодник" – Выпуск: апрель, 2013 (23), с.141-267. [Электронный ресурс]. Режим доступа: – <https://www.rlocman.ru/book/book.html?di=148191>.
8. Карлащук В.И. Электронная лаборатория на IBM PC. Программа Electronics Workbench и ее применение. Изд. 3-е переработанное и дополненное. – М.: СОЛОН-Пресс. 2003. – 736 с.
9. Цифрова та імпульсна схемотехніка. Моделювання та аналіз: навч. посібник / В. В. Макаренко, В. М. Співак. – К.: Кафедра, 2017. – 314 с. [Електронний ресурс]. Режим доступу: <http://ela.kpi.ua/bitstream/123456789/19099/4/SpivakTsifrova.pdf>.
10. Новожилов О.П. Основы цифровой техники / Учебное пособие. – М.: ИП РадиоСофт, 2004. – 528 с.
11. Никамин В.А. Аналого-цифровые и цифро-аналоговые преобразователи. Справочник. – СПб.: КОРОНА принт; М.: "Альтекс-А", 2003. – 224 с.

УДК 621.38

Електронне мережне навчальне видання
Макаренко Володимир Васильович, канд. техн. наук, доц.

**ПРОГРАМНІ ЗАСОБИ ПРОЕКТУВАННЯ
НАВЧАЛЬНИЙ ПОСІБНИК**

Програмні засоби проектування: Електронний ресурс: навч. посіб. для студ. спеціальності 6.050803 "Акустотехніка" спеціалізації "Аудіо-, відео- та кінотехніка" та 171 "Електроніка" спеціалізації "Електронні та інформаційні системи і технології телебачення, кінематографії та звукотехніки" / В.В. Макаренко; КПІ ім. Ігоря Сікорського. – Електронні текстові дані (1 файл: 9.78 Мбайт). – Київ: КПІ ім. Ігоря Сікорського, 2018. – 244 с.

АНОТАЦІЯ

У навчальному посібнику розглянуті основні положення роботи з програмами для розробки і оформлення функціональних і принципових схем електронних пристроїв, а також для їх моделювання. Посібник складається з трьох частин. У першій частині розглянуті питання розробки принципових схем та бібліотечних елементів системи автоматизованого проектування Orcad. Наведені основні правила оформлення принципових схем та переліку елементів. У другій частині наведені основні правила оформлення структурних та функціональних схем електронних пристроїв з використанням редактора векторної графіки Visio. Наведені основні можливості та прийоми роботи з Visio. У третій частині розглянуті питання моделювання радіоелектронних пристроїв за допомогою програми NI Multisim. Наведені численні приклади моделей для дослідження цифрових та аналогових електронних пристроїв за допомогою програми Multisim.

АННОТАЦИЯ

В учебном пособии рассмотрены основные положения работы с программами для разработки и оформления функциональных и принципиальных схем электронных устройств, а также для их моделирования. Пособие состоит из трех частей. В первой части рассмотрены вопросы разработки принципиальных схем и библиотечных элементов системы автоматизированного проектирования Orcad. Приведены основные правила оформления принципиальных схем и перечня элементов. Во второй части приведены основные правила оформления структурных и функциональных схем электронных устройств с использованием редактора векторной графики Visio. Приведены основные возможности и приемы работы с Visio. В третьей части рассмотрены вопросы моделирования радиоэлектронных устройств с помощью программы NI Multisim. Приведены многочисленные примеры моделей для исследования цифровых и аналоговых электронных устройств с помощью программы Multisim.

ABSTRACT

The tutorial discusses the main provisions of the programs for the development and design of functional and schematic diagrams of electronic devices and their modeling. The book consists of three parts. The first part considers the issues of development concepts and the library features computer aided design Orcad. The basic rules of drawing circuit diagrams and the list of elements. In the second part of the basic design rules of the structural and functional diagrams of electronic devices using vector graphics Visio. The basic capabilities and techniques for working with Visio. The third part describes the modeling of electronic devices using NI Multisim. Contains numerous examples of models for the study of digital and analog electronic predraw using the program Multisim.